



**Universidade Estadual de Campinas
Faculdade de Engenharia Elétrica e de Computação
Departamento de Semicondutores Instrumentos e Fotônica**

Amplificador e Misturador de Baixo Ruído Integrados para Comunicação Sem-Fio na Faixa de 50MHz a 5GHz

Augusto Ronchini Ximenes

Dissertação de Mestrado apresentada à Faculdade de Engenharia Elétrica e de Computação como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica. Área de concentração: Eletrônica, Microeletrônica e Optoeletrônica.

Orientador: Jacobus Willibrordus Swart

Campinas, SP
2011

FICHA CATALOGRÁFICA ELABORADA PELA
BIBLIOTECA DA ÁREA DE ENGENHARIA - BAE - UNICAMP

X41a Ximenes, Augusto Ronchini
 Amplificador e Misturador de Baixo Ruído Integrados
 para Comunicação Sem-Fio na Faixa de 50MHz a 5GHz
 Augusto Ronchini Ximenes. – Campinas, SP:[s.n.],
 2011.

 Orientador: Jacobus Willibrodus Swart.
 Dissertação de Mestrado – Universidade Estadual de
 Campinas, Faculdade de Engenharia Elétrica e de
 Computação.

 1. Sistemas de telecomunicação. 2. Circuitos
 integrados. 3. Radiofrequência. I. Swart, Jacobus
 Willibrordus. II. Universidade Estadual de Campinas.
 Faculdade de Engenharia Elétrica e de Computação. III.
 Título

Título em Inglês:	Integrated Low-Noise Amplifier and Mixer for Wireless Communication for 50MHz - 5GHz Band
Palavras-chave em Inglês:	Telecommunication systems, Integrated circuits, Radio-Frequency
Área de concentração:	Eletrônica, Microeletrônica e Optoeletrônica
Titulação:	Mestre em Engenharia Elétrica
Banca Examinadora:	Fernando Rangel de Sousa, Wilhelmus Adrianus Maria Van Noije,
Data da defesa:	04-11-2011
Programa de Pós Graduação:	Engenharia Elétrica

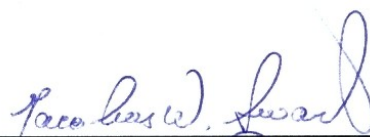
COMISSÃO JULGADORA - TESE DE MESTRADO

Candidato: Augusto Ronchini Ximenes

Data da Defesa: 4 de novembro de 2011

Título da Tese: "Amplificador e Misturador de Baixo Ruído Integrados para Comunicação Sem-Fio na Faixa de 50MHz a 5GHz"

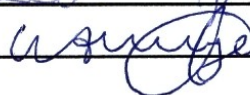
Prof. Dr. Jacobus Willibrordus Swart (Presidente):



Prof. Dr. Fernando Rangel de Sousa:



Prof. Dr. Wilhelmus Adrianus Maria Van Noije:



Resumo

O aumento no número de usuários, assim como a demanda por maior taxa de transferência de dados, está impulsionando o desenvolvimento de novas tecnologias, uma vez que o padrão clássico de comunicação está atingindo sua saturação. Vídeos em alta definição, chamadas em vídeo-conferência e *downloads* em alta velocidade deixaram de ser uma particularidade para se tornarem básicos, oferecendo constantes desafios em todos os níveis de projeto de um dispositivo.

Atualmente, a maneira adotada para se criar um canal de comunicação sem fio (*wireless*) baseia-se na modulação da informação de interesse em torno de uma frequência muito mais alta, chamada portadora. Para cada protocolo tem-se reservada uma banda do espectro, porém, dependendo da região e do número de usuários dividindo a banda, tende-se a ter esta banda saturada, reduzindo a capacidade de comunicação para cada usuário.

Freqüentemente, observam-se cenários onde algumas bandas de frequência estão extremamente ocupadas e regiões vizinhas no espectro completamente vazias. De modo a operar o espectro com maior inteligência, surgiram conceitos com o de Rádios Cognitivos (CR – *Cognitive Radios*), onde algoritmos monitoram o espectro de modo a utilizar um canal somente quando este estiver livre, mudando de banda se necessário. Isto requer circuitos susceptíveis à operação em banda larga.

Sendo assim, este projeto propõe a realização de um amplificador de banda larga empregando um novo método de cancelamento de ruído, além do projeto de um misturador de baixo ruído utilizando técnicas recentes exploradas na literatura, de modo a obter uma cadeia de recepção para uso em banda larga.

O LNA apresenta casamento de impedância e ganho de potência de 12dB na banda de 50 MHz até 5 GHz, com NF variando de 1,4 – 2,4 dB, enquanto consome 15 mW de potência sob tensão de alimentação de 1,5 V. O desempenho em NF, quando levado em consideração a potência consumida e o nó tecnológico, é o melhor comparado aos recentes projetos que o autor tem conhecimento. O cancelamento de ruído é obtido através de uma condição específica do circuito, requerendo uma corrente extra de polarização, já inclusa na potência total do circuito.

Para compor a cadeia de recepção e, consecutivamente, a conversão do sinal em banda base de modo *homodyne*, projetou-se um par de Misturadores de modo a re-utilizar a corrente extra requerida pelo LNA no cancelamento do ruído. Desta maneira, obteve-se na cadeia de recepção o ganho de tensão de 26 dB na saída de cada Misturador, em Fase (I) e Quadratura (Q), para uma banda de 50 MHz até 6,5 GHz, com SSB NF variando de 6,1 – 9,2 (3,1 – 6,2 dB para DSB), consumindo os mesmos 15 mW e tendo a banda estendida pelos Misturadores.

Os circuitos foram fabricados na tecnologia UMC 0,13 μ m Mixed/RF CMOS e algumas medidas preliminares foram obtidas e serão mostradas nesta dissertação. O LNA apresentou ganho, casamento de impedância e potência próximos aos valores obtidos nas simulações, mostrando boa confiabilidade dos valores projetados.

Palavras-chave: Sistemas de Telecomunicação, Circuitos Integrados em RF, Amplificadores e Misturadores de Baixo Ruído, Cancelamento de Ruído.

Abstract

The increase in the number of users as well as the demand for higher data transfer rate is driving development of new technologies, since the classical communication is reaching its saturation. Videos in high definition, video-conference calls and high-speed downloads are no longer a special feature to become basic, offering constant challenges at all levels in the design of a device.

Currently, the way adopted to create a wireless communication channel is based on the modulation of interesting information about a much higher frequency, called carrier. For each protocol, a reserved bandwidth of the spectrum has been assigned, however, depending on the region and the number of users sharing the band, it tends to have saturated the band, reducing the communication ability of each user.

Often, there are scenarios where some bands are extremely busy and neighboring regions in the spectrum are completely empty. In order to operate the spectrum with higher intelligence emerged with the concept of Cognitive Radio (CR), where algorithms monitor the channel in order to use them only when it is free, and changing band if necessary. This requires circuits to be susceptible for broadband operation.

Therefore, this project proposes a broadband amplifier using a new method for noise cancellation, and the design of a low noise mixer using techniques explored in the recent literature, in order to get broadband receiver chain.

The LNA provides impedance matching and power gain of 12dB from 50MHz to 5GHz band with NF ranging from 1.4 – 2.4 dB, while consuming 15mW of power under a supply voltage of 1.5 V. Its NF performance, when taken into consideration the power consumption and technology node, is the best compared to recent projects that the author is aware of. The noise cancellation is achieved by a specific condition of the circuit, requiring an extra biasing current, already included in the total circuit power.

To compose the chain of reception and, consecutively, the conversion of the baseband signal in homodyne mode, a pair of Mixers were designed, re-using the extra current required by the LNA for noise cancellation. Thus, it was achieved at receiver chain a voltage gain of 26dB at the output of each Mixer, at Phase (I) and Quadrature (Q), for bandwidth of 50MHz to 6.5 GHz with SSB NF ranging from 6.1 – 9.2 (3.1 – 6.2dB for DSB), also consuming the same 15mW and having a band enhancement provided by the Mixers.

The circuits were fabricated in UMC technology 0.13 μ m Mixed/RF CMOS and some preliminary measurements were obtained and are shown in this dissertation. The LNA presented gain, impedance matching and power close to the values obtained in the simulations, showing good reliability on the projected values.

Keywords: Telecommunication Systems, RF Integrated Circuits, Low-Noise Amplifiers and Mixers, Noise Canceling.

Agradecimentos

Ao meu orientador, Prof. Jacobus Willibrordus Swart, pela orientação e liberdade de pesquisa.

Aos colegas Wellington Avelino do Amaral, André Fontana Ponchet e Silas Yamamoto.

Aos demais colegas da *Design House* CTI Renato Archer, pelas críticas e sugestões.

A minha família e amigos pelo apoio e compreensão durante os momentos difíceis.

Ao CNPq, pelo apoio financeiro.

Aos meus pais, irmãos, amigos e familiares

Lista de Figuras

1.1	Média de Utilização do Espectro de Frequência Abaixo de 6GHz em Berkeley (CA), EUA	3
1.2	Ocupação do Espectro Abaixo de 1GHz em Três Regiões da Inglaterra	3
2.1	Ruído em Transistor MOSFET	7
2.2	Fator de Ruído em Sistemas Cascadeados.	8
2.3	Amplificador de Baixo Ruído Sintonizado	9
2.4	Amplificadores Elementares para Casamento de Impedância em Banda Larga	11
2.5	Estágio com Realimentação Resistiva e Somador	12
2.6	Estágio com Realimentação Resistiva e Redução C_{in}	14
2.7	Estágio Porta Comum e Fonte Comum	15
2.8	Célula Basica LNA Banda Larga com Cancelamento de Ruído Proposto	17
2.9	LNA Banda Larga com Cancelamento de Ruído Proposto	18
2.10	Modelo de Pequenos Sinais Estágio de Entrada	19
2.11	Modelo de Pequenos Sinais Estágio de Saída	20
2.12	LNA Proposto Completo	22
3.1	Efeitos da Não Linearidade do LNA	23
3.2	Translação em Frequência	24
3.3	Problema da Frequência Imagem em Arquitetura <i>heterodyne</i>	25
3.4	Típica Cadeia de Recepção para Conversão Direta	26
3.5	Fuga do Sinal entre Blocos da Cadeia de Recepção	27
3.6	Estágio Transcondutor do Misturador	29
3.7	Misturador do Tipo Célula de Gilbert	30
3.8	Misturadores Utilizando a Técnica de <i>Current Bleeding</i>	33
3.9	Estágio de Chaveamento do Misturador	34
3.10	Misturador Banda Larga com Redução de Ruído	35
4.1	Simulação das Características DC e de Ruído dos Transistores	38
4.2	Simulação do Cancelamento Ruído e NF em 1GHz	39
4.3	Simulação de Pequenos Sinais – Parâmetros S do LNA	40
4.4	Carta de Smith do LNA	41
4.5	Simulação de Grandes Sinais para Linearidade do LNA	42
4.6	Simulação de Monte Carlo dos parâmetros S do LNA	44
4.7	Circuito Projetado Final	45

4.8	Simulação de Pequenos Sinais – Parâmetros S do Misturador	47
4.9	Simulações de Isolação das Portas do Misturador	48
4.10	Simulação de Grandes Sinais para Linearidade do Misturador	49
4.11	Simulação de Grandes Sinais para Linearidade do Misturador em Banda Larga	50
4.12	Simulação de Monte Carlo dos parâmetros S do Misturador	51
4.13	Circuito do Misturador	52
4.14	Cadeia de Recepção Implementada	52
4.15	Esquemático Completo do RFFE	53
4.16	Simulação de Pequenos Sinais – Parâmetros S do RFFE	54
4.17	Simulações de Isolação das Portas da Cadeia de Recepção	55
4.18	Simulação de Grandes Sinais para Linearidade do RFFE	56
4.19	Simulação de Grandes Sinais para Linearidade do RFFE em Banda Larga	57
4.20	Simulação de Monte Carlo dos parâmetros S do RFFE	57
4.21	Circuito Projetado Final	58
5.1	Linha de Transmissão <i>Microstrip</i>	60
5.2	Esquemático do Circuito LNA	61
5.3	PCB Utilizado para Caracterização do LNA	62
5.4	Medidas dos Parâmetros de Perda de Retorno do LNA	63
5.5	Medidas dos Parâmetros de Transmissão do LNA	63
5.6	Esquemático do Circuito do Misturador	66
5.7	PCB Utilizado para Caracterização do Misturador	66
5.8	Medidas de Linearidade do Misturador	67
5.9	Medidas de Linearidade do Misturador e Espectro de Banda Base	68
5.10	Esquemático do Circuito de Front-End	68
5.11	PCB Utilizado para Caracterização do RFFE	69
A.1	Definição de P1dB	78
A.2	Definição de IP3	80

Lista de Tabelas

2.1	Resumo do Desempenho do Estágio LNA Sintonizado	10
2.2	Resumo do Desempenho do Estágio com Realimentação Resistiva e Somador	13
2.3	Resumo do Desempenho do Estágio com Realimentação Resistiva e Redução C_{in} . .	15
2.4	Resumo do Desempenho do Estágio Porta Comum e Fonte Comum	16
3.1	Resumo do Desempenho de um Misturador Utilizando Técnica de <i>Current Bleeding</i> .	33
4.1	Especificações Básicas do LNA	37
4.2	Dispositivos Ativos do LNA	39
4.3	Resumo e Comparativo entre Especificações e Resultados de Simulação do LNA . .	43
4.4	Resumo e Monte Carlo e <i>Corners</i> do LNA	43
4.5	Especificações Básicas do Misturador	45
4.6	Dispositivos Ativos do Misturador	46
4.7	Resumo e Comparativo entre Especificações e Resultados de Simulação do Misturador	49
4.8	Resumo e Monte Carlo e <i>Corners</i> do Misturador	50
4.9	Resumo e Comparativo entre Especificações e Resultados de Simulação do RFFE . .	55
4.10	Resumo e Monte Carlo e <i>Corners</i> do RFFE	56
5.1	Resumo das características do PCB para LNA	62
5.2	Resumo e Comparativo entre Medidas LNA e Projetos Similares	64
5.3	Resumo das características do PCB para Misturador	65
5.4	Resumo e Comparativo entre Medidas Misturador e Projetos Similares	69
5.5	Resumo das características do PCB para RFFE	70
5.6	Resumo e Comparativo entre Medidas RFFE e Projetos Similares	70

Trabalhos Publicados Pelo Autor

1. Ximenes, A. R. and Swart, J. W. “A Wideband Noise Canceling Low-Noise Amplifier for 50MHz–5GHz Wireless Receivers in CMOS Technology”. *IEEE 9th International New Circuits and Systems Conference (NEWCAS’2011)*, Bordeaux, France, pg. 197–200, June 2011.
2. Ximenes, A. R. and Swart, J. W. “A CMOS Continuous Variable Gain Low-Noise Amplifier (LNA) for WLAN Applications”. *24th Symposium on Integrated Circuits and Systems Design (SBCCI’2011)*, João Pessoa, Brazil, pg. 5–9, August 2011.
3. Ximenes, A. R. and Swart, J. W. “Analog Automatic Gain Control (AGC) CMOS WLAN Direct Conversion Receiver (DCR)”. *2011 SBMO/IEEE MTT-S International Microwave and Optoelectronics Conference (IMOC’2011)*, Natal, Brazil, October 2011.

Sumário

Lista de Figuras	viii
Lista de Tabelas	x
Glossário	xi
Lista de Símbolos	xi
Trabalhos Publicados Pelo Autor	xi
1 Introdução	1
1.1 Problemática	1
1.2 Objetivos	2
1.3 Motivações	2
1.4 Organização da Dissertação	3
2 Amplificadores de Baixo Ruído	5
2.1 Ruído em Semicondutores	5
2.1.1 Figura de Ruído	7
2.2 Circuitos em Banda Estreita	8
2.3 Circuitos em Banda Larga	10
2.3.1 Cancelamento de Ruído	11
2.3.2 Cancelamento de Ruído Proposto	16
3 Misturador do tipo Célula de Gilbert de Baixo Ruído	23
3.1 Arquiteturas de Receptores	24
3.1.1 <i>heterodyne</i>	25
3.1.2 <i>homodyne</i>	26
3.2 Estágio Transcondutor	28
3.3 Chaveamento	29
3.3.1 Ganho de Conversão	30
3.3.2 Mecanismo do Ruído <i>flicker</i>	31
3.3.3 Técnica de <i>Current Bleeding</i>	32
3.4 Estágio de Carga	34

4	Execução do Projeto do Amplificador e Misturador	36
4.1	Amplificador de Baixo Ruído	36
4.2	Misturador Banda Larga	44
4.3	Acoplamento entre Amplificador e Misturador	51
5	Resultados de Caracterização	59
5.1	Simulação da placa	59
5.1.1	Linha de Transmissão <i>Microstrip</i>	60
5.2	Amplificador de Baixo Ruído	61
5.3	Misturador Banda Larga	65
5.4	Acoplamento entre Amplificador e Misturador	67
6	Conclusão	71
	Referências bibliográficas	73
A	Linearidade	77
A.1	Ponto de Compressão de 1dB – P1dB	77
A.2	Ponto de Intercepção de Terceira Ordem – IP3	79

Capítulo 1

Introdução

A pesquisa acerca de tecnologias capazes de realizar comunicação em bandas de frequência localmente pouco utilizadas, ou eventualmente com níveis de utilização baixos dependentes da hora do dia, vem crescendo vertiginosamente, uma vez que bandas tradicionalmente reservadas estão, em muitos casos, chegando em seus limites máximos de capacidade. Neste capítulo, uma abordagem quanto a problemática, os desafios e as limitações impostas pelo sistema de comunicação em banda larga será apresentado. Posteriormente, os objetivos deste trabalho serão discutidos, incluindo citações de trabalhos previamente realizados, terminando com a estruturação na qual a dissertação será apresentada.

1.1 Problemática

Sistemas de comunicação sem fio, em sua maioria, são distribuídos em canais dentro de bandas sobre o espectro de frequência, de modo a criar uma alocação específica para cada tipo de protocolo, incluindo desde sistemas mais simples, como a radiodifusão, baseados em modulação analógica, até os mais avançados sistemas de comunicação móvel e militar, utilizando modulação digital de alta complexidade.

Considerando estes sistemas, operando assim em banda estreita, seus circuitos tem como característica a operação em apenas uma fração do espectro, oferecendo diversas vantagens no ponto de vista eletrônico, uma vez que circuitos sintonizados são capazes de filtrar o que estiver fora de sua banda de operação, inclusive ruídos e sinais indesejados gerados interna ou externamente a eles.

A definição mais abrangente acerca de ruídos seria qualquer sinal que não o de interesse, determinando a sensibilidade de um sistema e direcionando projetos que visem minimizá-los, principalmente em blocos mais críticos como os amplificadores na entrada do receptor. Considerando o ruído dos primeiros blocos como os maiores contribuidores para o ruído total do sistema, uma vez que os ruídos introduzidos por eles são posteriormente tratados pelos blocos seguintes da mesma maneira que o próprio sinal de interesse, estes devem ser minimizados.

Entretanto, circuitos amplificadores de banda larga oferecerem diversas vantagens quando comparados com os de banda estreita. Dentre elas é possível destacar a redução da área, devido à substituição de diversos circuitos sintonizados utilizados em sistemas de multibandas e multimodos, além de aumentar a flexibilidade de rádios na questão do processamento de sinal no domínio digital [1].

Este tipo de circuito em banda larga, porém, deve ser capaz de operar produzindo ganho constante, introduzindo o mínimo de ruído. A maneira mais usual de garantir esta condição, como será mostrado nesta dissertação, é através do cancelamento do ruído gerado pelos dispositivos ativos do circuito, uma vez que o ruído é uma característica intrínseca de semicondutores, como primeiramente explicaram H. Nyquist, J.B. Johnson e W. Schottky [2]– [3].

1.2 Objetivos

O objetivo desta dissertação é, em suma, apresentar uma topologia adequada para amplificação e conversão de sinais em RF para banda base, de acordo com requisitos impostos para a comunicação sem fio, quanto sua versatilidade e consumo de potência. O conjunto de misturadores operando em fase e quadratura (I/Q) projetados e acoplados ao amplificador de baixo ruído (LNA – *Low-Noise Amplifier*) visa, entre outras razões de sistema e maior completude do projeto apresentado, aproveitar a arquitetura do último quanto ao consumo de corrente extra, como será discutido no item 4.3.

1.3 Motivações

A demanda por circuitos amplificadores e misturadores em banda larga, especialmente para sistemas de comunicação sem fio, surgiu da necessidade de atender a crescente demanda por bandas livres, passíveis de uso, pois o padrão de comunicação atual designa a cada sistema ou protocolo um determinado canal dentro de uma banda, não oferecendo alternativas em quaisquer circunstâncias. Analogamente, comparando-se o espectro de frequência a uma rodovia, seria o mesmo que restringir um carro a só trafegar em uma das pistas, não importando se ela está congestionada e as outras vazias.

De fato, seria impossível pensar no trânsito nestas condições, porém ainda têm-se sistemas de comunicação operando em uma banda restrita. Isto seria minimizado se todos os canais estivessem sempre ocupados, porém, um estudo da agência reguladora estadunidense FCC [4] concluiu que a utilização do espectro abaixo dos 3 GHz gira em torno de 15% a 85% disponível em qualquer lugar ou hora do dia dos Estados Unidos, obviamente ainda maior que no Brasil. Na Figura 1.1 é possível observar a medição da ocupação do espectro abaixo de 6 GHz realizada pelo Laboratório *Berkeley Wireless Research Center*, na cidade de Berkeley, Califórnia [5].

A Figura 1.2 mostra o resultado de outro estudo indicando a ocupação do espectro abaixo de 1 GHz [6], para três regiões na Inglaterra. O primeiro gráfico diz respeito à ocupação do espectro em uma área rural (Baldock), o segundo no entorno do Aeroporto Internacional de Heathrow (Wraybury) – um dos maiores do mundo – e o terceiro na região central de Londres (Southwark). Através do perfil de utilização do espectro, pode-se inferir o potencial para a utilização de rádios inteligentes, uma vez que dependendo da região, algumas frequências são mais utilizadas que outras.

De modo a tentar minimizar esta subutilização, conceitos de compartilhamento do espectro, como o presente em Rádios Cognitivos, elaborado por J. Mitola [7], trouxeram alternativas bastante interessantes. Em linhas gerais, um rádio cognitivo deve monitorar o canal que está ocupando e, ao sentir a presença do dono da banda, mudar para uma banda mais livre.

Para fazer isto, porém, os circuitos de interface entre banda base e RF devem ser dinâmicos e, portanto, não sintonizados, ao contrário do que acontece na maioria dos padrões atuais de comuni-

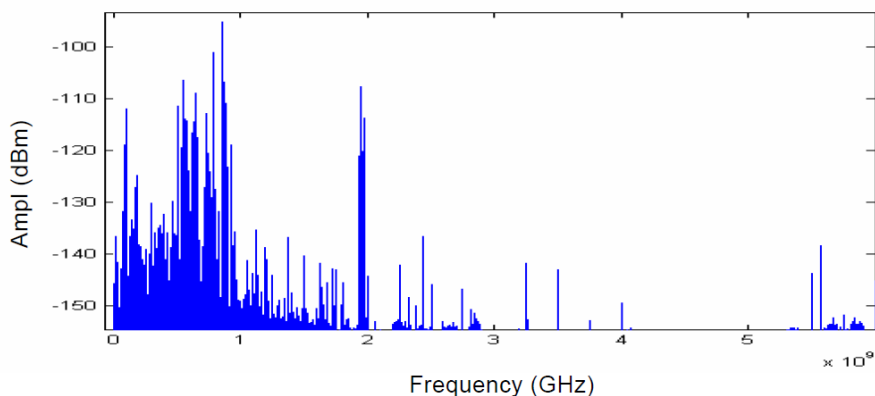


Figura 1.1: Média de Utilização do Espectro de Frequência Abaixo de 6GHz em Berkeley (CA), EUA

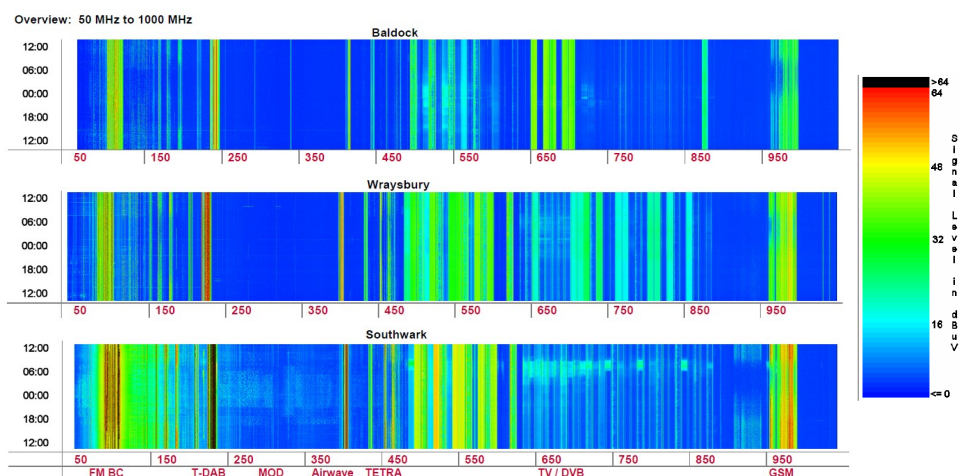


Figura 1.2: Ocupação do Espectro Abaixo de 1GHz em Três Regiões da Inglaterra

cação. Existem diversos tipos de circuitos em banda larga e esta dissertação irá tentar explorar este conceito, além da idéia de cancelamento de ruídos em amplificadores, da minimização de ruídos em misturadores e, por fim, irá propor uma topologia adequada que atenda os requisitos deste tipo de comunicação, impondo requisitos de desempenho aos blocos.

1.4 Organização da Dissertação

No Capítulo 2 algumas topologias de circuitos amplificadores de baixo ruído serão mostrados, começando pelas tradicionais em banda estreita, como meio importante para o entendimento do conceito de ruído em semicondutores e da viabilidade de sua minimização. Em seguida, alguns circuitos em banda larga serão mostrados, suas qualidades e problemas discutidos para que, em seguida, uma nova configuração seja proposta e discutida.

No Capítulo 3, algumas configurações de misturadores ativos que utilizam células de Gilbert serão apresentadas, incluindo a discussão acerca das escolhas feitas neste trabalho e a teoria envolvida

visando a minimização do ruído gerado por seus dispositivos.

No Capítulo 4 será implementado o projeto propriamente dito, considerando as diversas variáveis envolvidas no dimensionamento dos circuitos propostos, incluindo o correto acoplamento entre os blocos. No Capítulo 5 serão discutidos os testes e os resultados da caracterização, obtidos até o momento, mostrados.

Conclui-se, desta maneira, no Capítulo 6, discutindo todos os aspectos e impactos da realização deste projeto, além de propor futuros trabalhos e possíveis melhorias.

Capítulo 2

Amplificadores de Baixo Ruído

O primeiro estágio de um receptor sem fio é tipicamente um LNA, cuja função principal é, como implícito na sigla, a amplificação do sinal, quase sempre de baixa intensidade, introduzindo o mínimo de ruído possível. Aumentar a intensidade do sinal sem distorcê-lo é prover uma solução à inevitável adição de ruído pelos blocos subsequentes na cadeia de recepção, durante o processo de tratamento deste sinal.

Como características gerais deste primeiro bloco destacam-se sua habilidade em oferecer casamento de impedância na entrada, de modo a maximizar a transferência de potência entre a fonte e o circuito e a mínima introdução de ruído, enquanto apresenta baixo consumo de potência, favorecendo aplicações embarcadas. O estudo e desenvolvimento relativos à ruídos em semicondutores pode ser visto no item 2.1.

Neste capítulo será dada uma visão geral acerca circuitos LNAs para banda estreita e banda larga, incluindo as soluções adotadas para redução de ruído e casamento de impedância em ambos os casos. Será oferecida e discutida uma nova solução em cancelamento de ruído em banda larga como objetivo central desta dissertação.

2.1 Ruído em Semicondutores

A definição geral para ruído refere-se a qualquer sinal espúrio ou que simplesmente não faz parte do sinal de interesse. Existem inúmeras fontes de interferência, incluindo as provenientes de redes de distribuição de energia, ignição eletrônica de automóveis, radiodifusões de televisão, AM e FM, bem como diversas outras ondas eletromagnéticas produzidas ou não pelo homem. De maneira geral, porém, todas elas são passíveis de redução ou eliminação através de diversas técnicas de blindagem, do termo em Inglês *shielding*, por se tratarem de fontes extrínsecas ao sistema.

Em circuitos integrados, entretanto, existem os chamados ruídos fundamentais ou intrínsecos que, por serem inerentes ao sistema ou dispositivo, são impossíveis de serem eliminados através de blindagem. Este tipo de ruído impõe um limite na sensibilidade (leia-se mínimo sinal detectável) do sistema, reduzindo sua capacidade no tratamento dos sinais. Em circuitos integrados CMOS (*Complementary Metal-Oxide-Semiconductor*), assumindo os transistores em saturação forte – região a qual geralmente estes dispositivos operam quando em alta frequência – podem-se destacar dois tipos gerais de ruído: de dreno, cujos mais importantes são o térmico e *flicker*($1/f$); e o de porta.

Ruídos do tipo dreno são influenciados pelas características físicas do dispositivo, como polarização e dimensão, sendo passíveis de redução através de simulações. Ruídos do tipo porta dividem-se em duas categorias: os dependentes das características físicas do dispositivo (induzidos na porta pelo canal) e os causados por resistências de roteamento e do material da porta (silício do tipo policristalino), que podem ser reduzidos através de técnicas de *layout* e realização de múltiplos *fingers* (número de portas de um mesmo transistor), duplo contato de porta, etc.

A seguir, um resumo destes ruídos intrínsecos será realizado, indicando, para efeito quantitativo, as correntes de ruído segundo sua densidade espectral.

Térmico: Pelo fato do transistor MOSFET ser essencialmente um resistor controlado por tensão, ele exibem ruído térmico, proveniente da variação aleatória de corrente provocada pela agitação dos portadores no canal segundo a expressão [8]:

$$\overline{i_{nd}^2} = 4kT\gamma g_{d0}\Delta f, \quad (2.1)$$

onde o parâmetro γ possui valor unitário para $V_{DS} = 0$, porém depende do nó tecnológico, podendo decrescer até 2/3 em transistores de canal longo ou elevar-se de 2 a 3 (ou mais alto) em transistores de canal curto. Possui densidade espectral constante desde DC até frequências da ordem de THz. Nota-se que a corrente de ruído é dada segundo g_{d0} , definido como a condutância do canal para $V_{DS} = 0$;

Induzidos na Porta: Associado à agitação dos portadores no canal, flutuações de potencial no canal acoplam-se capacitivamente no terminal da porta, causando uma corrente de ruído induzido na porta, dada pela expressão [9]:

$$\overline{i_{ng}^2} = 4kT\delta g_g\Delta f, \quad (2.2)$$

e o parâmetro g_g é dado por

$$g_g = \frac{\omega^2 C_{gs}^2}{5g_{d0}}, \quad (2.3)$$

onde o parâmetro δ é definido como coeficiente de ruído de porta ($\approx 2\gamma$). Possui densidade espectral proporcional à frequência. Como dito, existe uma correlação entre os ruídos de porta e dreno, definida pelo coeficiente

$$c \equiv \frac{\overline{i_{ng} \cdot i_{nd}^*}}{\sqrt{\overline{i_{ng}^2} \cdot \overline{i_{nd}^2}}}, \quad (2.4)$$

que normalmente é utilizado no calculo do ruído total gerado por um circuito ativo;

flicker(1/f): Devido à característica de dispositivo de superfície, o transistor MOSFET está muito susceptível às perturbações aleatórias de captura e liberação de portadores na interface entre

canal e óxido de porta, por defeitos ou impurezas nesta interface, cuja corrente de ruído pode ser expressa por [8]:

$$\overline{i_{nd}^2} = \frac{K_f}{f} \cdot \frac{g_m^2}{WLC_{ox}^2} \Delta f, \quad (2.5)$$

onde o parâmetro K_f é um parâmetro dependente do processo de fabricação, da tecnologia e do tipo de transistor (NMOS possui K_f até 50 vezes maior que o PMOS). Os parâmetros g_m e C_{ox} são a transcondutância e a capacitância por área do óxido de porta, respectivamente, assim como W e L suas dimensões. Possui densidade espectral inversamente proporcional à frequência, cujo parâmetro de desempenho está relacionado com o ponto de encontro entre o ruído $1/f$ e térmico, chamado *corner frequency*. Quanto mais baixo este ponto, menor o ruído total.

Tendo introduzido as fontes de ruído mais importantes e descritas em função de suas densidades espectrais e frequência, pode-se, de maneira prática, incorporá-las ao modelo de pequenos sinais do transistor MOSFETs [10] como ilustrado na Figura 2.1(a). A Figura 2.1(b) traz uma ilustração em relação a faixa de frequência onde os ruídos de diferentes tipos são mais relevantes, além de indicar a banda de interesse. Ademais, $\alpha = g_m/g_{d0}$ indica a razão entre a transcondutância do transistor em determinado ponto de operação e a transcondutância para $V_{DS} = 0$.

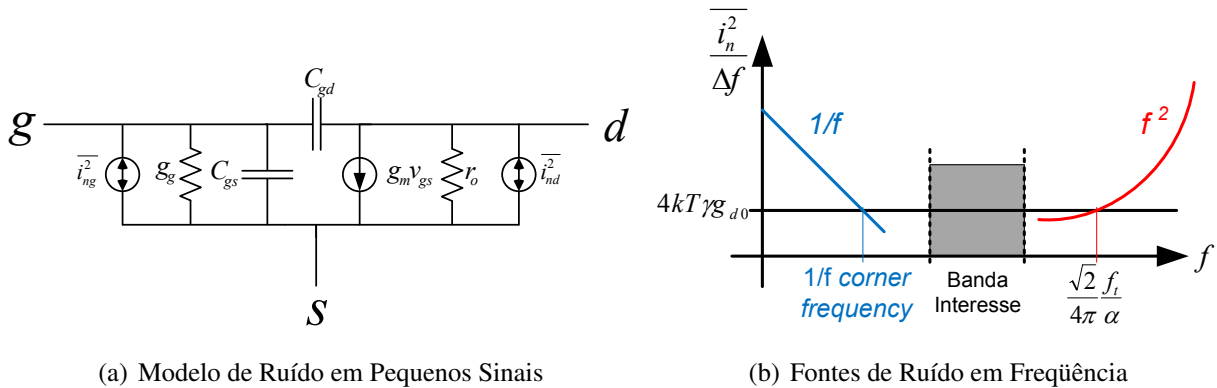


Figura 2.1: Ruído em Transistor MOSFET

Desta maneira, observa-se que os ruídos térmico e *flicker* podem ser modelados por fontes de correntes entre dreno e fonte. Esta modelagem será fundamental para o entendimento do processo de redução e cancelamento de ruído que será apresentado adiante neste capítulo. Ademais, existem diversas maneiras de aperfeiçoar um circuito baseado no mínimo ruído, como em simulações numéricas [11] e levando em consideração o escalamento destes dispositivos ativos [12], que se perfaz constantemente com o avanço no processo de fabricação.

2.1.1 Figura de Ruído

Uma importante maneira de medir o desempenho de um sistema ruidoso é o parâmetro conhecido como Figura de Ruído (NF – *Noise Figure*) ou Fator de Ruído (F – *Noise Factor*) [13]. Este parâmetro

tornou-se bastante popular na década de 1940 quando o dinamarquês Harold. T. Friis [14] definiu F como sendo a razão entre as relações sinal-ruído na entrada pela saída, dado por:

$$F \triangleq \frac{(S/N)_{in}}{(S/N)_{out}}, \quad (2.6)$$

Este parâmetro indica a degradação da relação sinal-ruído através da rede. Adota-se, também, a definição de NF, em dB, como sendo:

$$NF = 10 \log_{10} (F). \quad (2.7)$$

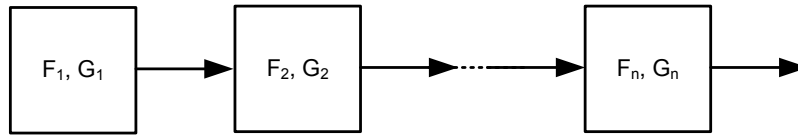


Figura 2.2: Fator de Ruído em Sistemas Cascadeados.

Em uma rede cascadeada como vista na Figura 2.2, onde G é o ganho de potência do estágio e F o fator de ruído, o fator de ruído total é dado por [14]:

$$F_{tot} = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \frac{F_4 - 1}{G_1 G_2 G_3} + \dots \quad (2.8)$$

$$F_{receptor} = F_{LNA} + \frac{(F_{resto} - 1)}{G_{LNA}} \quad (2.9)$$

Observa-se que a sensibilidade de toda a cadeia de recepção de um sistema de comunicação é mais influenciada pela NF do primeiro bloco, neste caso o LNA, e, conseqüentemente, deve-se atentar ao projeto deste bloco de modo a minimizar seu ruído oferecendo o maior ganho possível.

2.2 Circuitos em Banda Estreita

Uma das maneiras mais usuais de se minimizar ruídos nos sistemas de comunicação atuais é fazer com que os circuitos de RF operem em banda estreita, ou seja, apenas em uma pequena porção do espectro, comparado com a frequência central. Isto implica na eliminação de tudo o que é irrelevante, ou seja, fora da banda de frequência de interesse. Estes circuitos são chamados de sintonizados e são geralmente realizados, em circuitos integrados, através de componentes passivos como o par Indutor-Capacitor (LC), associado ao circuito ativo de amplificação. Em circuitos discretos existem outras opções, como cristais, filtros do tipo SAW e sistemas microeletromecânicos (*MicroElectroMechanical Systems* – MEMS), mas que fogem do escopo desta dissertação.

Dentre os diversos tipos de LNA sintonizados, o mais utilizado é a topologia do tipo Fonte Comum (CS – *Common-Source*) com degeneração indutiva na fonte, como visto na Figura 2.3(a).

O modelo de pequenos sinais, adicionadas as fontes de ruídos mais importantes, pode ser visto na Figura 2.3(b), podendo-se destacar os ruídos de dreno (térmico e *flicker*) e de porta.

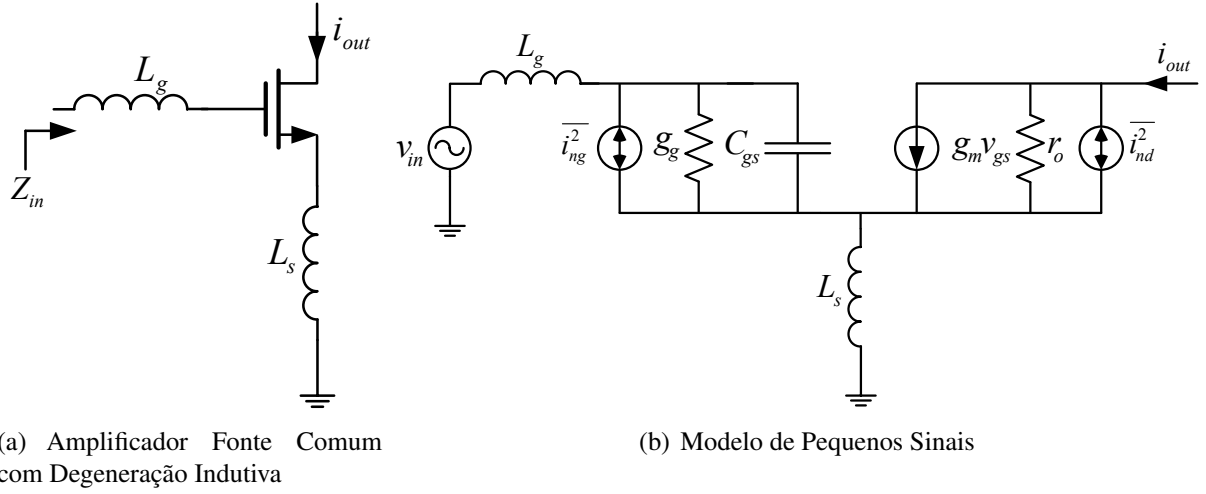


Figura 2.3: Amplificador de Baixo Ruído Sintonizado

Seguindo o desenvolvimento visto em [15], pode-se determinar a impedância de entrada, utilizando o operador de Laplace ($s = j\omega$) como sendo:

$$Z_{in} = s(L_s + L_g) + \frac{1}{sC_{gs}} + \left(\frac{g_m}{C_{gs}} \right) L_s \approx \omega_T L_s \quad \text{na ressonância,} \quad (2.10)$$

onde ω_T é a frequência de transição, dada aproximadamente pela razão g_m/C_{gs} , representa a frequência cujo ganho de corrente do MOSFET é unitário. É possível observar em (2.10) os dois primeiros termos dependentes da frequência e imaginários, e o último, real e independente da frequência, sendo passível de ser igualada à resistência da fonte, R_s . Para o completo casamento de impedância, a parte imaginária deve ser anulada e é neste caso feita através de par $(1/C_{gs})$ e $(L_s + L_g)$ em torno da frequência central f_c .

Nesta condição de casamento de impedância, ao redor da frequência de interesse, o circuito pode ser simplificado utilizando a chamada aproximação de banda estreita, levando em consideração o fator de qualidade(Q) equivalente da rede de entrada RLC, muito próximo ao fator de qualidade do indutor. Sendo assim, o fator de ruído mínimo, cuja definição pode ser visto no item 2.1.1, é dado por [16]:

$$F_{min} = 1 + \frac{\gamma}{\alpha} \left(\frac{\omega_0}{\omega_T} \right) \frac{2\delta\alpha^2}{5\gamma} Q_{opt}, \quad (2.11)$$

onde α , α e α são parâmetros dependentes da polarização [17] e Q_{opt} é dado por [18]:

$$Q_{opt} = \sqrt{1 + 2|c| \sqrt{\frac{5\gamma}{\delta\alpha^2} + \frac{5\gamma}{\delta\alpha^2}}}. \quad (2.12)$$

A Tabela 2.1 traz um resumo das medidas efetuadas para este exemplo dado [15].

Tabela 2.1: Resumo do Desempenho do Estágio LNA Sintonizado

Ganho (S_{21})	22dB
Frequência	1,5GHz
$ S_{11} $	<-8dB
IP3 (Saída)	12,7dBm ($f_1=1,5\text{GHz}$ & $f_2=1,49\text{GHz}$)
P1dB (Saída)	0dBm
NF	3,5dB
Potência	30mW
Área	0,12 mm ²
Tecnologia	0,6μm CMOS

Fonte: D. K. Shaeffer *et al.* [15]

Este LNA sintonizado apresenta NF relativamente baixa, considerando a tecnologia, porém o uso de indutores aumenta muito a área do circuito. A realização de diversos destes circuitos em um mesmo *chip*, de modo a se obter circuitos operacionais em diversas bandas, torna-se inviável.

No próximo item, uma introdução à circuitos banda larga será abordado, seguido de uma nova topologia proposta.

2.3 Circuitos em Banda Larga

Circuitos operando em banda larga possuem, na maioria dos casos mais recentes, inúmeras vantagens quando comparados aos circuitos de banda estreita, seja por sua versatilidade em relação a mudanças na frequência de operação, possibilidade de implementação de radios mais inteligentes e do custo total de um chip, ou em relação a sua área, fazendo deste tipo de circuito promessa importante no cenário da comunicação sem fio nos próximos anos.

As atuais configurações de *Hardware* para sistemas avançados de comunicação, como celulares multi-bandas, requerem diversos circuitos operando nas determinadas frequências e, conforme a utilização, qualidade ou disponibilidade, o processamento seleciona qual circuito deve operar. Isto requer diversos pares LC, sintonizados nestas diferentes frequências centrais, f_c , acarretando na ocupação uma valiosa área de silício em um chip completo.

O uso massivo de algumas frequências, como celular e a chamada WLAN (*Wireless Local Area Network*) estão tornando a idéia de rádios cognitivos atraentes, pois seu conceito básico é o monitoramento do canal utilizado e, dependendo da sua ocupação e tráfego de dados, o sistema é capaz de saltar para uma banda mais livre. Isto já é feito em sistemas de celulares multi-bandas, porém sem muita eficiência, já que circuitos inteiros são chaveados para ligar ou desligar.

Outro exemplo prático de sistema operando em banda larga é da atual transmissão de TV Digital (de fato, da transmissão analógica também), que abrange até o momento [19] a banda de 470-746MHz. Além disto, a utilização dos espaços vagos entre os canais determinados para esta transmissão de TV, chamados espaços brancos (*White Spaces*), deve tornar-se uma tendência mundial – já aprovado nos EUA [20], sob padrão IEEE 802.22 [21] –, visto que a existência de dezenas desses espaços podem servir para a implementação de internet de banda larga, extremamente abrangente (assim como é a TV), sem muitos custos adicionais, como deseja o Governo Federal na expansão de

internet banda larga no Brasil.

Essas aplicações e outras mais, só são possíveis através de circuitos *front-end* de banda larga, sendo o mais crítico deles, o LNA. Este deve prover, como no caso de banda estreita, casamento de impedância na entrada e baixo ruído. Referente ao primeiro requisito, diversas soluções podem ser aplicadas, porém, acerca da minimização do ruído, a aproximação mais natural é a tentativa de cancelar dos ruídos gerados no circuito amplificador. Nos próximos itens, algumas das topologias mais utilizadas na literatura serão explicitadas e uma arquitetura nova, como uma combinação de outras topologias, será proposta e discutida.

2.3.1 Cancelamento de Ruído

Como previamente discutido no item 2.1, é possível modelar os ruídos mais relevantes presentes em circuitos integrados por fontes de tensão ou corrente, com densidade espectral conhecida e estimável. Porém, estes sinais, pensando em grandezas de tensão e/ou corrente, possuem valor instantâneo real e podem, nesta condição, serem cancelados.

O primeiro requisito a ser discutido, entretanto, diz respeito ao casamento de impedância. Um circuito banda larga deve prover a parte real da impedância de entrada igual à resistência da fonte R_s , de modo a maximizar a transferência de potência. Existem diversas maneiras de se obter este casamento em banda larga. A Figura 2.4(a)–(e) mostra alguns dos amplificadores mais conhecidos, capazes disto.

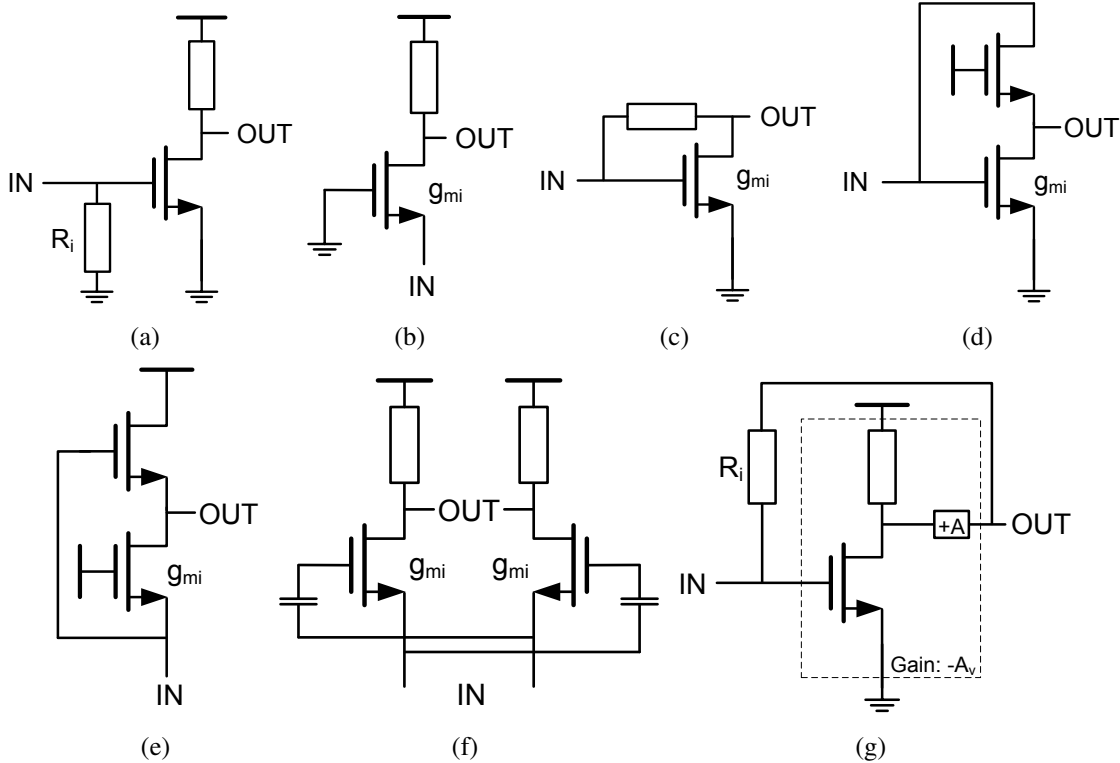


Figura 2.4: Amplificadores Elementares para Casamento de Impedância em Banda Larga

Os amplificadores das Figuras 2.4(a)–(e) sofrem de uma severa restrição em relação à figura de ruído, uma vez que para se obter ganhos relativamente altos e NF baixos, requer-se g_{mi} ou R_i também altos, em oposição ao requisito de casamento de impedância, que fixa valores para estes parâmetros, como $1/g_{mi} = R_s$ ou $R_i = R_s$.

Este requisito é de certa forma relaxado utilizando CG LNA balanceados, explorando acoplamento capacitivo cruzado nas entradas como na Figura 2.4(f) [22], porém não oferecendo redução considerável na NF, pois o compromisso entre g_{mi} , NF e ganho alto ainda se perfaz.

Este compromisso entre NF e casamento de impedância na entrada pode ser desfeito utilizando uma técnica de realimentação negativa adequadamente, como na Figura 2.4(g), onde a mínima NF será determinada pelo resistor de realimentação R_i , que pode ser feito alto, dependendo do ganho do amplificador, ao preço do aumento da transcondutância (e consecutivamente da potência gasta) no elemento ativo.

A seguir serão discutidos alguns exemplos de estruturas com a habilidade de cancelamento de ruído e casamento de impedância em banda larga.

Realimentação Resistiva e Somador

O exemplo seguinte utiliza uma estrutura de entrada semelhante à Figura 2.4(c). Esta técnica baseia-se na consideração apenas do ruído térmico, representado por uma fonte de corrente entre dreno e fonte. O circuito (sem polarização) é um dos primeiros a trazer este conceito de cancelamento [23] e pode ser visto na Figura 2.5.

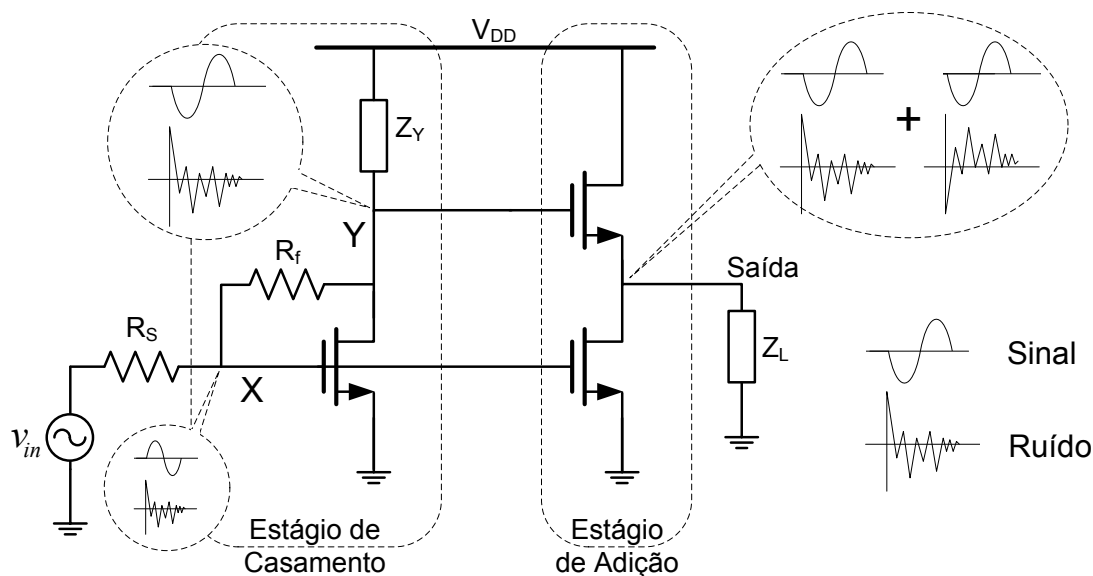


Figura 2.5: Estágio com Realimentação Resistiva e Somador

O primeiro estágio, também chamado de estágio de casamento, é composto de uma topologia fonte comum com realimentação resistiva. Tomando os nós Y e X como referência, tem-se que o sinal em X é amplificado e invertido em Y, porém, a corrente de ruído entre dreno e fonte no transistor

gera, instantaneamente, tensões de mesmo sinal, em X e Y. Esta diferença entre inversão de sinal e não-inversão de ruído permite o cancelamento deste último.

No segundo estágio, chamado de somador e composto por um seguidor de fonte e outra fonte comum. Assim, tanto o sinal quanto o ruído em Y são transferidos sem inversão para a saída. Já o sinal e ruído em X são transferidos para a saída invertidos, fazendo com que neste nó, o sinal tenha a mesma polaridade e o ruído, polaridades inversas, permitindo o cancelamento.

O ganho do circuito da Figura 2.5, necessário para o cancelamento de ruído, é dado por

$$|A_v| = 1 + \frac{R_s}{R_f}. \quad (2.13)$$

Obtém-se, assim, uma estrutura relativamente simples que provê o cancelamento, teoricamente, de todo o ruído gerado pelo transistor de entrada, sendo o valor de ganho de tensão calculado para esta condição da ordem de 7 (ou 16,9dB) [23]. Sua operação, entretanto, é bastante dependente da impedância da fonte e condições externas ao circuito, apesar da robustez em relação a variações dos componentes internos, na definição de mínimo ruído.

Entretanto, de modo a minimizar o ruído gerado pelo amplificador auxiliar, subsequente ao estágio de entrada, deve-se fazer dispositivos grandes [23], degradando o casamento e aumentando a capacitância de entrada, C_{in} , que limita a largura de banda do amplificador devido ao pólo dominante na entrada.

A Tabela 2.2 traz um resumo das figuras de mérito do exemplo dado [23].

Tabela 2.2: Resumo do Desempenho do Estágio com Realimentação Resistiva e Somador

Ganho	13,7dB
Largura de Banda (-3dB)	2-1600MHz
$ S_{11} $	<-8dB em 10-1800MHz
IP3 (Entrada)	0dBm ($f_1=900\text{MHz}$ & $f_2=905\text{MHz}$)
IP2 (Entrada)	12dBm ($f_1=300\text{MHz}$ & $f_2=200\text{MHz}$)
P1dB (Entrada)	-9dBm ($f_1=900\text{MHz}$)
$NF_{50\Omega}$	$\leq 2\text{dB}$ em 250-1100MHz $\leq 2,4\text{dB}$ em 150-2000MHz
Potência	35mW
Área	0,075 mm ²
Tecnologia	0,25μm CMOS

Fonte: F. Brucoleri *et al.* [23]

Realimentação Resistiva e Redução da Capacitância de Entrada

Neste exemplo, o conceito de cancelamento de ruído através de um amplificador auxiliar e realimentação resistiva, como na Figura 2.4(g), é explorado. A grande diferença, entretanto, é o fato da utilização de sua característica indutiva na entrada, primeiramente observado em [24], que propôs uma alternativa para o cancelamento da própria capacitância de entrada do amplificador, estendendo a banda útil, dando mais liberdade no projeto visando casamento de entrada, NF e largura de banda.

A Figura 2.6 mostra a implementação do LNA projetado, composto de 3 estágios e a realimentação através de R_f é dada não somente no primeiro estágio, como no caso anterior, mas depois de todo o amplificador.

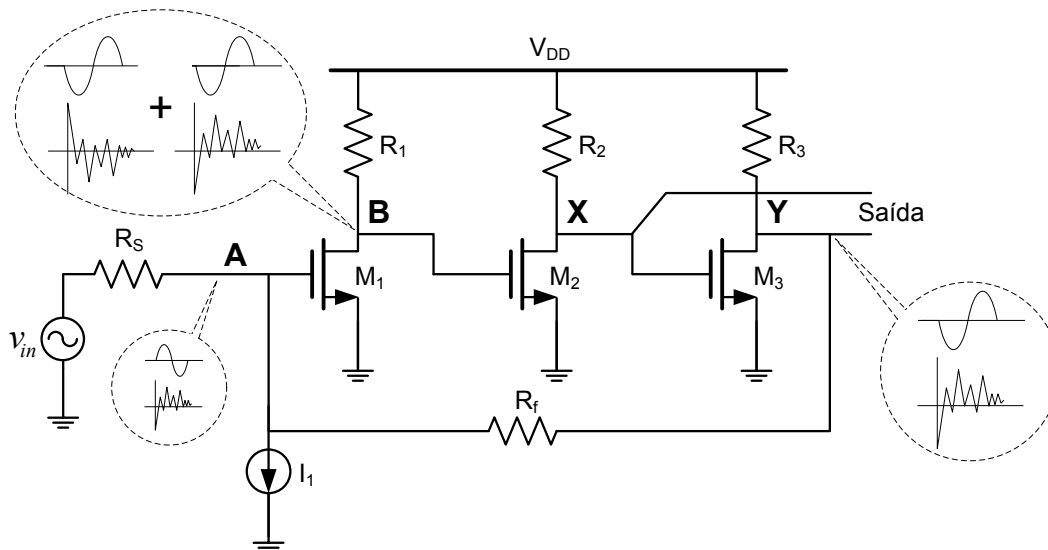


Figura 2.6: Estágio com Realimentação Resistiva e Redução C_{in}

O circuito é composto por três estágios inversores. Idealmente, o sinal na saída Y possui mesma fase que o sinal no ponto B, saída do primeiro estágio. Isto também é válido para o ruído, pois assumindo a tensão instantânea gerada pela corrente de ruído de M_1 , através do resistor R_1 , esta aparecerá amplificada na saída, após duas inversões. O resistor de realimentação R_f , por sua vez, transfere para o ponto A a tensão instantânea de ruído em Y que, através de sua configuração inversora, o transfere novamente para B. Assim, sendo a tensão de ruído original e esta transferida de A para B possuem fases contrárias, sendo eliminadas no ponto B e, consecutivamente, nas saídas X e Y.

As relações entre as fases dos sinais em A, B, X e Y só são verdadeiras assumindo a frequência de operação muito abaixo da frequência máxima dos dispositivos, uma vez que atrasos em sistemas com pólos muito próximos à frequência de operação afetaria o completo cancelamento de ruído, apresentando-se como outro limitante para este circuito.

Esta realimentação visa, assim, manter o ruído proveniente de M_1 nulo, além de prover, como já visto, o casamento de impedância na entrada e extensão da largura de banda através da eliminação da capacitância de entrada do amplificador. Esta é uma boa solução para a redução desta capacitância, visto que a utilização de transistores empilhados seria impossível, devido à baixa tensão de alimentação.

A Tabela 2.3 traz um resumo das medidas efetuadas para este exemplo dado [24].

Apesar do bom desempenho deste circuito, isto apenas foi conseguindo utilizando uma tecnologia com nó tecnológico pequeno (65nm), o que alivia a capacitância de entrada, determinada principalmente pelas dimensões do transistor M_1 , limitante na banda do amplificador. O aumento no número de estágios também favorece instabilidades, crítico em frequências mais altas.

Tabela 2.3: Resumo do Desempenho do Estágio com Realimentação Resistiva e Redução C_{in}

Ganho	18-20dB
Largura de Banda (-3dB)	0,05-10GHz
$ S_{11} $	$< -10\text{dB}$ em 9.6GHz
IP3 (Entrada)(min/max)	-11,2/-7dBm
IP2 (Entrada)(min/max)	14/19,5dBm
NF	2,9-5,9dB
Potência	22mW
Area	0,02 mm ²
Tecnologia	65nm CMOS

Fonte: B. Razavi [24]

Porta Comum(CG) e Fonte Comum(CS)

Este último exemplo de circuito amplificador introduz uma topologia diferente de cancelamento de ruído em relação aos exemplos anteriores. Ele utiliza um estágio de casamento, como na Figura 2.4(b), auxiliado por um estágio de fonte comum.

Nos casos anteriores, o sinal sofria inversão e o ruído, conectados através de um resistor (de realimentação), não. No caso atual, entretanto, a idéia é a mesma, porém quem sofre a inversão é o ruído, mantendo o sinal com mesma fase. Isto é feito através de uma topologia de Porta Comum, como visto na Figura 2.7 [25].

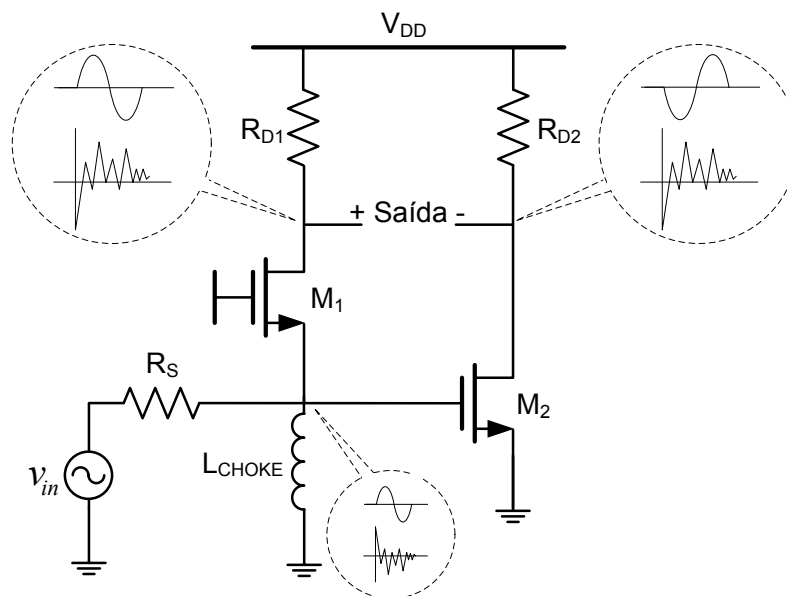


Figura 2.7: Estágio Porta Comum e Fonte Comum

É possível observar que em um estágio de porta comum não há inversão de fase entre o sinal de entrada e saída, porém, a corrente instantânea de ruído, entre dreno e fonte, produz uma tensão com polaridade invertida em cada um desses nós. Assim, através de um estágio inversor (Fonte Comum)

conectado à entrada, obtém-se na saída polaridades opostos para o sinal, e mesma polaridade para o ruído, cuja leitura diferencial elimina esta última.

O casamento de impedância é feito através do estágio de Porta Comum, cuja impedância é aproximadamente o inverso da transcondutância, $Z_{in} \approx 1/g_{m1}$. A condição de casamento é dada por

$$g_{m2}R_S = \frac{R_{D1}}{R_{D2}}. \quad (2.14)$$

Caso se respeite esta relação, o ruído de M_1 será apresentado na saída apenas como uma tensão de modo comum, sendo eliminada na leitura diferencial. O ruído de M_2 , porém, sofre de uma importante limitação. Observa-se que existe um compromisso entre a transcondutância de M_2 e a resistência de saída R_{D2} , uma vez que para se fazer o ruído de M_2 irrelevante, deve-se aumentar sua transcondutância, sendo necessário reduzir R_{D2} , aumentando o ruído térmico do resistor.

A Tabela 2.4 traz alguns resultados para a condição de $g_{m2} = 5g_{m1}$, como visto em [25].

Tabela 2.4: Resumo do Desempenho do Estágio Porta Comum e Fonte Comum

Ganho	13-15,6dB
Largura de Banda (-3dB)	0,2-5,2GHz
$ S_{11} $	<-10dB em 9,6GHz
IP3 (Entrada)	>0dBm
IP2 (Entrada)	>20dBm
NF	<3,5dB
Potência	21mW
Area	0,009 mm ²
Tecnologia	65nm CMOS

Fonte: B. Nauta *et al.* [25]

2.3.2 Cancelamento de Ruído Proposto

A idéia de circuitos em banda larga com baixo ruído só é possível através de casamento de impedância em toda a banda de interesse, juntamente ao cancelamento do ruído gerado pelos transistores de entrada – maiores contribuidores neste quesito. O casamento de impedância é conseguido através de diversas formas, como mostrado na Figura 2.4, com configurações de maior ou menor ruído total gerado.

Tendo estes dois requisitos em mente, deve-se projetar uma topologia capaz de prover resistência de entrada igual ao da fonte e ser capaz de cancelar o ruído. Isto é feito pioneiramente pelos exemplos anteriores e, nessa dissertação, uma variação deles será desenvolvido de modo a oferecer uma nova topologia.

O circuito de casamento deve oferecer um estágio onde: o sinal é mantido com mesma fase e o ruído é invertido; ou o ruído é mantido com mesma fase e o sinal é invertido. A configuração adotada neste projeto utiliza a célula básica mostrada na Figura 2.8.

O casamento de impedância é feito através do transistor M_1 , pois a variação da tensão v_{gs} é exatamente igual ao ganho $A + 1$ da variação da fonte de tensão da entrada, devido ao fato do amplificador ideal com ganho A negativo inverter o sinal de entrada e aplicá-lo na porta. Em outras

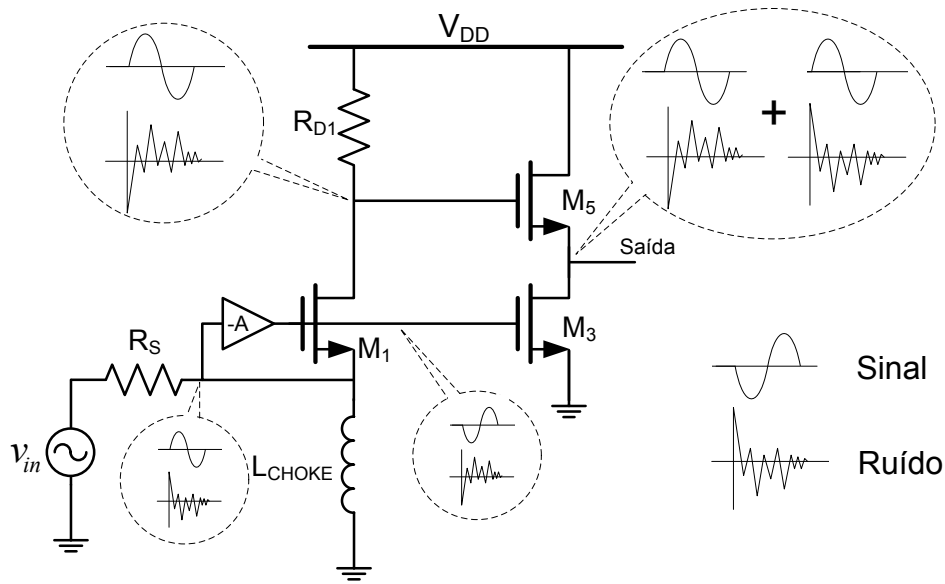


Figura 2.8: Célula Básica LNA Banda Larga com Cancelamento de Ruído Proposto

palavras, obtém-se o $A + 1$ vezes a amplitude do sinal sobre v_{gs} , fazendo com que a impedância vista na fonte seja $1/(A + 1)$ da impedância aproximada de uma topologia porta comum ($\approx 1/g_m$), ou seja, $R_{in} \approx 1/((A + 1)g_m)$, como obtido pelo modelo de pequenos sinais.

Uma maneira simples de se obter este amplificador inversor auxiliar, A , é utilizando capacitores de acoplamento entre entradas diferenciais [22]. Isto implica em amplificadores com ganhos unitários ligados em sinais invertidos produzindo aproximadamente a impedância diferencial de $R_{in} \approx 1/g_m$, ou seja, $R_{in} \approx 1/(2g_m)$ em cada ramo de entrada. Isto alivia o requisito de g_m para o casamento impedância, reduzindo o ruído deste estágio.

Associados ao primeiro estágio estão dois circuitos somadores de corrente (um para cada saída), composto de um transistor em fonte comum e um dreno comum. A Figura 2.9 traz o núcleo do circuito proposto, omitindo a polarização, com entrada e saída diferenciais.

Através do modelo de pequenos sinais do primeiro estágio, mostrado na Figura 2.10, é possível anular a fonte de sinal v_{in} de modo a se obter a equação da tensão de ruído de saída em função das correntes de ruído i_{nd1}^2 e i_{nd2}^2 . Estas fontes de corrente de ruído são assumidas com a polaridade instantânea vista na Figura 2.10 para que, independente do instante, sejam canceladas pela configuração dos dispositivos ativos.

De modo a facilitar a análise de pequenos sinais e ruído, algumas simplificações são levadas em consideração, uma vez que o circuito completo demandaria grande esforço teórico sem grandes vantagens práticas. As simplificações mais relevantes aqui são em relação à capacitância entre porta e dreno, C_{gd} , que, apesar de possuir baixo valor, produz o chamado efeito Miller [26], pois está ligado entre entrada e saída de um estágio de ganho negativo. Entretanto, esta capacitância extra será apenas um limitante na banda do amplificador, reduzindo o pólo na entrada. Outra simplificação importante é em relação à impedância de saída dos transistores, neste caso considerada infinita.

Tendo somente i_{nd1} e i_{nd2} como fontes de corrente independentes, representando os ruídos instantâneos do par de entrada, é possível através do teorema da superposição escrever a tensão em cada nó

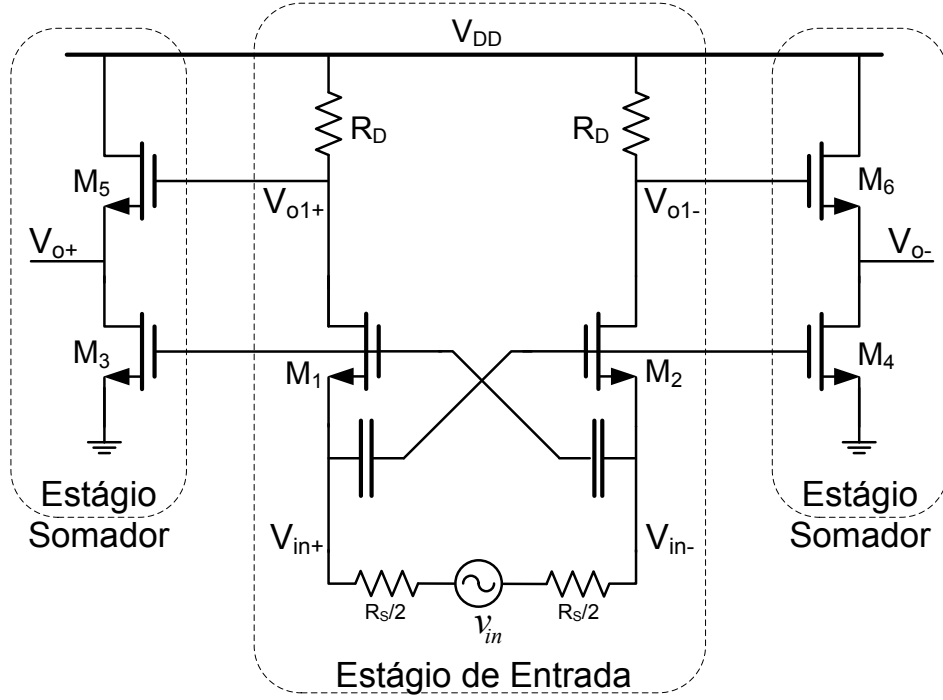


Figura 2.9: LNA Banda Larga com Cancelamento de Ruído Proposto

de interesse no circuito.

Desta maneira, fazendo $i_{nd2} = 0$, obtem-se:

$$\begin{aligned} v_{gs,n1} &= (i_{nd1} - g_{m1}v_{gs,n1}) R_S \\ v_{gs,n1} &= \left(\frac{R_S/2}{1 + g_{m1}R_S} \right) i_{nd1}. \end{aligned} \quad (2.15)$$

Similarmente, assumindo agora $i_{nd1} = 0$, obtem-se:

$$\begin{aligned} v_{gs,n2} &= (-i_{nd2} - g_{m2}v_{gs,n2}) R_S \\ v_{gs,n2} &= - \left(\frac{R_S/2}{1 + g_{m2}R_S} \right) i_{nd2}. \end{aligned} \quad (2.16)$$

Desta maneira, pelo teorema da superposição e, por simetria, considerando $g_{m1} = g_{m2}$, é possível escrever a expressão para o ruído sobre R_S como sendo:

$$\begin{aligned} v_{gs,n} &= \frac{v_{gs,n1} + v_{gs,n2}}{2} \\ v_{gs,n} &= \left(\frac{R_S/2}{1 + g_{m1}R_S} \right) (i_{nd1} - i_{nd2}). \end{aligned} \quad (2.17)$$

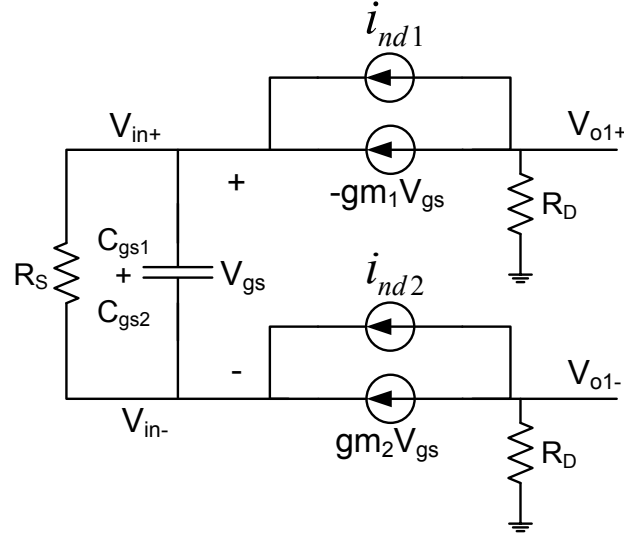


Figura 2.10: Modelo de Pequenos Sinais Estágio de Entrada

Tendo derivado a expressão para a tensão de ruído sobre porta e fonte de ambos os transistores de entrada $v_{gs,n}$ é possível obter a tensão nos nós de saída intermediários, $v_{o1+,n}$ e $v_{o1-,n}$, referentes a amplificação dos dispositivos M_1 e M_2 , simplesmente por inspeção, como sendo:

$$\begin{aligned} v_{o1+,n} &= g_{m1}R_D v_{gs} - i_{nd1}R_D \\ v_{o1+,n} &= \left(\frac{g_{m1}R_DR_S/2}{1 + g_{m1}R_S} \right) (i_{nd1} - i_{nd2}) - i_{nd1}R_D. \end{aligned} \quad (2.18)$$

$$\begin{aligned} v_{o1-,n} &= -g_{m1}R_D v_{gs} - i_{nd2}R_D \\ v_{o1-,n} &= \left(\frac{g_{m1}R_DR_S/2}{1 + g_{m1}R_S} \right) (i_{nd2} - i_{nd1}) - i_{nd2}R_D. \end{aligned} \quad (2.19)$$

Completando o circuito com o estágio somador, cujo modelo de pequenos sinais para a saída positiva do circuito (e similarmente obtida para metade negativa) pode ser vista na Figura 2.11.

Os ganhos de tensão que compõem o somador, do estágio dreno comum (A_2) e do estágio fonte comum (A_3), são dados por:

$$A_2 = \frac{g_{m5}}{\frac{2}{R_L} + \frac{1}{r_{o3}||r_{o5}} + g_{m5}} \quad (2.20)$$

$$A_3 = \frac{g_{m3}}{\frac{2}{R_L} + \frac{1}{r_{o3}||r_{o5}} + g_{m5}}. \quad (2.21)$$

Sendo a tensão de saída em cada metade do circuito, considerando as duas entradas (entrada e saída intermediária) e os dois estágios combinados:

$$v_{o+,n} = A_2 \cdot v_{o1+,n} - A_3 \cdot v_{in-,n} \quad (2.22)$$

$$v_{o-,n} = A_2 \cdot v_{o1-,n} - A_3 \cdot v_{in+,n}. \quad (2.23)$$

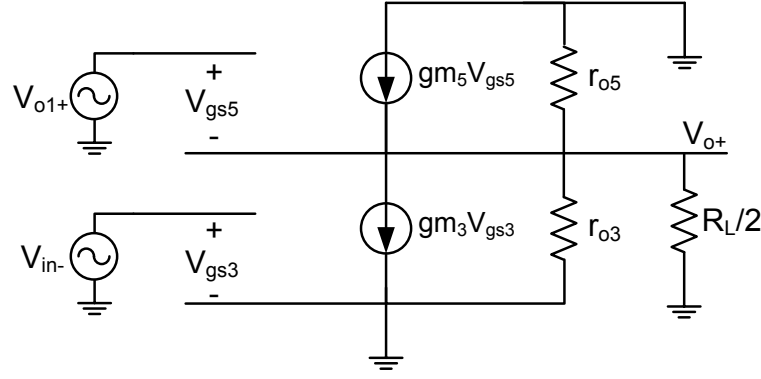


Figura 2.11: Modelo de Pequenos Sinais Estágio de Saída

Desta maneira, é possível combinar as duas saídas, positiva e negativa, de modo a obter a saída diferencial do circuito completo como sendo:

$$\begin{aligned} v_{o,n} &= A_2 (v_{o1+} - v_{o1-}) + A_3 (v_{in-} - v_{in+}) \\ v_{o,n} &= A_2 (v_{o1+} - v_{o1-}) - A_3 v_{gs,n}, \end{aligned} \quad (2.24)$$

onde $v_{gs} = (v_{in+,n} - v_{in-,n})$. Desta maneira, o cancelamento do ruído será melhor percebido quando substituídos (2.18), (2.19) em (2.24). A tensão de saída referente às correntes de ruído i_{nd1} e i_{nd2} são enfim dada por:

$$\begin{aligned} v_{o,n} &= A_2 \left(\frac{g_{m1} R_D R_S / 2}{1 + g_{m1} R_S} \right) [(i_{nd1} - i_{nd2}) - (i_{nd2} - i_{nd1})] - A_2 (i_{nd1} - i_{nd2}) \\ &\quad - A_3 \left(\frac{R_S / 2}{1 + g_{m1} R_S} \right) (i_{nd1} - i_{nd2}) \\ v_{o,n} &= A_2 \left(\frac{2g_{m1} R_D R_S / 2}{1 + g_{m1} R_S} \right) (i_{nd1} - i_{nd2}) - A_2 (i_{nd1} - i_{nd2}) \\ &\quad - A_3 \left(\frac{R_S / 2}{1 + g_{m1} R_S} \right) (i_{nd1} - i_{nd2}) \\ v_{o,n} &= \left(\frac{R_S / 2}{1 + g_{m1} R_S} \right) (i_{nd1} - i_{nd2}) \left[A_2 R_D \left(2g_{m1} - \frac{1 + g_{m1} R_S}{R_S / 2} \right) - A_3 \right] \end{aligned} \quad (2.25)$$

Através da derivação obtida acima, é possível calcular a potência espectral do ruído gerado na saída pelos transistores de entrada M_1 e M_2 elevando (2.25) ao quadrado. Entretanto, é claro perceber que anulando o termo dependente dos ganhos A_2 e A_3 obtêm-se:

$$\begin{aligned} A_2 R_D \left(2g_{m1} - \frac{1 + g_{m1} R_S}{R_S / 2} \right) - A_3 &= 0 \\ \frac{A_3}{A_2} &= -2 \frac{R_D}{R_S}. \end{aligned} \quad (2.26)$$

Novamente, combinando os ganhos do segundo estágio dados em (2.20) com a expressão recém calculada em (2.26), tem-se:

$$\frac{g_{m3}}{g_{m5}} = 2 \frac{R_D}{R_S}. \quad (2.27)$$

Para o casamento de impedância, desta maneira, tem-se $R_{in} = R_S$ e como $R_{in} \approx 1/(g_{m1})$ é possível reescrever (2.27) como:

$$\frac{g_{m3}}{g_{m5}} \approx 2g_{m1}R_D. \quad (2.28)$$

Apresentada a condição de casamento do ruído proveniente dos transistores M_1 e M_2 , inicialmente considerado somente ruído térmico, é possível estender a análise considerando qualquer ruído passível de representação por um fonte de corrente entre dreno e fonte, incluindo ruído *flicker* e o ruído induzido de porta, que apesar de sua complicada análise e assumindo que este último só se torna relevante para frequências mais altas que a banda de interesse, pode ser tratado genericamente da mesma maneira.

Assim, tendo sido a condição de cancelamento de ruído obtida e a impedância de entrada definida aproximadamente por $1/g_{m1}$, é possível determinar por inspeção outros parâmetros de projeto, como ganho e consumo, de modo a criar uma rotina de desenvolvimento do circuito.

Desta maneira, por inspeção da Figura 2.10, ignorando as fontes de ruído i_{nd1} e i_{nd2} , obtém-se a expressão para o ganho do primeiro estágio como sendo:

$$\begin{aligned} v_{out} &\approx 2g_{m1}R_Dv_{gs} \\ v_{gs} &= v_S/2 \\ A_{1,total,dif} &\equiv \frac{v_{out}}{v_S} \\ &\approx g_{m1}R_D. \end{aligned} \quad (2.29)$$

O circuito LNA proposto nesta dissertação apresenta superior desempenho no que diz respeito a NF, uma vez que, ao contrário das outras topologias apresentadas, oferece a possibilidade de cancelamento total do ruído gerado pelo par de entrada, ao custo de consumo de potência e banda de operação. A possibilidade da utilização da corrente extra, para realizar o cancelamento, como polarização do misturador, como será mostrado no item 4.3, é outra vantagem deste amplificador em relação aos outros apresentados.

Através das Figuras 2.9, 2.10 e 2.11, observa-se a forte dependência do cancelamento do ruído sob a perspectiva da capacitância total de entrada, a qual iguala-se à soma das capacitâncias de porta e fonte (C_{gs}) dos dispositivos M_1 , M_2 , M_3 e M_4 , além da capacitância Miller de M_1 e M_2 . Sendo assim, este fator cria um compromisso sobre a intensidade do cancelamento do ruído por (2.28).

Da mesma maneira, dependendo do nível de cancelamento do ruído, cuja razão é dada em (2.28), o nível de corrente através do par M_3 e M_4 pode impor restrições consideráveis quanto ao consumo de potência. Ademais, para prover a circulação de corrente em M_3 e M_4 e não em M_5 e M_6 , um transistor PMOS de pequenas dimensões deve ser conectado à saída, aumentando a capacitância nos nós de saída. Uma maneira de se contornar este problema seria a redução do nó tecnológico, aumentando a razão entre ganho e área do dispositivo.

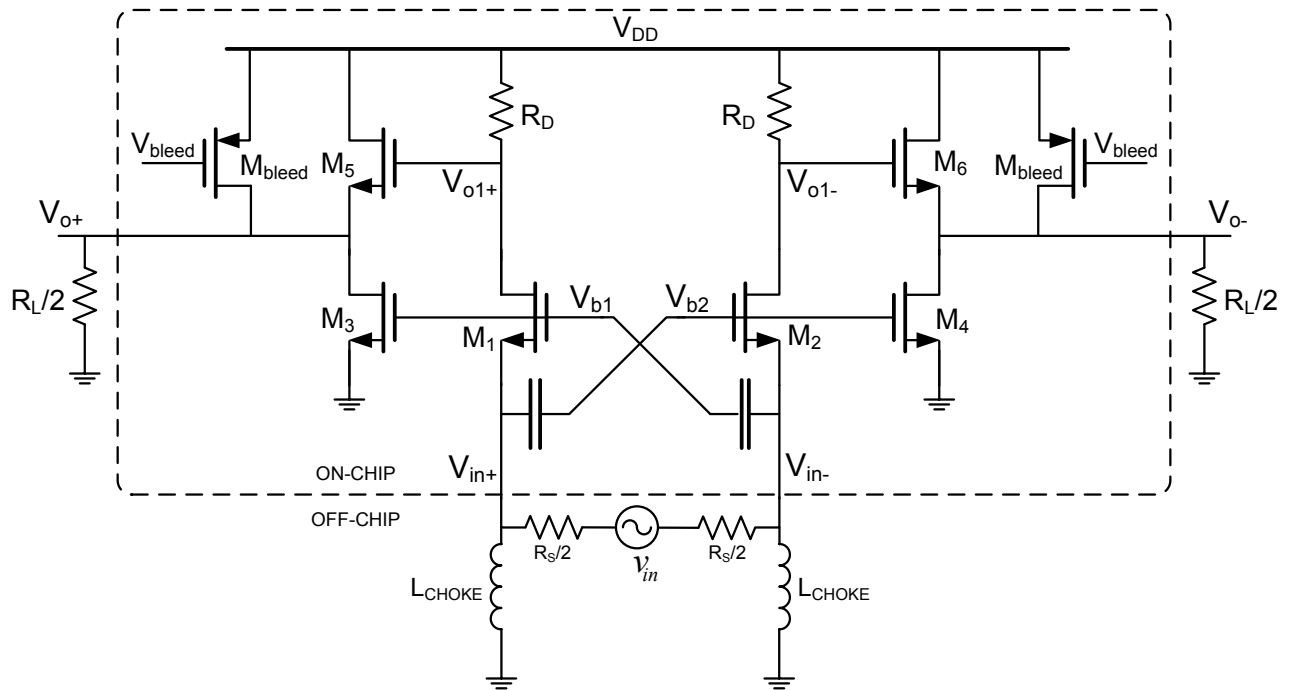


Figura 2.12: LNA Proposto Completo

A Figura 2.12 traz o circuito completo, incluindo componentes *off-chip*. A polarização dos transistores de entrada ($V_{b1,b2}$) e de current bleeding (V_{bleed}) são obtidas através de espelhos de corrente simples, cuja qualidade não será detalhada nesta dissertação.

Componentes externos, como indutores *choke* (L_{choke}), visto na Figura 2.12, impõem outro limitante, que é em relação a custos, pois são indutores de polarização que devem atender às mesmas especificações de banda de frequência que o amplificador projetado, não muito comum para este caso. Uma solução em tecnologias menores, seria a utilização de fontes de corrente integradas e eventuais indutores de compensação da suas capacitâncias parasitas, porém também apresentando um compromisso em relação a linearidade, devido ao empilhamento de transistores e a baixa tensão de alimentação a qual estas tecnologias estão limitadas.

As polarizações V_{b1} e V_{b2} do par de entrada e V_{bleed} , da fonte de corrente de *bleeding* são feitas através de simples espelhos de corrente, conectados à uma referência externa, cuja integração é facilmente implementada, sendo útil somente para validar a idéia de cancelamento de ruído, sendo facilmente implementado em um circuito completo.

O LNA projetado neste trabalho é descrito no item 4.1.

Capítulo 3

Misturador do tipo Célula de Gilbert de Baixo Ruído

A viabilização da comunicação em sistemas sem fio deve-se inicialmente à modulação do sinal de interesse em torno de uma frequência mais alta, chamada portadora, que por possuir comprimento de onda menor (uma vez que $\lambda \propto 1/f$) favorece a miniaturização dos circuitos e antenas de recepção e transmissão (frequentemente a mesma), fundamental para sistemas portáteis.

A capacidade de um canal de comunicação está diretamente ligada à frequência portadora do sinal, uma vez que a informação de interesse compreende desvios desta componente central, limitando a máxima taxa de transmissão para certa frequência. Restrições mais severas no *front-end* e modulações mais elaboradas, entretanto, permitem explorar ao máximo a capacidade disponível de um canal [27], determinando assim a eficiência da banda.

A acomodação do sinal em torno de uma frequência mais alta, entretanto, impõe diversas restrições aos circuitos, onde a principal delas diz respeito à linearidade da cadeia, uma vez que a presença de interferências imediatamente próximas ao canal desejado implicaria filtros com alta seletividade, inviabilizando sua implementação tanto *on-chip*, quanto *off-chip*, uma vez que a relação entre a banda do sinal e a frequência central é muito pequena.

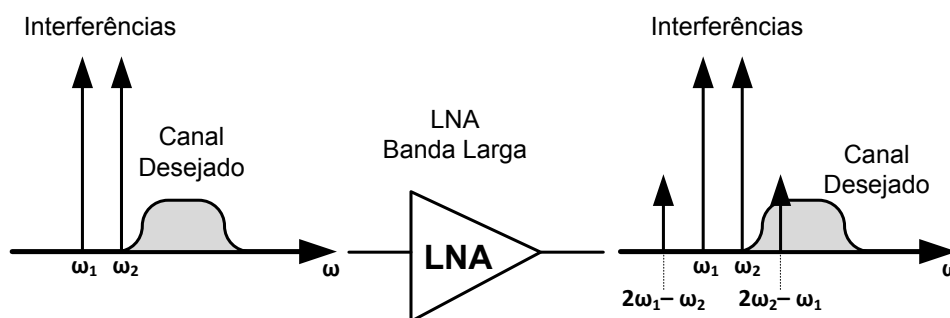


Figura 3.1: Efeitos da Não Linearidade do LNA

Uma situação típica do espectro de recepção de um sistema sem fio é observada na Figura 3.1, cujas interferências podem ser provenientes de diferentes fontes, como de outros sistemas de comunicação, outros ruídos gerados pelo homem, etc. [28], ou, de modo geral, qualquer sinal que não o de

interesse. Este cenário pode implicar na saturação da cadeia de recepção, cujo produto de intermodulação (neste caso de terceira ordem, como visto no Apêndice A.2) pode comprometer a informação dentro do canal.

A maneira encontrada ao longo da história para facilitar e relaxar os requisitos de filtragem, de modo a realizar a seleção somente do canal de interesse, foi utilizar um sistema não linear variante no tempo que apresenta como característica fundamental, a translação do sinal em frequência. Isto acontece através da combinação do sinal recebido, em RF, com uma referência interna conhecida, chamada de oscilador local (LO – *Local Oscillator*), obtendo-se assim o sinal em baixas frequências (Banda Base), como visto na Figura 3.2.

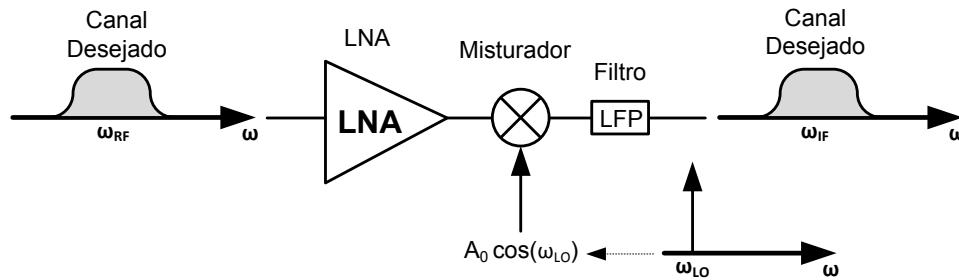


Figura 3.2: Translação em Frequência

Uma das maneiras de se obter esta translação em frequência é através do processo de multiplicação de dois sinais no tempo (normalmente expressos por sinais senoidais), verificado genericamente pela identidade trigonométrica vista em (3.1):

$$(A \cos \omega_1 t)(B \cos \omega_2 t) = \frac{AB}{2} [\cos (\omega_1 - \omega_2)t + \cos (\omega_1 + \omega_2)t] \quad (3.1)$$

Este processo tem como resultado a obtenção do sinal em torno de uma frequência mais baixa, aliviando os requisitos de filtragem, de modo a reduzir (idealmente eliminar) espúrios fora da banda de interesse, por exemplo, através de filtros passivos do tipo SAW (*Surface Acoustic Wave*).

A topologia do misturador utilizada neste projeto é composta por uma Célula do tipo Gilbert [29] modificada, utilizando apenas transistores do tipo CMOS e um sistema de redução da corrente de polarização que atravessa as chaves, como será visto mais adiante neste capítulo.

Recentemente, outras topologias de misturadores, como as de sub-harmônicas [30] e de sub-amostragem [31], estão sendo exploradas, porém elas são mais interessantes quando deseja-se converter sinais em frequências muito altas, sem a necessidade de osciladores operando na mesma ordem de frequência, porém não oferecendo as mesmas qualidades que topologias mais tradicionais como a que será utilizada.

3.1 Arquiteturas de Receptores

Dentre as maneiras de se realizar esta translação em frequência, duas em particular serão descritas aqui. São elas *heterodyne* [32] e *homodyne* [33]. Elas representam grande parte das arquiteturas utilizadas em sistemas de comunicação sem fio e, por esta razão, serão discutidas nesta dissertação.

A principal diferença entre as duas arquiteturas é o fato da conversão de alta frequência (RF) ser feita diretamente para uma banda em torno de 0Hz (no caso do *homodyne*) ou para uma frequência mais baixa que RF e maior que 0Hz (no caso do *heterodyne*), conhecida como IF (*Intermediate Frequency*).

Considerando as diferentes topologias citadas, suas vantagens e desvantagens serão melhor discutidas a seguir, de modo a ter uma visão melhor do sistema ao qual se deseja projetar o misturador, obtendo melhores resultados.

3.1.1 *heterodyne*

Responsável pela translação do canal de interesse em uma frequência muito mais baixa, onde alto ganho e os requisitos de seletividade em filtros podem ser obtidos com relativa facilidade, ainda se mantém na liderança das arquiteturas de receptores.

A translação em frequência, como visto na Figura 3.2, deve produzir um sinal em banda base em torno de uma frequência suficientemente baixa para reduzir os requisitos de seletividade dos filtros de canal, porém suficientemente alta para evitar os ruídos inversamente proporcionais à frequência, como é o caso do já citado ruído *flicker*.

Além disto, existem diversos parâmetros a se levar em consideração na escolha da IF, sendo o mais crítico deles a chamada frequência imagem, que é basicamente o sinal cuja frequência é exatamente a diferença entre LO e RF, para cima, quando LO for maior que RF, ou para baixo, caso contrário.

Este efeito pode ser explicado recorrendo à (3.1) onde simples multiplicadores analógicos, como é o caso, não preservam a polaridade da diferença entre as frequências de entrada, ou seja, a multiplicação de um sinal do tipo $(A \cos \omega_1 t)$ por $(B \cos \omega_2 t)$, após filtragem das componentes de mais alta frequência, resulta em uma componente proporcional ao $\cos(\omega_1 - \omega_2)$, matematicamente análoga ao $\cos(\omega_2 - \omega_1)$.

Desta maneira, em arquiteturas *heterodynes*, as bandas simetricamente alocadas acima e abaixo de LO serão convertidas para a mesma frequência intermediária, IF, como exemplificado na Figura 3.3.

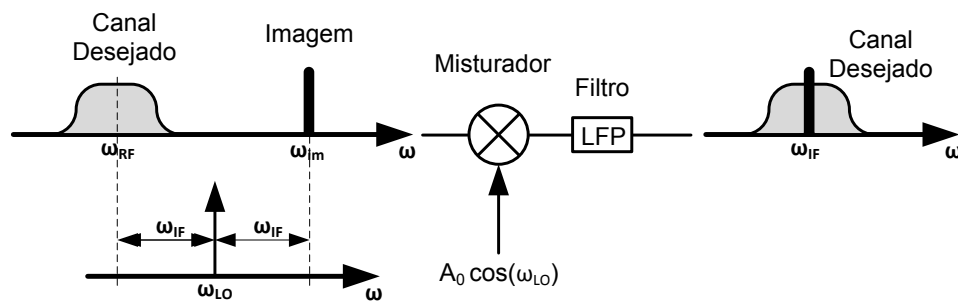


Figura 3.3: Problema da Frequência Imagem em Arquitetura *heterodyne*

A solução normalmente adotada para evitar a sobreposição de frequências indesejadas dentro do canal convertido é a utilização de filtros de rejeição de imagem, entre LNA e Misturadores. Existe ainda um compromisso entre a frequência intermediária e a seletividade do filtro de rejeição, uma vez que IF alta oferece maior rejeição da imagem e baixa IF permite grandes supressões de interferências mais próximas [34].

Um dos maiores problemas, entretanto, é que a realização deste tipo de filtro de rejeição de imagem é normalmente feito passivamente, através de um componente externo, o que requer baixa impedância de saída do LNA (normalmente 50Ω) e de entrada do Misturador, de modo a oferecer casamento de impedância para o filtro, oferecendo limitantes mais severos entre ganho, linearidade, NF, estabilidade e potência consumida nestes blocos.

O compromisso entre sensibilidade e seletividade em sistemas heterodíneos simples apresenta-se extremamente severo, uma vez que IF alto implica em boa rejeição da imagem, porém a seleção do canal é dificultada e vice-versa. Uma das soluções adotadas para aliviar estes requisitos apresentam-se na translação em frequência em vários passos, com múltiplas frequências intermediárias, de modo a reduzir a frequência progressivamente. Em sistemas mais tradicionais, atualmente, esta conversão é feita em dois estágios, chamada *Dual-IF*.

3.1.2 *homodyne*

Considerando a arquitetura *heterodyne* vista anteriormente e fazendo IF igual a 0Hz (em torno de DC), obtém-se a chamada arquitetura *homodyne*, cujo diagrama de blocos pode ser visto na Figura 3.4(a). Esta conversão é também conhecida por conversão direta (*Direct-Conversion*) ou Zero-IF, por apresentar IF em torno de 0 Hz.

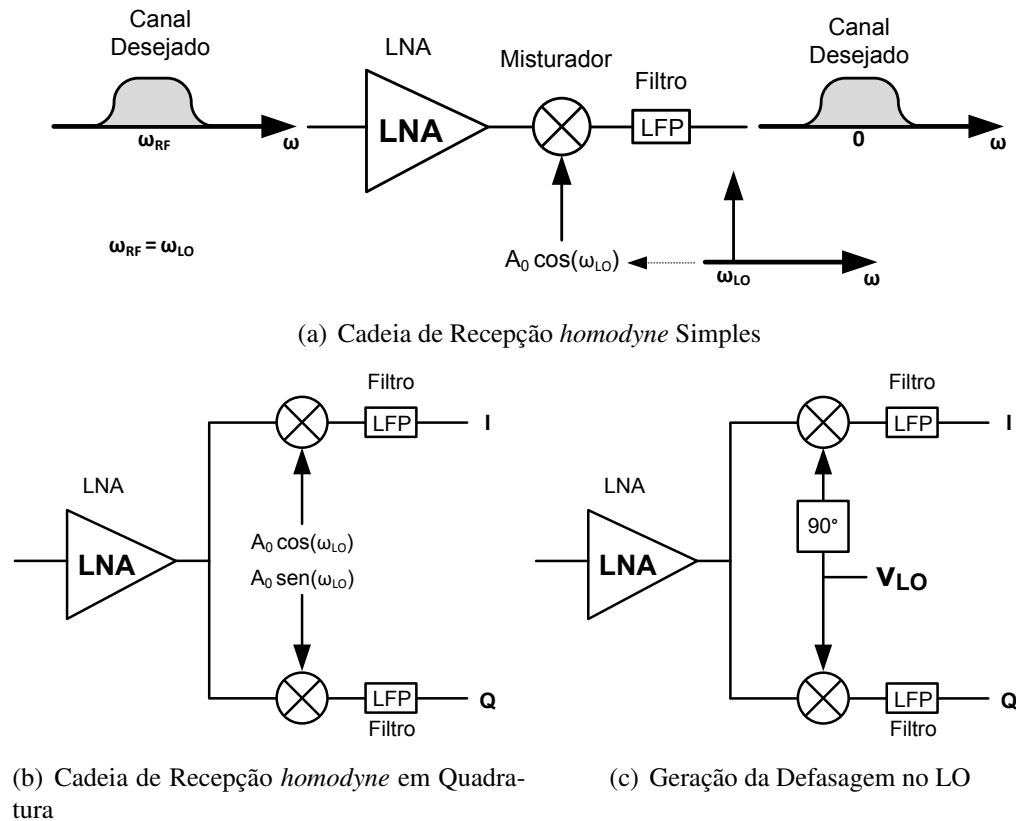


Figura 3.4: Típica Cadeia de Recepção para Conversão Direta

Esta arquitetura simples, entretanto, só funcionaria para sistemas com modulação em Amplitude (AM – *Amplitude Modulation*), uma vez que as partes positiva e negativa do espectro são sobrepostas [35]. Para sistemas com modulação em Fase (PM – *Phase Modulation*) ou em Frequência (FM – *Frequency Modulation*), onde cada lado da banda carrega informação diferente [35], a de-modulação deve ser feita através de um sistema com saídas em quadratura, de modo a evitar perda de parte da informação, como mostrado na Figura 3.4(b).

A simplicidade de uma arquitetura *homodyne* oferece duas vantagens principais se comparado ao seu similar *heterodyne*. A primeira diz respeito ao problema da frequência imagem, uma vez que $\omega_{RF} = \omega_{LO}$, somente a banda de interesse será convertida para a banda base, não requerendo a utilização de um filtro de rejeição de imagem, eliminando a necessidade de um filtro *off-chip*, aliviando também os requisitos do LNA, que não mais precisa alimentar a baixa impedância deste componente.

A segunda vantagem diz respeito à substituição de filtros mais elaborados de seleção do canal (normalmente *off-chip* SAW) por filtros mais simples do tipo de passa-baixa (LPF – *Low Pass Filter*) e amplificadores de banda base, favorecendo a integração total da cadeia de recepção, reduzindo custos.

Ao contrário da arquitetura *heterodyne*, onde interferências externas ao sistema eram os maiores responsáveis pela limitação de sua utilização, arquiteturas do tipo *homodyne* dependem fortemente da qualidade dos circuitos da cadeia. Dentre os problemas mais severos que acometem este tipo de arquitetura é possível destacar deslocamentos em corrente contínua (DC *offsets*), descasamento entre as saídas I e Q (I/Q *Mismatch*), linearidade, distorções das componentes pares e a forte presença do ruído do tipo *flicker*.

Ademais, devido ao fato da frequência central de RF ser igual à do LO, qualquer acoplamento entre o sinal de LO, capacitivamente pelo substrato, por exemplo, para a entrada do misturador ou do LNA, seria misturado com o próprio LO e convertido para baixo, gerando componentes em torno de 0Hz, corrompendo o sinal de interesse, como visto na Figura 3.5(a).

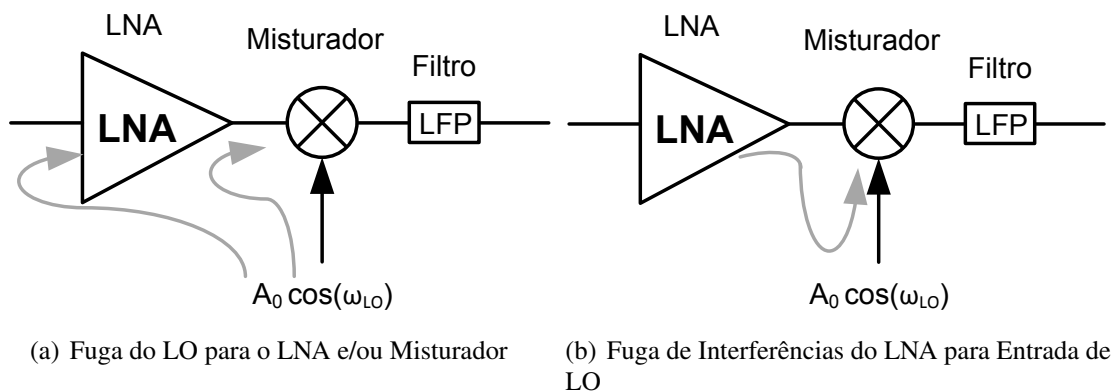


Figura 3.5: Fuga do Sinal entre Blocos da Cadeia de Recepção

Considerando uma eventual fuga entre o LNA e a entrada do LO poderia ser outra fonte de geração de uma interferência extremamente intensa [36], como visto na Figura 3.5(b), não importando sua frequência. Sendo assim, tanto a fuga do LO, chamado de *LO Leakage*, quanto a fuga entre LNA e

entrada de LO devem ser a todo custo minimizados, requerendo constantemente circuitos que lidam com o cancelamento destas componentes ou modulações que não evitam utilizar frequências muito baixas em banda base.

Outra deficiência deste tipo de arquitetura é a necessidade de geração de um sinal (RF ou LO) defasado em 90° em cada ramo. Isto é normalmente realizado no sinal de LO, como visto na Figura 3.4(c), uma vez que o sinal de RF de baixa intensidade sofreria mais com qualquer interferência, implicando em um projeto cuidadoso do oscilador, de modo a prover constante defasagem entre sinais em I e Q em banda larga, como é a proposta deste trabalho.

A topologia escolhida a ser implementada neste projeto, desta maneira, é do tipo *homodyne*, pois se está visando criar com este circuito um sistema completamente integrado, minimizando a necessidade de componentes externos, de modo a reduzir custos e favorecer sua utilização como um sistema *standalone*. A seguir serão discutidos os parâmetros do circuito em si, onde serão estudados as diferentes fontes de ruído neste tipo de misturador, em especial o ruído do tipo *flicker*, ou 1/f, no item 3.3.2, quando utilizado em um sistema homodíneo, além dos outros requisitos de ganho, linearidade e banda.

3.2 Estágio Transcondutor

O efeito de multiplicação do sinal de RF com o LO é feito geralmente em corrente, devido sua maior facilidade de comutação no estágio de chaveamento, como será visto no item 3.3. A conversão do sinal de tensão de RF em corrente ocorre no estágio transcondutor, podendo ser realizado em diferentes configurações, cujas mais comuns são em Fonte Comum e Porta Comum.

O projeto dos transcondutores para os misturadores foram realizados através da configuração Porta Comum, pois nesta condição, há a necessidade uma corrente de polarização para este estágio, sendo passíveis de reutilização da corrente utilizada no cancelamento do ruído no LNA, como visto no item 2.3.2. Desta maneira, foi possível aproveitar a mesma potência gasta no LNA para aumentar o ganho da cadeia de recepção e já promover a conversão para banda base.

Uma estrutura com acoplamento capacitivo cruzado nas entradas, semelhante à do amplificador, visto na Figura 2.4(f) poderia ser utilizada, entretanto, a necessidade de capacitores de desacoplamento DC iria requerer grandes áreas do silício, não trazendo muita vantagem uma vez que o casamento de impedância não é restritivo no caso do Misturador. Sendo assim, o estágio transcondutor, juntamente ao modelo de pequenos, pode ser vistos na Figura 3.6.

Através do modelo de pequenos sinais apresentado na Figura 3.6(b) é possível obter a impedância diferencial de entrada deste estágio como sendo [37]:

$$Z_{in,diff} = 2 \cdot \frac{1}{\frac{1}{r_o} + g_m}. \quad (3.2)$$

O efeito de corpo, dado por g_{mb} pode ser ignorado devido a opção de poço triplo oferecido pela tecnologia, o que permite conectar o *bulk* com a fonte, reduzindo a diferença de tensão entre estes terminais nula.

Devido ao fato de que cada parte do circuito misturador funcionar em faixas distintas de frequência, com funções diferentes, a análise de ruído também deve ser particular para cada região, sendo

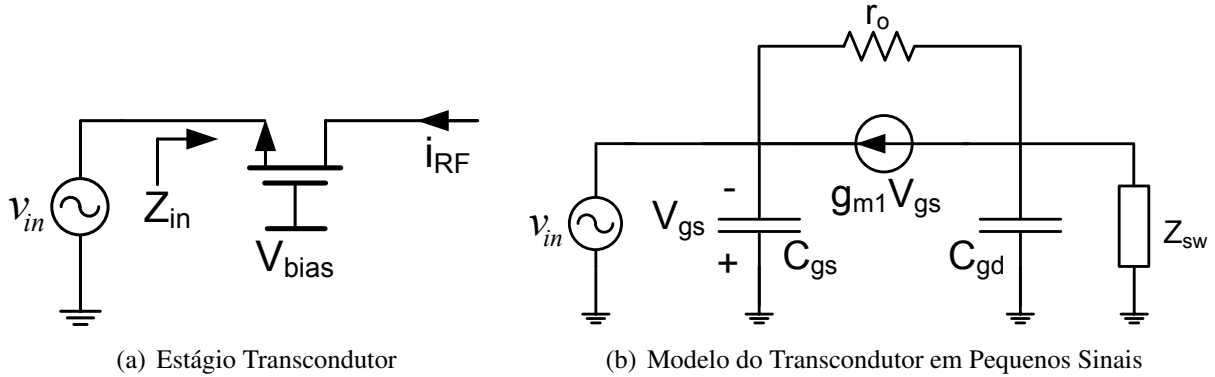


Figura 3.6: Estágio Transcondutor do Misturador

que para o transcondutor o ruído térmico é o mais importante, requerendo sua minimização, como discutido no item 2.1.

O projeto da transcondutância necessária para cada misturador tem relação com o posterior acoplamento de dois misturadores em paralelo na saída do LNA, de modo que se obtenha através desta associação um valor de impedância igual ao da saída do LNA, dada no item 4.1, promovendo a máxima transferência de potência entre os blocos.

A utilização apenas a corrente de polarização extra, proveniente da topologia de minimização do ruído no LNA, tira proveito de uma corrente que eventualmente seria desperdiçada, para realizar a conversão do sinal em banda base. Em outras palavras, a conversão do sinal, além do ganho de tensão que este estágio irá proporcionar, não irá onerar o consumo de potência do sistema, sendo extremamente atraente para sistemas de baixa potência.

3.3 Chaveamento

No estágio de chaveamento é onde ocorre a multiplicação dos sinais de RF, convertidos em corrente pelo estágio transcondutor, com o sinal de LO. A comutação da corrente entre os ramos da saída deve ocorrer o mais rápido possível, pois assim aumenta-se a eficiência da conversão, refletindo no aumento do ganho deste estágio. É neste estágio, também, que ocorre a maior parte dos problemas nos misturadores, pois os transistores responsáveis pelo chaveamento são limitados em relação a capacidade de corrente, demandando normalmente um nível alto de sinal de LO, sendo susceptível a fugas, etc.

Existem algumas considerações a serem feitas no projeto dessas chaves, como técnicas que aliviam a intensidade da corrente que incidem nas chaves, melhorando o desempenho do sistema como um todo, como será visto a seguir. Serão abordados, da mesma maneira, os diversos processos que envolvem a conversão, desde as expressões que ditam o ganho de conversão, quanto às técnicas de redução do ruído total do misturador.

3.3.1 Ganho de Conversão

O ganho de tensão de um misturador é geralmente referido como ganho de conversão, pois já inclui no ganho a função realizada por este bloco. O misturador explorado neste trabalho é do tipo ativo, portanto, espera-se ganho na conversão do sinal, o que não acontece em misturadores passivos [38], utilizados principalmente em sistemas de muito baixa potência.

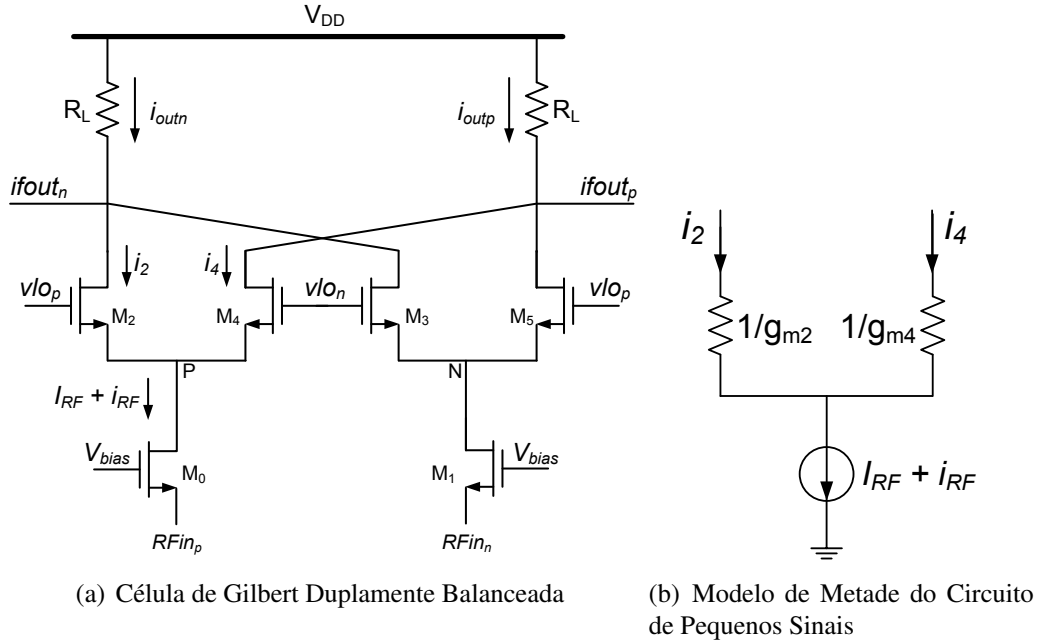


Figura 3.7: Misturador do Tipo Célula de Gilbert

Considerando a célula de Gilbert duplamente balanceada vista na Figura 3.7(a), tem-se que a corrente de saída em cada ramo, visto na Figura 3.7(b), é dada por [39]:

$$\begin{aligned} I_{outn} &= I_2 - I_3 \\ &= F(V_{LO}(t), I_{RF} + i_{RF}), \end{aligned} \quad (3.3)$$

onde $V_{LO}(t)$ é a tensão instantânea de LO, I_{RF} é a corrente de polarização do transcondutor e i_{RF} a corrente de pequenos sinais do transcondutor. Usando então a expansão de Taylor de primeira ordem, tem-se [39]:

$$\begin{aligned} I_{outn} &= I_2 - I_3 \\ &= F(V_{LO}(t), I_{RF}) + \frac{\partial}{\partial I_{RF}} F(V_{LO}(t), I_{RF}) i_{RF} \end{aligned} \quad (3.4)$$

$$= p_0(t) + p_1(t) i_{RF}, \quad (3.5)$$

onde $p_0(t)$ e $p_1(t)$ são ondas periódicas que por divisão de corrente, vista na Figura 3.7(b), é dada por:

$$p_1(t) = \frac{g_{m2}(t) - g_{m4}(t)}{g_{m2}(t) + g_{m4}(t)}, \quad (3.6)$$

onde $g_{m2}(t)$ e $g_{m4}(t)$ são as transcondutâncias do estágio de chaveamento. Devido ao fato do circuito ser duplamente balanceado, como apresentado na Figura 3.7(a), a componente $p_0(t)$ é idealmente eliminada. O ganho de conversão, desta maneira, é dado por [39]:

$$G_c = \frac{2}{\pi} \left(\frac{\sin(\pi f_{LO} t_{sw})}{\pi f_{LO} t_{sw}} \right) g_{mRF}, \quad (3.7)$$

onde f_{LO} é a frequência do LO e t_{sw} é o tempo de ligado e desligado do sinal de LO e g_{mRF} a transcondutância do estágio de RF.

3.3.2 Mecanismo do Ruído *flicker*

Existe ainda muita discussão acerca da origem física do ruído do tipo *flicker*. A primeira teoria baseia-se no modelo de flutuação da densidade dos portadores [40] que atribui este ruído à perturbações aleatórias de captura e liberação de portadores na interface entre canal e óxido de porta. Com este modelo, o ruído referenciado na entrada é independente da tensão de porta e a magnitude é proporcional a densidade de armadilhas na interface.

A segunda teoria, baseada no modelo de flutuação da mobilidade [41], sugere uma dependência no ruído referenciado na entrada em relação a tensão de porta. Este modelo é baseado em observações empíricas do ruído em amostras homogêneas, confirmando grande dependência com a tensão de porta.

Considerando, assim, somente o ruído *flicker* do estágio de chaveamento, este é composto de dois mecanismos. Um direto, devido à inclinação finita do sinal de LO, e um indireto, devido à capacitância parasita das chaves.

O mecanismo direto, gerado através de média dos pulsos de LO na transição do chaveamento, é proporcional a corrente média, período dos pulsos e da inclinação do sinal de LO, visto em (3.8) [42]:

$$i_{o,n(dir)} = \frac{(4I \cdot V_n)}{(S \cdot T)} \quad (3.8)$$

$$V_n = \sqrt{2 \cdot \frac{K_f}{W_{eff} L_{eff} C_{ox}}} f, \quad (3.9)$$

onde I é a corrente de polarização, T é o período do sinal de LO, V_n é a tensão de ruído referente ao ruído *flicker* do par de chaves, S é a inclinação do sinal de LO. W_{eff} e L_{eff} são a largura e comprimento efetivos do canal do transistor, respectivamente, C_{ox} a capacitância por área da região da porta, f é a frequência de interesse e K_f é um parâmetro dependente do processo de fabricação.

É importante destacar em (3.9) a relação inversamente proporcional de V_n com a área do transistor. Assim, para se reduzir V_n , diretamente ligado à saída, deve-se maximizar a área das chaves. Porém, com o aumento destes dispositivos, há também o aumento da capacitância parasita.

O aumento da capacitância parasita, resulta também no aumento do ruído *flicker*, por um segundo mecanismo, chamado indireto. A dependência da corrente de ruído na saída, proveniente desta capacitância parasita é dada por [42]:

$$i_{o,n(indir)} = \frac{2C_p}{T} V_n \cdot \frac{(C_p \omega_{LO})^2}{g_{ms}^2 + (C_p \omega_{LO})^2}, \quad (3.10)$$

onde C_p é a capacitância do nó entre as chaves e o estágio transcondutor, T é o período do sinal de LO, g_{ms} é a transcondutância das chaves e V_n é a tensão de ruído referente ao ruído *flicker* do par de chaves. Sendo assim, segundo (3.10), a capacitância parasita, proporcional à área das chaves, deve ser minimizada.

Assim, de modo a minimizar o ruído gerado pelas chaves, tem-se que, através (3.8), a redução da corrente de polarização implica na redução proporcional da corrente de ruído pelo mecanismo direto. Entretanto, a simples diminuição da corrente de polarização no estágio transcondutor implicaria no aumento o ruído térmico neste estágio, além de redução do ganho e da linearidade. Sendo assim, a utilização de uma técnica chamada de *current bleeding* [43] estática torna-se interessante, pois além de reduzir o ruído total, favorece a melhor comutação da corrente (aumentando o ganho de conversão), porém adicionando capacitância parasita aos nós de conexão entre RF e chaves.

Ademais, através de (3.9) e (3.10), observa-se um compromisso entre o aumento da área do transistor, de modo a diminuir a tensão V_n e, consecutivamente, a corrente de ruído direta. Porém, a capacitância parasita provocada tende a aumentar a corrente de ruído indireta. Todas estas considerações serão levadas em conta no dimensionamento do circuito no item 4.2.

3.3.3 Técnica de *Current Bleeding*

Como mencionado anteriormente, problemas na comutação da corrente de polarização do circuito, entre os ramos do estágio de chaveamento, implicam no aumento do ruído do tipo *flicker* neste estágio. A técnica de *current bleeding* visa prover um caminho para esta corrente de polarização, permitindo que somente uma parcela (somada àquela de RF) passe pelas chaves, mantendo alta a corrente total, fundamental para melhorar o desempenho do estágio transcondutor.

As fontes de corrente utilizadas pelo circuito de *current bleeding* são do tipo PMOS que, por menores que possam ser feitas, ainda introduzem capacitâncias extras no circuito. Uma maneira de se minimizar estes efeitos capacitivos parasitas é através de indutores.

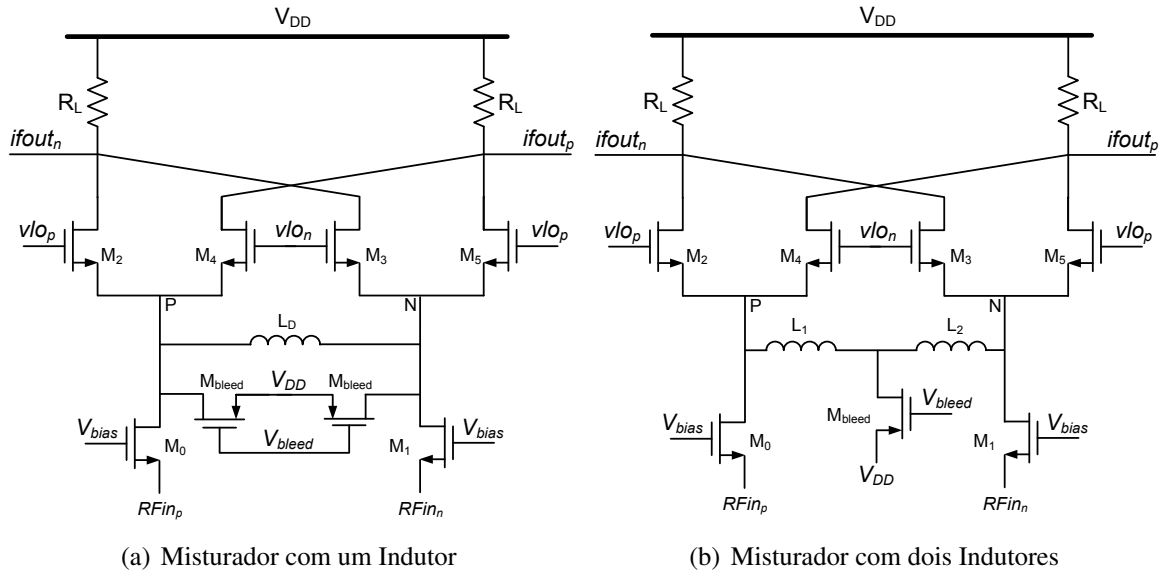
A técnica de *current bleeding* é implementada levando em consideração estudos recentes [44] deste tipo de arquitetura, onde verificou-se que a intensidade desta corrente influi diretamente no canto do ruído *flicker*. A Tabela 3.1 traz alguns desses resultados, considerando diferentes correntes pelas chaves e a utilização de um ou dois indutores, como na Figura 3.8(a) e (b), respectivamente.

A utilização do indutor na Figura 3.8(a) refere-se ao acoplamento paralelo com as capacitâncias parasitas, cuja resistência paralela na ressonância dependente do fator de qualidade (Q) do tanque LC. Muitas vezes isto é crítico, pois indutores *on-chip* não oferecem Q alto, degradando o sinal, além de ser uma solução que reduziria a banda de operação neste ponto, por sua característica fundamental.

O circuito da Figura 3.8(b), por sua vez, utiliza o indutor conectado em série com a fonte de corrente PMOS, desacoplando a capacitância parasita introduzida por esta que. Este tipo de conexão não apresenta o mesmo problema com o Q do circuito paralelo, uma vez que a baixa resistência série é somada à resistência de entrada das chaves.

Tabela 3.1: Resumo do Desempenho de um Misturador Utilizando Técnica de *Current Bleeding*

IDC (mA)	<i>Bleeding Current</i> (mA)	Corrente Chaves (μA)	Canto Ruído <i>Flicker</i> (kHz)	
			Um Indutor	Dois Indutores
3,9	3,85	50	180	125
3,9	3,8	100	240	170
3,9	3,75	150	310	230
3,9	3,7	200	390	305

Fonte: J. Park *et al.* [44]Figura 3.8: Misturadores Utilizando a Técnica de *Current Bleeding*

O modelo de indutor em série utilizado é ligeiramente diferente daquele mostrado na Figura 3.8(b), pois este conecta em série ambas as capacitâncias, do estágio transcondutor e da fonte de corrente PMOS, favorecendo seus desacoplamentos, permitindo somente o carregamento das capacitâncias das chaves (pelo LO), como mostrado na Figura 3.9(a).

Este acoplamento é bastante explorado na extensão da largura de banda de amplificadores e outros circuitos de RF, além de misturadores de banda larga de alto desempenho [45]. O modelo de pequenos sinais, transferindo a resistência de saída e capacitância parasita da fonte de corrente para a junção entre o indutor e o estágio de transcondutância, visto na Figura 3.9(b) por C_{P0} e r_o .

O indutor ideal para esta aplicação, considerando a máxima extensão da largura de banda, é dado pela expressão [10]:

$$L_s \approx \frac{(1/g_{m2} || 1/g_{m4})^2 * C_{P0}}{1,41}. \quad (3.11)$$

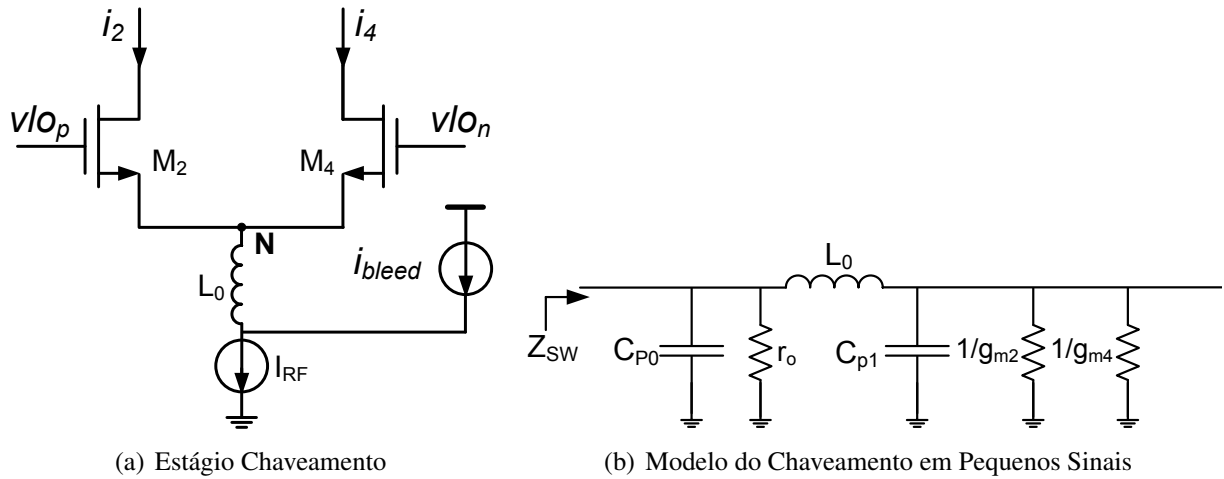


Figura 3.9: Estágio de Chaveamento do Misturador

3.4 Estágio de Carga

Cargas ativas são, a princípio, uma ótima escolha em amplificadores operando em baixa frequência, principalmente considerando-se limitações de tensão de alimentação, devido a opção de se dimensionar somente uma pequena queda de tensão entre Dreno e Fonte, e a maximização do ganho devido sua característica de alta resistência de saída.

Circuitos presentes na cadeia de recepção, entretanto, requerem topologias que apresentem o mínimo de ruído possível, limitando o uso de cargas ativas que, mesmo sendo do tipo PMOS e apresentando menor ruído *flicker* comparado com seu similar NMOS, ainda assim possui este tipo de ruído e por estar conectado diretamente à saída de IF, exclui sua utilização neste ponto.

Cargas passivas, por outro lado, por serem basicamente resistores, apresentam apenas ruído térmico, intrínseco a qualquer material. Além disto, apresenta maior linearidade e resposta em frequência mais constante. Ademais, devido a técnica de *current bleeding* ter sido utilizada, os problemas de queda de tensão sobre estes elementos não serão críticos, uma vez que apenas uma porção da corrente de polarização flui para as cargas, sendo passível de ser aumentada visando maximização do ganho de conversão.

Desta maneira, o estágio de saída deve ser implementado através de resistores do tipo silício policristalino, pois se trata de um material altamente resistivo, não necessitando grandes áreas para sua realização, além de não estar em contato direto como silício, notavelmente uma fonte de ruído.

O estágio de entrada em RF (transcondutor) possui baixo valor de ruído *flicker*, uma vez que o ruído *flicker* deste estágio é convertido em frequências mais altas, da ordem de LO, sendo passível de filtragem, não aparecendo na banda base [42].

O núcleo do misturador projetado, excluindo a polarização, pode ser vista na Figura 3.10, onde é possível destacar os diferentes estágios do circuito, como o de transcondutância, de chaveamento e de carga.

Finalmente, os passos para o projeto do misturador deste trabalho será descrito no item 4.2.

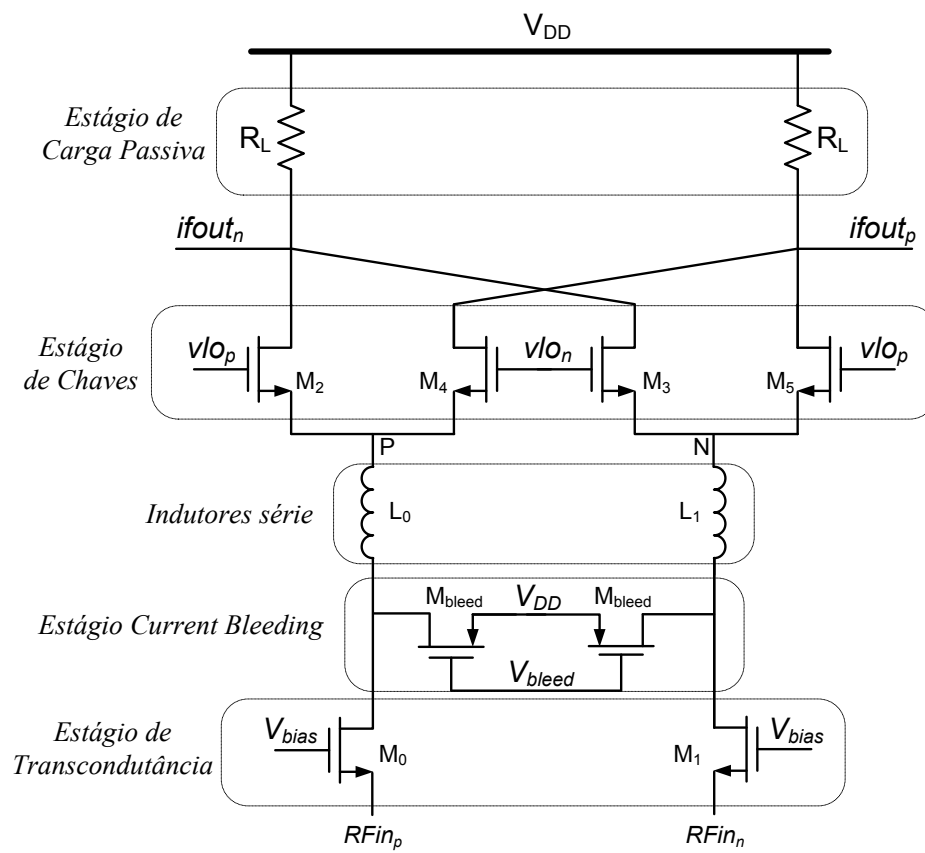


Figura 3.10: Misturador Banda Larga com Redução de Ruído

Capítulo 4

Execução do Projeto do Amplificador e Misturador

Neste capítulo, o projeto será executado utilizando a tecnologia Mixed/RF UMC 0,13 μ m CMOS, seguindo a sequência teórica elaborada e descrita nos capítulos anteriores, para medição e validação no Capítulo 5.

O primeiro item diz respeito ao projeto do LNA em banda larga, cujo desenvolvimento teórico mostrado no item 2.3.2 será realizado e a idéia de cancelamento de ruído verificada, sempre considerando os compromissos de potência, ruído e banda de operação, além de discutir e propor melhorias para o circuito.

Em seguida será abordado o projeto do Misturador para conversão direta, cujas análises e resultados de simulação serão discutidos de modo a se obter os melhores compromissos, baseado no consumo de potência e banda de operação impostos pelo LNA, como visto no Capítulo 3.

Por fim, uma solução para o acoplamento entre o LNA desenvolvido e um par de Misturadores para a conversão em fase (I) e quadratura (Q) será proposta, oferecendo uma opção na reutilização da potência extra gasta no primeiro bloco e seus resultados de simulação apresentados e discutidos.

4.1 Amplificador de Baixo Ruído

Nesta seção o projeto do LNA em banda larga com cancelamento de ruído proposto será desenvolvido. A banda de operação será explorada de modo a oferecer uma opção desde sinais em VHF (a partir de 54MHz) até WLAN (até 5GHz) e os compromissos entre as diversas figuras de mérito deste circuito serão discutidos.

Tendo por base o desempenho de circuitos similares [23]– [25] de sistemas de comunicação sem fio para banda larga, obteve-se as especificações básicas mostradas na Tabela 4.1, cujo ganho máximo não é um requisito, pois normalmente esta figura de mérito deve ser maximizada neste estágio.

Os parâmetros S_{11} e S_{22} são relativos as perdas de retorno (*return loss*) na entrada e saída, respectivamente, e são considerados suficientes estando abaixo de -10dB. As resistências de entrada e saída diferenciais são adequadas para medidas em equipamentos de RF (50 Ω + 50 Ω) diferencial, por se tratar de um padrão em circuitos desta categoria. A NF deve ser minimizada, sendo um desafio dimensionar o circuito mantendo NF abaixo de 2,0dB, enquanto o consumo de potência relativamente

baixo.

Tabela 4.1: Especificações Básicas do LNA

Parâmetro	Especificação
Ganho Máximo (S_{21})	-
Banda de Frequência (-3dB)	50MHz - 6GHz
NF	<2dB
$ S_{11} $	<-10dB
$ S_{22} $	<-10dB
R_{in}	100 Ω
R_{out}	100 Ω
Potência@ V_{DD}	<25mW@1,5V
Tecnologia	Mixed/RF UMC 0,13 μ m CMOS

O primeiro parâmetro a ser obtido é, a partir da impedância de entrada 100 Ω , a transcondutância do par de entrada M_1 e M_2 , como na Figura 2.12 e pelo desenvolvimento feito no item 2.3.2. Isto é fundamental para o casamento adequado de impedância na entrada, requisito natural de um estágio de casamento com fontes de sinal extremamente fracas (frequentemente da ordem de μ V).

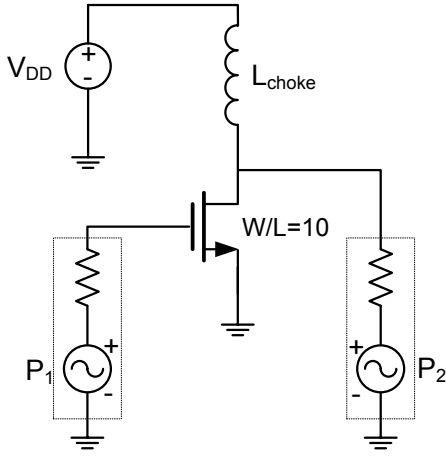
Existem diversas maneiras de se dimensionar transistores, dependendo da característica de interesse. Por exemplo, para ultra-baixa potência o melhor ponto de operação para um dispositivo ativo MOSFET seria em sua região de inversão fraca (*Weak Inversion* – WI), porém esta região apresenta baixa mobilidade dos portadores, não sendo muito útil para circuitos de alta frequência, os quais demandariam dispositivos operando em inversão forte (*Strong Inversion* – SI).

A maneira utilizada para dimensionar os dispositivos ativos neste LNA relaciona os pontos de operação DC, incluindo a transcondutância e o parâmetro NF_{min} , referente à análise de ruído do simulador, através de um transistor com comprimento de canal mínimo, neste caso de $L = 120nm$ efetivos, e largura $W = 1,2\mu m$, ou seja, $W/L = 10$, de modo a facilitar o escalamento para obtenção da dimensão final, baseada na transcondutância desejada.

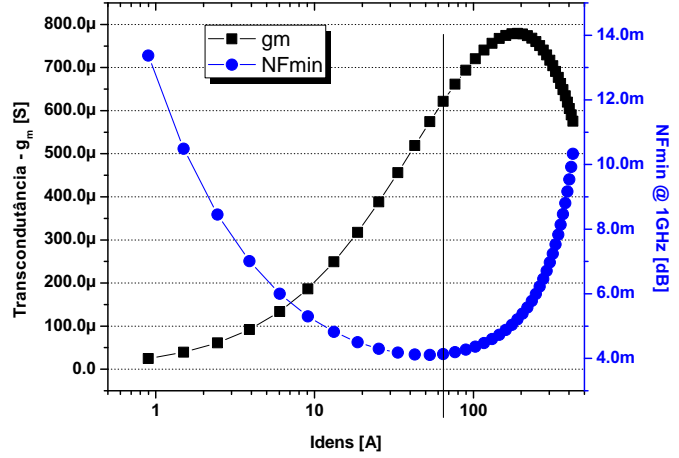
Para se levantar estes parâmetros, utilizou-se de um circuito simples com apenas um transistor em configuração fonte comum e um grande e ideal indutor entre dreno e V_{DD} , como visto na Figura 4.1(a), para a análise de ruído ter validade, uma vez que este indutor representa um circuito aberto para qualquer frequência diferente de 0Hz (DC).

Sendo assim, os resultados de simulação deste dispositivo apresentados na Figura 4.1(b), deixam claro um vale de menor NF_{min} em torno de $I_{den} \approx 50\mu A/\mu m$. O ponto de operação para os pares de entrada, entretanto, foi escolhido em uma zona intermediária entre esta densidade de corrente que produz menor NF_{min} em 1GHz, e o máximo de transcondutância (consecutivamente da frequência de transição, f_T), de modo a manter um equilíbrio entre consumo de potência, NF_{min} e máxima frequência de operação.

O ponto de densidade de corrente escolhido foi, desta maneira, $I_{den} \approx 65\mu A/\mu m$. Segundo a transcondutância necessária para os pares de entrada da ordem de $g_{m1} = g_{m2} = 10mS$ (visto que $R_{in} \approx 1/g_{m1}$) implica em transistores 16 vezes maior que este dispositivo simulado, ou seja, $W/L = 160$, com consumo de 1,2mA por ramo.



(a) Célula Básica para Dimensionamento



(b) Análise DC e de Ruído em 1GHz

Figura 4.1: Simulação das Características DC e de Ruído dos Transistores

Considerando a frequência máxima de operação do LNA, o acoplamento entre o primeiro e segundo estágios deve ser direto, sem a presença de capacitores de desacoplamento DC. Isto porque a capacitância parasita destes dispositivos para o substrato, e a carga R_D iriam reduzir a frequência do pólo neste nó, limitando a banda do amplificador. Desta maneira, a carga resistiva somente fica limitada em relação à queda de tensão sobre si, cuja tensão DC deve ser suficiente para polarizar o próximo estágio em M_5 e M_6 .

Eventualmente, a fonte de tensão V_{DD} poderia ter sido elevada, melhorando a linearidade do circuito, visto que o empilhamento de dispositivos garante o circuito dentro de uma margem segura de operação, longe da tensão de ruptura (*breakdown*). Neste caso, de modo a manter a potência consumida baixa, o circuito opera em 1,5V.

Assim, fazendo $g_{m1} = g_{m2} = 10\text{mS}$ e $R_D = 600\Omega$, de modo a respeitar as considerações anteriores e, através de (2.29) e (2.28), obtém-se o ganho do primeiro estágio e a condição de cancelamento total do ruído dos transistores de entrada como:

$$\begin{aligned} A_{1,total} &\approx 10e^{-3} \cdot 600 \\ &\approx 6. \end{aligned} \quad (4.1)$$

$$\begin{aligned} \frac{g_{m3}}{g_{m5}} &= 2 \cdot 10e^{-3} \cdot 600 \\ &= 12. \end{aligned} \quad (4.2)$$

Através do ganho e da relação entre as transcondutâncias g_{m3} e g_{m5} utilizou-se da simulação de pequenos sinais associada à simulação de ruído onde foi possível obter uma relação entre a contribuição do par de entrada no ruído total gerado pelo circuito, além da simulação da NF em 1GHz. Esta relação pode ser mais bem verificada pelo gráfico da Figura 4.2.

Observa-se para a razão $g_{m3}/g_{m5} = 12$ a contribuição para o ruído total do par de entrada é menor que 2% e NF alcança a marca de 0,6dB. Este é o ponto de mínimo ruído para o circuito. Entretanto,

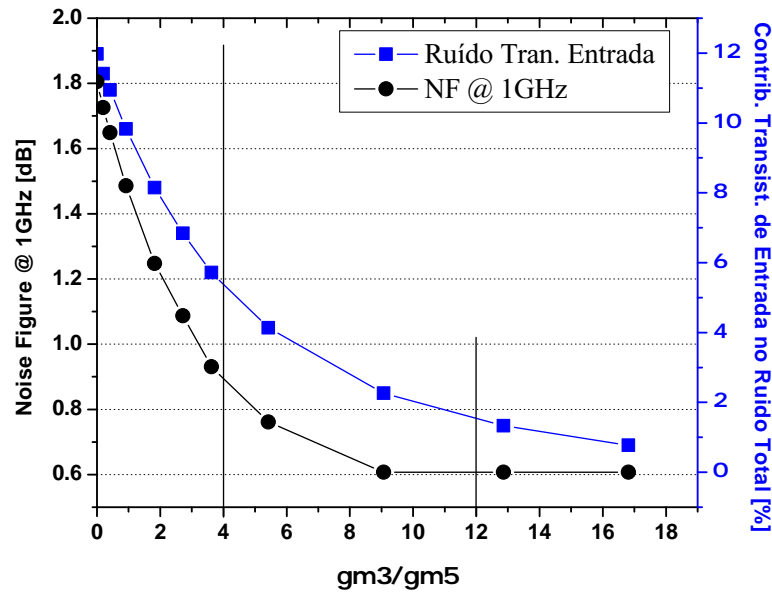


Figura 4.2: Simulação do Cancelamento Ruído e NF em 1GHz

respeitar esta razão implica M_3 com dimensões extremamente grandes, limitando muito a banda do amplificador pela capacitância de entrada, além do aumento proibitivo no consumo de potência.

Sendo assim, um valor mais baixo para o fator de cancelamento foi escolhido, ou seja, o ruído gerado pelo par de entrada não vai ser completamente anulado, porém permanecerá sob limites aceitáveis de NF. Esta razão, respeitando a banda de frequência e o consumo de potência, foi escolhido como sendo $g_{m3}/g_{m5} = 4$, como marcado no gráfico, cuja contribuição do par de entrada no ruído total é da ordem de 6% e NF abaixo 0,9dB.

Fazendo-se, então, $g_{m5} = g_{m1}$, obtém-se $g_{m3} = 4g_{m1}$ e correntes da ordem de $I_{D5} = 1,2mA$ e $I_{D3} = 4,8mA$, para M_5 e M_3 , respectivamente. A Tabela 4.2 traz um resumo dos dispositivos ativos obtidos neste projeto, onde a largura do dispositivo W é dada por $(d \times f \times w_{uni})$, onde d é o número de dispositivos, f o número de dedos (*fingers*) e w_{uni} a largura unitária.

Tabela 4.2: Dispositivos Ativos do LNA

Dispositivos	Tipo	L	W ($d \times f \times w_{uni}$)	g_m	I_D
M_{1-2}	NMOS	120nm	1 x 16 x $1,2\mu m$	10mS	1,2mA
M_{3-4}	NMOS	120nm	4 x 16 x $1,2\mu m$	40mS	4,8mA
M_{5-6}	NMOS	120nm	1 x 16 x $1,2\mu m$	10mS	1,2mA
M_{bleed}	PMOS	300nm	1 x 12 x $5,0\mu m$	-	3,6mA

Os resultados de simulação do layout com parasitas já extraídos, incluindo os PADs e proteção ESD, esta última feita através de um par de diodos reversamente polarizados para GND e V_{DD} , com dimensões mínimas de modo a introduzir poucos parasitas e degradar minimamente o desempenho do circuito.

Assumindo as impedâncias de entrada e saída, R_{in} e R_{out} , de 100Ω , tensão de 1,5V, obteve-se corrente da ordem de 10mA, totalizando 15mW. A Figura 4.3(a) mostra o parâmetro S_{11} e S_{22} referentes ao casamento na entrada e saída, respectivamente. A Figura 4.3(b), por sua vez, mostra o parâmetro S_{21} , referente ao ganho de potência entre entrada e saída, e a NF do amplificador.

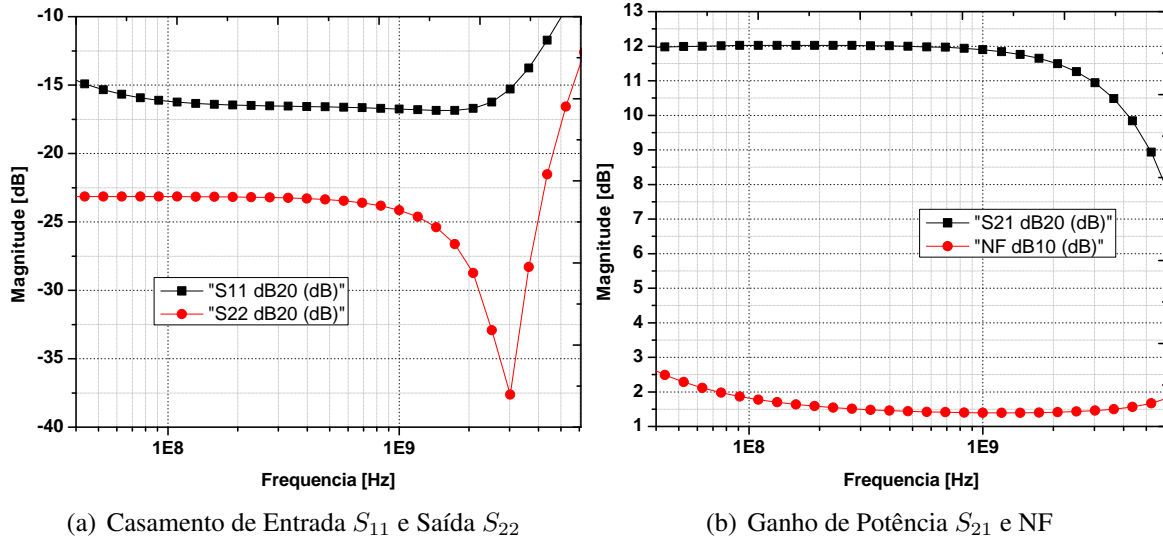


Figura 4.3: Simulação de Pequenos Sinais – Parâmetros S do LNA

O parâmetro de maior interesse neste projeto, a NF, pode ser verificado menor que 2.4dB e mantendo-se por uma grande faixa da banda abaixo de 1.5dB, o que representa um dos melhores valores já reportados. É evidente que este valor é somente de simulação, porém, espera-se que este valor não aumente significativamente, mantendo-se adequado para qualquer aplicação dentro da banda proposta, sejam sistemas de comunicação mais robustos, como WLAN e Zigbee®, quanto em celulares GSM, 3G e LTE. Os resultados das medidas, visto no item 5.2, devem revelar mais detalhes da implementação, cuja comparação com outros projetos será mais justa.

O ganho e a banda do amplificador ficaram dentro do esperado, atingindo 5GHz com ganho de potência máximo de 12dB, como identificado através do parâmetro S_{21} . Normalmente deseja-se maximizar ambos e, eventualmente, outra tecnologia, com nó menor possa, devido à característica de a topologia permitir o escalonamento, melhorando o desempenho do circuito.

O casamento apresentado na Figura 4.3(a), tanto na entrada (S_{11}), quanto na saída (S_{22}), é considerável adequado, pois abaixo de -10dB significa que a parte real das impedâncias de fonte e carga estão próximas do valor dimensionado no circuito, além das partes imaginárias se anularem ou serem insignificantes. É evidente que a capacitância de entrada do circuito limita sua banda em alta frequência, como é possível tanto através do ganho de potência (S_{21}), quanto propriamente em S_{11} , que cresce vertiginosamente.

Uma maneira de estender a banda do amplificador, uma vez identificado o pólo complexo dominando (neste caso o da entrada), seria a redução a capacitância, através eventualmente da redução do nível de cancelamento de ruído deste circuito (diretamente relacionado com a capacitância de entrada, como mostrado no item 2.3.2), com a penalidade de maior NF. Outra solução seria a utilização de uma tecnologia com nó menor, porém com custo de processo mais alto.

Diversas simulações semelhantes podem ser realizadas nos circuitos em alta frequência projetados, como a visualização dos parâmetros acima através da carta de Smith. A Figura 4.4(a) é uma carta de impedância, cujo ao centro tem-se a impedância de referência, ou seja, $z = 1$ (o que acarretaria em um casamento de impedância para máxima transferência de potência perfeito) e admitâncias positivas no semi-círculo superior e negativas no inferior. Quanto mais próximo do centro, melhor o casamento de impedância. Plota-se, também, o limite aceitável da relação de ondas estacionárias (VSWR – *Voltage Standing Wave Ratio*).

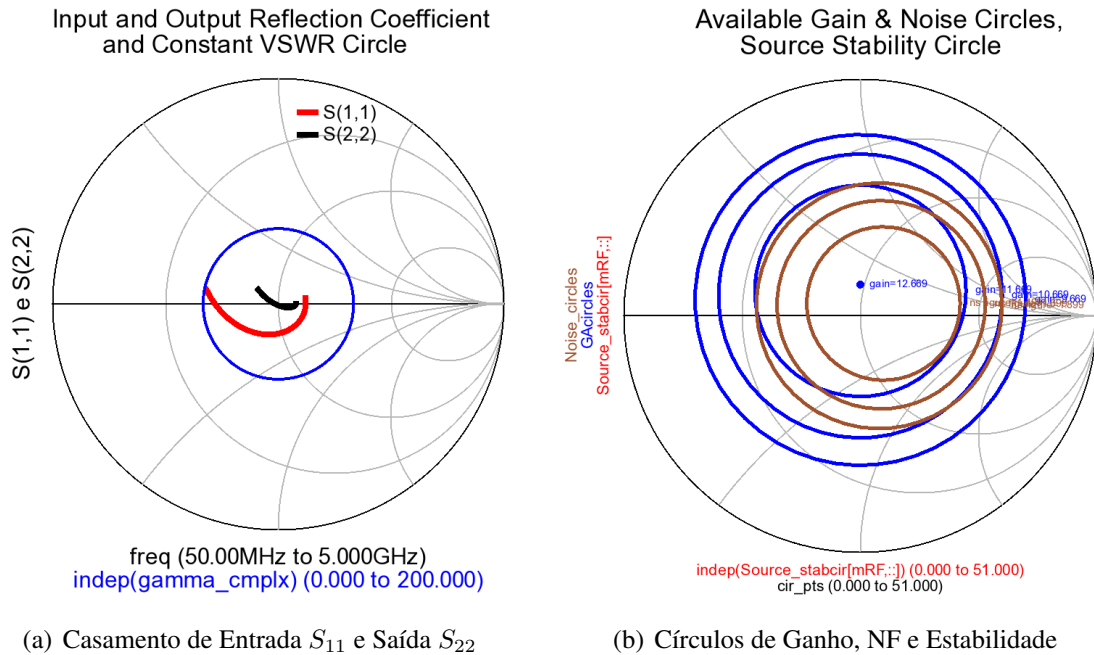


Figura 4.4: Carta de Smith do LNA

Os círculos de estabilidade mostrados na Figura 4.4(b) indicam, na carta de Smith, quais valores de impedâncias na entrada e na saída o sistema se mantém completamente estável. Não é possível observar este círculo de estabilidade na Figura 4.4(b), pois o sistema é estável para qualquer impedância e frequência, dentro do limite simulado de 50MHz e 5GHz. Esta condição, entretanto, não é necessariamente um requisito, uma vez que os circuitos de RF projetados devem operar com impedância fixas e dentro de faixas de frequência determinadas.

É possível, também, observar os círculos de NF e ganho disponível, sendo uma prática comum dimensionar um circuito levando em consideração estas figuras de mérito. Este sistema, entretanto, possui estes círculos praticamente coincidentes, sendo que o centro da carta ($z = 1$) obtém-se melhores valores de NF e ganho, como foi dimensionado.

Ambas as simulações foram realizadas através do *software* ADS da *Agilent Technologies* e interface com o *software* da Cadence pelo *Dynamic Link*, cuja funcionalidade é importar os arquivos de *layout* feitos no Virtuoso® com parasitas extraídos e simulá-los nos *test benches* do ambiente da ADS, que possui maior biblioteca e melhores simuladores para RF.

Verifica-se, desta maneira, o adequado casamento de impedância na entrada e saída do amplificador, além de se certificar da estabilidade do sistema para a banda de frequência, impedância de carga

e fonte.

Outro parâmetro importante de um amplificador é sua linearidade. Existem diversas maneiras de se quantificar o quanto um sistema é linear, em geral referente à maior potência de entrada que ele é capaz de tratar sem corrompê-lo. Dentre as figuras de méritos mais comuns, tem-se a compressão de 1dB (CP – *Compression Point*), cuja definição pode ser vista no Apêndice A.1 e resultado de simulação mostrado na Figura 4.5(a). Ela indica o ponto ao qual o ganho de pequenos sinais do amplificador é reduzido em 1dB, gerando não linearidades indesejadas, como harmônicas de ordens maiores.

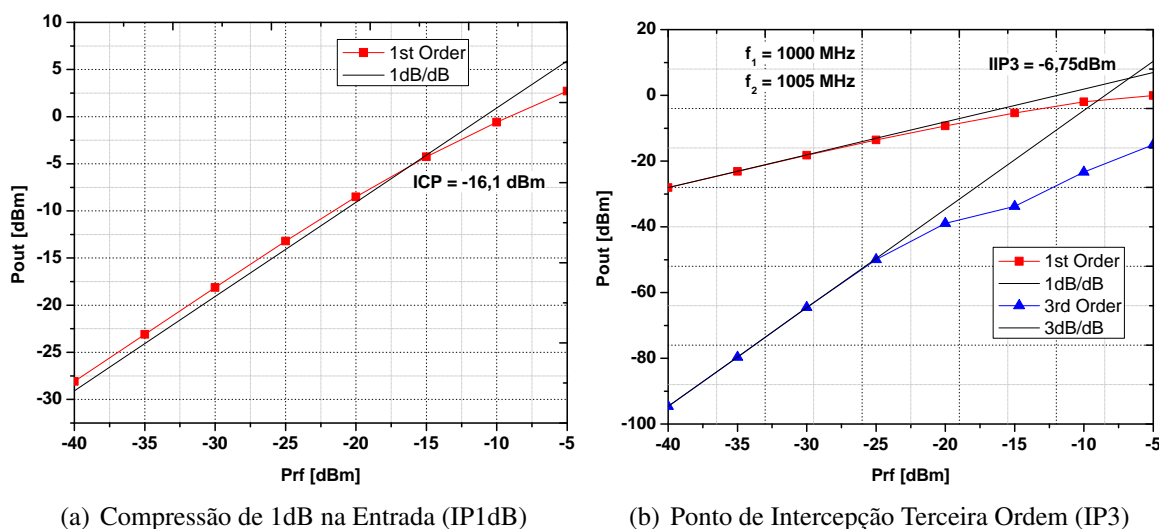


Figura 4.5: Simulação de Grandes Sinais para Linearidade do LNA

O quesito linearidade do amplificador projetado esteve um pouco abaixo do esperado, uma vez que o valor de IP1dB da ordem de -16.1dBm para 100 Ω (o que representa -13.1dBm em 50 Ω , em relação a amplitude do sinal) é ligeiramente menor que o necessário em um sistema de WLAN, por exemplo, que requer potência máxima na entrada da ordem de -10dBm, necessitando um estudo mais aprofundado em relação à topologia, de modo a melhorar sua linearidade. Limitações na tensão máxima de alimentação, entretanto, impõem severas restrições ao circuito, assim como em qualquer circuito de baixa tensão de alimentação e consumo.

Dentre outras figuras de mérito de semelhante relevância, como o ponto de intercepção de terceira ordem (IP3 – *Third-Order Intercept Point*), foram simulados. Este ponto é relacionado com a intermodulação ocorrida em um sistema não linear, cuja definição é dada no Apêndice A.2 e resultado apresentado na Figura 4.5(b).

O desempenho do amplificador de banda larga é apresentado na Tabela 4.3. As especificações são atendidas, a menos da redução da banda devido a parasitas. Os resultados apresentados serão validados com as medições realizadas no item 5.2, cuja discussão será prolongada e uma comparação mais real com outros projetos será realizada, entretanto, as simulações mostram coerência com a teoria desenvolvida no item 2.3.2.

De modo a aumentar a confiança no circuito fabricado de modo a obter os resultados de medida mais próximos da simulação possível, certifica-se que o circuito funciona levando em consideração

Tabela 4.3: Resumo e Comparativo entre Especificações e Resultados de Simulação do LNA

Parâmetro	Especificação	Resultado de Simulação
Ganho Potência Máximo (S_{21})	-	12dB
Banda de Frequência (-3dB)	50MHz - 6GHz	50MHz - 5GHz
NF	<2dB	1,4 - 2,4dB
IP1dB@100Ω	-	-16,1dBm ($f_1=1000$ MHz)
IIP3@100Ω	-	-6,75dBm ($f_1=1000$ MHz & $f_2=1005$ MHz)
$ S_{11} $	<-10dB	<-10dB
$ S_{22} $	<-10dB	<-12,5dB
Potência@ V_{DD}	<20mW@1,5V	15mW@1,5V
Área	-	0,08mm ²

as variações inerentes ao processo de fabricação.

A Figura 4.6 traz o histograma da simulação dos parâmetros S e de linearidade considerando 100 rodadas com variação de processo e descasamento entre dispositivos, com distribuição gaussiana σ igual a 3.

As simulações de processo e descasamento simulado pela ferramenta de Monte Carlo aumentam as chances de funcionamento do circuito fabricado, já que o processo físico também é passível de tais variações. Para todos os parâmetro de pequenos sinais mostrados na Figura 4.6, tem-se apenas uma pequena variação, cujo resumo é mostrado na Tabela 4.4.

De maneira similar, para se certificar do funcionamento do circuito levando em consideração as mais diversas condições de funcionamento, como variações em temperatura e alimentação, deve-se simular o circuito prevendo estas condições. Além disto, outra simulação envolvendo variações na condição dos dispositivos, chamado de *Corners* são paralelamente executados.

Utilizando simulações em limites típicos de sistemas sem fio, como a variação de alimentação em $\pm 10\%$ e temperatura de -20°C e 85°C , além dos *Corners*, obteve-se o resultado como resumido na Tabela 4.4, juntamente com os resultados produzidos pelas simulações de Monte Carlo.

Tabela 4.4: Resumo e Monte Carlo e *Corners* do LNA

Parâmetro	Especificação	<i>Corners</i>		Monte Carlo	
		Min	Max	Valor Médio	Desvio Padrão
Ganho@1GHz	12dB	10,8dB	12,95dB	11,82dB	0,325dB
NF@1GHz	<2dB	1,09dB	1,789dB	1,39dB	0,066dB
$ S_{11} $ @1GHz	<-10dB	-18dB	-13,3dB	-15,41dB	1,0dB
$ S_{22} $ @1GHz	<-10dB	-21,3dB	-14,5dB	-17,22dB	2,07dB

As maiores variações verificadas através da análise de *Corners* podem ser melhoradas com técnicas de compensação de temperatura para corrente de referência, diminuindo a diferença entre máximos e mínimos. Nesta dissertação, porém, nenhum trabalho a respeito deste tipo de compensação foi feito, pois o objetivo foi verificar outros parâmetros do projeto, como o desempenho em banda de operação e NF do LNA, utilizando correntes de referência externas.

A Figura 4.7(a) e (b) trazem respectivamente o *layout* e a micrografia do circuito LNA, incluindo

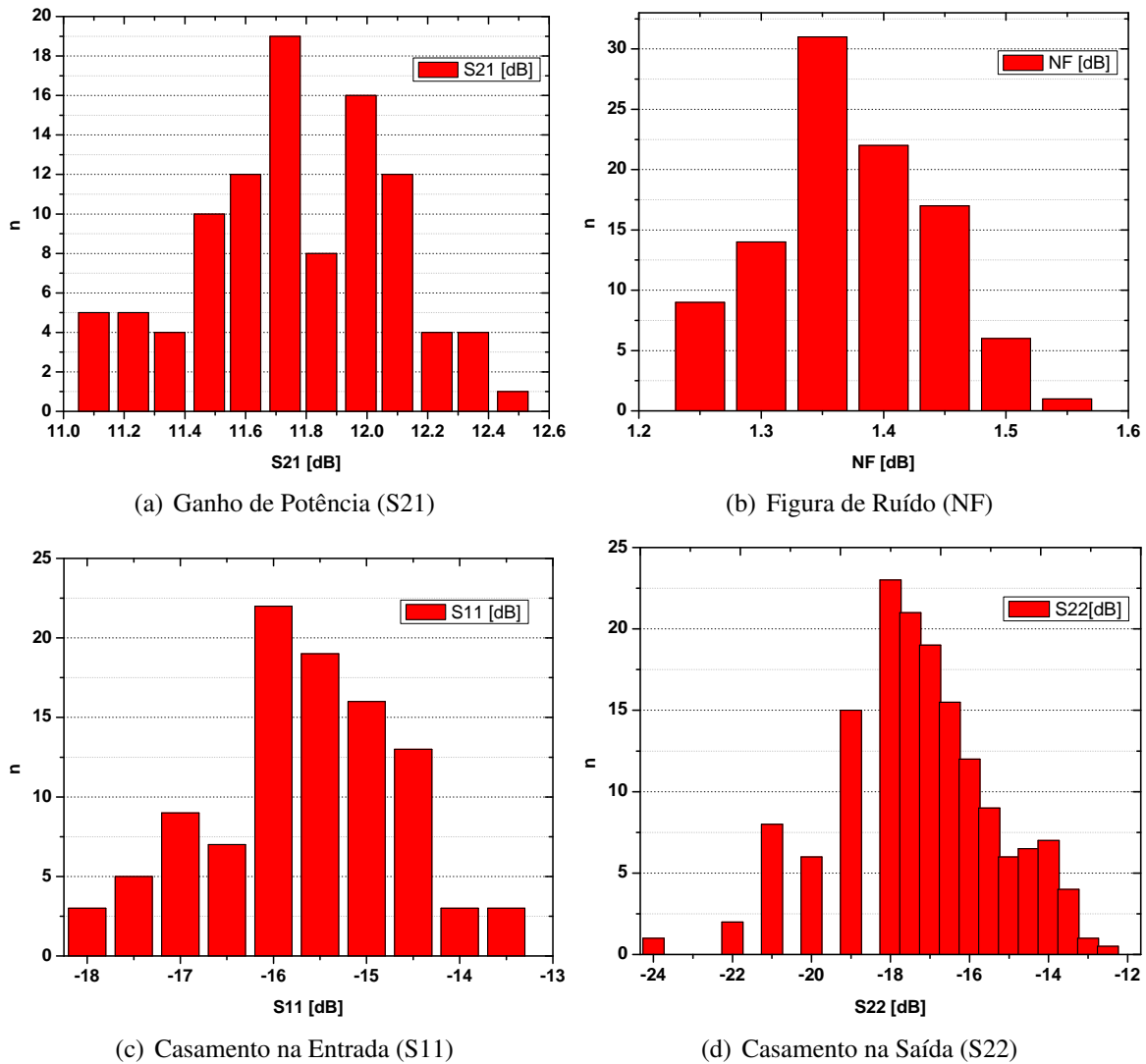


Figura 4.6: Simulação de Monte Carlo dos parâmetros S do LNA

PADs e proteção ESD, composta simplesmente por diodos inversamente polarizados, conectados entre V_{DD} e GND .

É possível observar sua área extremamente compacta, onde a maior parte é devido aos capacitores de desacoplamento para a formação do par cruzado.

4.2 Misturador Banda Larga

Nesta seção o projeto do Misturador em banda larga proposto será desenvolvido, baseado principalmente no consumo da corrente de polarização extra utilizada para realizar o cancelamento parcial do ruído descrito no item 4.1, como será mostrado mais explicitamente no item 4.3. De modo a manter a coerência, a banda de operação deste Misturador será feita a mesma do LNA projetado, sendo

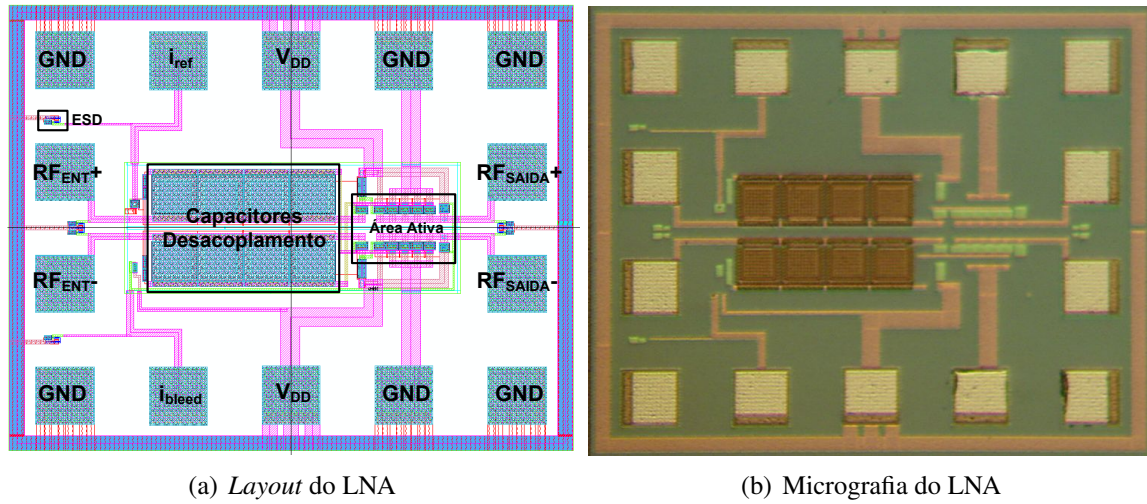


Figura 4.7: Circuito Projetado Final

os compromissos entre as diversas figuras de mérito deste circuito então discutidas.

O circuito misturador foi então projetado, baseado na especificação dada na Tabela 4.5, onde o ganho máximo não é necessariamente um requisito (desde que mantido um compromisso com a linearidade). Os outros requisitos respeitam basicamente regras de projeto de circuitos de RF referentes a protocolos de comunicação com altas taxas de transmissão de dados e tentando aperfeiçoar a tecnologia.

O parâmetros S_{11} é relativo a perda de retorno (*return loss*) e, em dB, que estando abaixo de -10dB é suficiente para ser considerado um bom casamento. A resistência de entrada diferencial é adequada para o acoplamento com o LNA, uma vez que é da ordem de $100\Omega + 100\Omega$ e, conectado em paralelo, com outro misturador tem-se uma resistência equivalente de 100Ω , para máxima transferência de potência entre LNA e o par de misturadores.

A NF deve ser minimizada, sendo um desafio dimensionar o misturadores mantendo SSB (*Single Side Band*) NF abaixo de 12,0dB, enquanto mantém o consumo de potência relativamente baixo [34].

Tabela 4.5: Especificações Básicas do Misturador

Parâmetro	Especificação
Ganho de Conversão	-
Banda de Frequência (-3dB)	50MHz - 6GHz
NF	<12dB
$ S_{11} $	<-10dB
R_{in}	200 Ω
Potência@ V_{DD}	5,4mW@1,5V
Tecnologia	Mixed/RF UMC 0,13 μ m CMOS

Para o projeto do misturador, visto que a tecnologia possui frequência de transição (f_T) 10 vezes maior que a frequência de operação, foi possível utilizar o comprimento do canal não mínimo, pois

nesta condição a resistência de saída do dispositivo é melhorada, sendo escolhido o valor de $L = 180nm$, devido ao compromisso entre frequência de operação (o que implica dispositivo mínimo) do dispositivo e sua qualidade.

Desta maneira, para dimensionar os dispositivos ativos do estágio de transcondutância foram obtidos os pontos de operação DC, incluindo a transcondutância e o parâmetro NF_{min} referente à análise de ruído do simulador. Através de um transistor com comprimento de canal de $L = 180nm$ efetivos, largura $W = 1,8\mu m$, ou seja, $W/L = 10$, e utilizando a mesma densidade de corrente obtida no dimensionamento dos transistores do LNA, $I_{den} \approx 65\mu A/\mu m$, os transistores de entrada foram dimensionados para a obtenção de transcondutâncias da ordem de 10mS.

Para as chaves foram realizados alguns ensaios considerando diferentes larguras de canal e correntes de polarização. Existe, pela consideração feita no item 3.3, um compromisso entre aumentar a área das chaves e diminuir o efeito direto de contribuição para o ruído *flicker* e sua redução para evitar o efeito indireto.

Para que grande parte da corrente DC não circule através das chaves é necessária a presença de uma fonte de corrente que forneça grande parte desta corrente. Ela é realizada através de transistores PMOS, cuja corrente é ajustada externamente pelo fato da validação da idéia, porém sua implementação *on-chip* deve ser facilmente realizada em uma segunda rodada de fabricação.

A Tabela 4.6 traz um resumo dos dispositivos ativos obtidos neste projeto, onde a largura do dispositivo W é dada por $(d \times f \times w_{uni})$, onde d é o número de dispositivos, f o número de dedos (*fingers*) e w_{uni} a largura unitária.

Tabela 4.6: Dispositivos Ativos do Misturador

Dispositivos	Tipo	L	W ($d \times f \times w_{uni}$)	g_m	I_D
M_{0-1}	NMOS	180nm	$1 \times 12 \times 1,8\mu m$	10mS	1,8mA
M_{2-5}	NMOS	180nm	$1 \times 16 \times 3,6\mu m$	$340\mu S$	$160\mu A$
M_{bleed}	PMOS	180nm	$1 \times 12 \times 4,5\mu m$	-	1,48mA

Com o aumento da área das chaves e grande parte da corrente DC fluindo através das fontes de corrente PMOS, a tensão de *overdrive* (tensão acima da tensão de *threshold* – V_{TH}) sobre as chaves é reduzida, implicando em um menor tempo de chaveamento da corrente entre os ramos, aumentando a eficiência e, consecutivamente, o ganho de conversão. Reduzindo a tensão de *overdrive* e a corrente através das chaves obtém-se liberdade de na escolha da resistência de saída, podendo ser maior, aumentando novamente o ganho. Neste caso foi escolhido o valor de $1k\Omega$.

O aumento das chaves e a introdução da fonte de corrente PMOS, entretanto, promovem o aumento da capacitância parasita nos pontos de conexão entre transcondutor e chaves, podendo reduzir a banda de operação. A utilização de um indutor série para promover o aumento da banda pelo chamado efeito de *series peaking*, como verificador no item 3.3.2.

Através da equação (3.11) e dos dados de transcondutância para M_{2-5} e obtidos, obtém se para máxima extensão da largura de banda, considerando a capacitância da fonte de corrente M_{bleed} da ordem de 200fF, extraídos do ponte de operação, indutâncias L_s da ordem de 3,1nH.

Para este projeto, entretanto, verificou-se através de simulação, a necessidade de indutâncias de 6,2nH, obtidos através de indutores com $120\mu m$ de diâmetro externo, $2\mu m$ de largura de trilha, $1,8\mu m$

de espaçamento entre trilhas e 7,5 voltas construídos utilizando o metal espesso no topo do processo.

Esta diferença deve-se as diversas capacitâncias parasitas conseqüentes de roteamento, além das capacitâncias dos dispositivos que são difíceis de prever.

Através de uma simulação de pequenos sinais periódicos é possível obter o casamento de impedância na entrada considerando já a saída convertida em banda base. O resultado pode ser observado na Figura 4.8(a), cuja perda de retorno S_{11} está consideravelmente melhor do que o necessário.

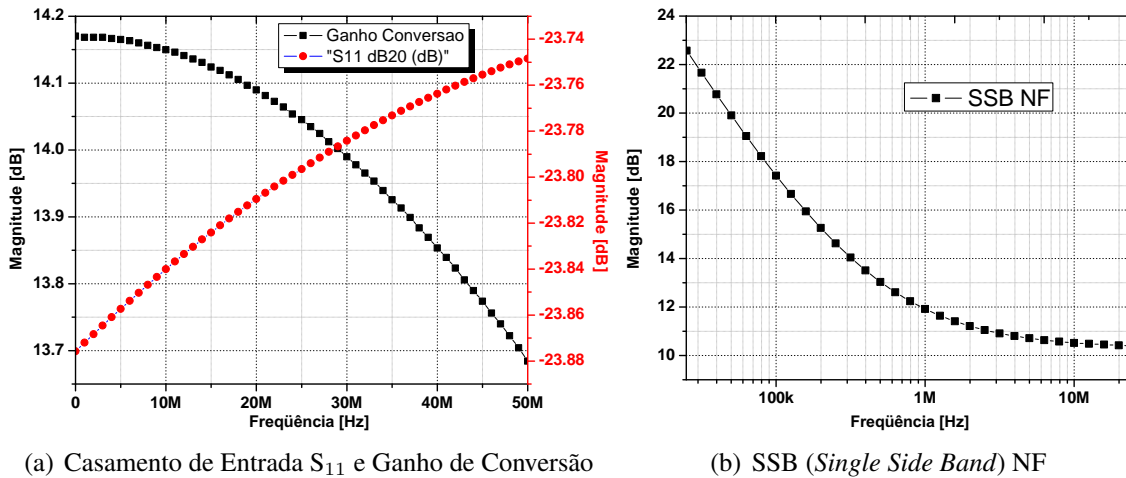


Figura 4.8: Simulação de Pequenos Sinais – Parâmetros S do Misturador

Pelo misturador se tratar de um sistema variável no tempo, há de se tomar alguns cuidados em relação às medições e simulações. De modo a validar o casamento de impedância na entrada de RF, deve-se realizar uma simulação de pequenos sinais, porém considerando um sistema periódico. A Figura 4.8(a) indica o casamento de impedância na entrada já em frequências na saída em banda base, porém considerando as entradas em RF, em torno de 2,45GHz. Conforme previamente discutido, valores de S_{11} abaixo de -10dB são suficientes para ser considerados bons, o qual este misturador apresentou valores abaixo de -23dB para 200Ω.

Através da mesma simulação, apresentada na Figura 4.8(a), tem-se o ganho de conversão, considerando a intensidade do sinal na saída em banda base e o sinal na entrada em RF. O ganho de conversão de 14dB, obtido, é muito bom considerando a potência consumida, como será melhor avaliada no item 5.3, através de projetos similares.

A NF obtida em banda base, mostrada na Figura 4.8(b), apresenta valores altos, porém similares a outros projetos da literatura e atendendo as especificações, uma vez que a potência consumida é relativamente baixa, assim como a frequência de banda base (referência em 1MHz) e o fato de ser implementado em CMOS.

Conforme detalhado no Capítulo 3, a isolamento entre as portas do misturador é extremamente importante. Ela poderá representar problemas de *off-set* em sistemas de conversão direta, como é o caso. A Figura 4.9(a) mostra o ganho de conversão entre o sinal de LO e a saída de IF e entrada de RF.

Tendo a frequência de saída IF em torno de 10MHz, obtém-se a isolamento entre LO da ordem de -19dB, ou seja, o sinal de LO aparece na saída atenuado de -19dB. Da mesma maneira, sendo a

freqüência de RF em torno de 1GHz, tem-se a isolamento entre LO e a entrada de RF de, aproximadamente, -33dB. Ambos os valores são razoáveis para as aplicações de sistemas de comunicação sem fio.

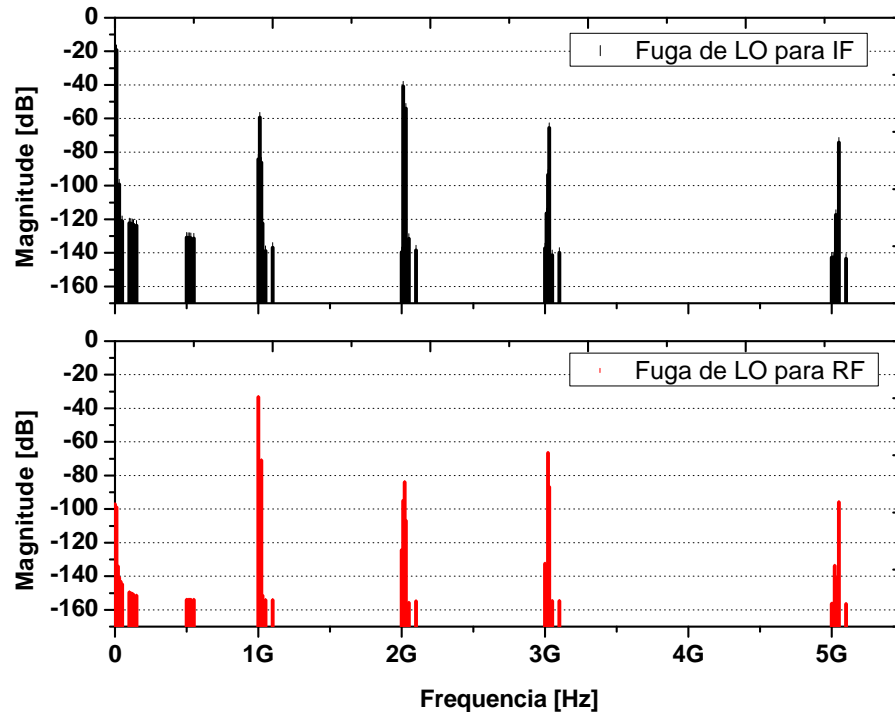


Figura 4.9: Simulações de Isolação das Portas do Misturador

Assim como no projeto e análise do LNA, simulações de grandes sinais de modo a verificar a linearidade do misturador foram realizadas. Os resultados da compressão de 1dB (CP – *Compression Point*) na entrada, cuja definição pode ser vista no Apêndice A.1, e o ponto de intercepção de terceira ordem (IP3 – *Third-Order Intercept Point*), visto no Apêndice A.2, podem ser visualizados através da Figura 4.10(a) e (b), respectivamente.

Estas simulações foram feitas sempre em referência a 200Ω de impedância na entrada utilizando dois tons de mesma amplitude em $f_1 = 1000$ MHz e $f_2 = 1005$ MHz, além de LO em torno de $f_{LO} = 1020$ MHz, produzindo freqüências de primeira ordem ($f_{LO} - f_2$) e ($f_{LO} - f_1$) em 15 MHz e 20 MHz, respectivamente, além de produtos de intermodulação de terceira ordem ($f_{LO} - (2f_2 - f_1)$) e ($f_{LO} - (2f_1 - f_2)$) em 10 MHz e 25 MHz, respectivamente.

Novamente a baixa tensão de alimentação implica em linearidade limitada do misturador, sendo que o direto acoplamento do LNA na entrada em Porta Comum ainda aumenta a quantidade de transistores empilhados. Eventualmente uma nova solução para o acoplamento poderia ser elaborada, talvez não fazendo uso da corrente extra utilizada pelo LNA e consumida pelos misturadores. Entretanto, esta linearidade de -18,67dB em 200Ω (-12,67dB em 50Ω em relação à amplitude do sinal) não deverá se impor como grande agente restritivo nesta etapa do projeto, sendo passível de re-projeto em uma segunda versão.

A operação em banda larga requer a simulação das características do misturador nas diversas faixas de freqüências as quais o circuito deve operar. A Figura 4.11 traz um gráfico das figuras de

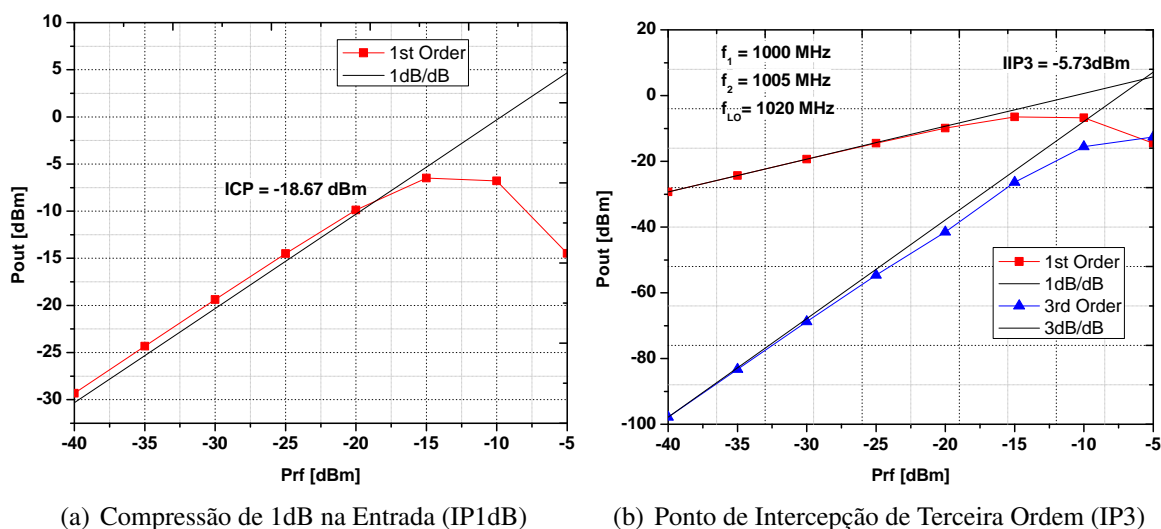


Figura 4.10: Simulação de Grandes Sinais para Linearidade do Misturador

mérito anteriormente obtidas, desde 50MHz até 7GHz. Todas as simulações foram feitas com dois tons de frequência separados de 1MHz e convertidos pela multiplicação com o LO separado em 20MHz de um dos tons

Observa-se através da Figura 4.11 que o circuito misturador possui ganho relativamente constante e, devido a presença de um indutor *series peaking*, apresenta um aumento no ganho a partir de 5GHz. Este efeito promoverá extensão da banda do RFFE completo, uma vez que o LNA apresenta redução do ganho a partir da mesma frequência, como mostrado na Figura 4.8. É possível observar também uma constância em todos os parâmetros, como Ganho de Conversão e NF, além dos parâmetros de linearidade IP3 e P1dB na entrada.

O desempenho do misturador de banda larga é apresentado na Tabela 4.7. As especificações são atendidas e os resultados apresentados serão validados com as medições realizadas no item 5.3, cuja discussão será prolongada e uma comparação mais real com outros projetos será realizada, entretanto, as simulações mostram coerência com a teoria desenvolvida no Capítulo 3.

Tabela 4.7: Resumo e Comparativo entre Especificações e Resultados de Simulação do Misturador

Parâmetro	Especificação	Resultado de Simulação
Ganho de Conversão	-	14,1dB
Banda de Frequência (-3dB)	50MHz - 6GHz	50MHz - 6,5GHz
NF@1MHz	<12dB	12dB
IP1dB@200Ω	-	-18,67dBm ($f_1=1000\text{MHz}$ & $f_{LO}=1010\text{MHz}$)
IIP3@200Ω	-	-5,73dBm ($f_1=1000\text{MHz}$ & $f_2=1005\text{MHz}$)
$ S_{11} $	<-10dB	<-23dB
Potência@ V_{DD}	5,4mW@1,5V	5,4mW@1,5V
Área	-	0,06mm ²

Assim como no LNA, para se certificar em relação a fabricação, envolvendo as diversas variações

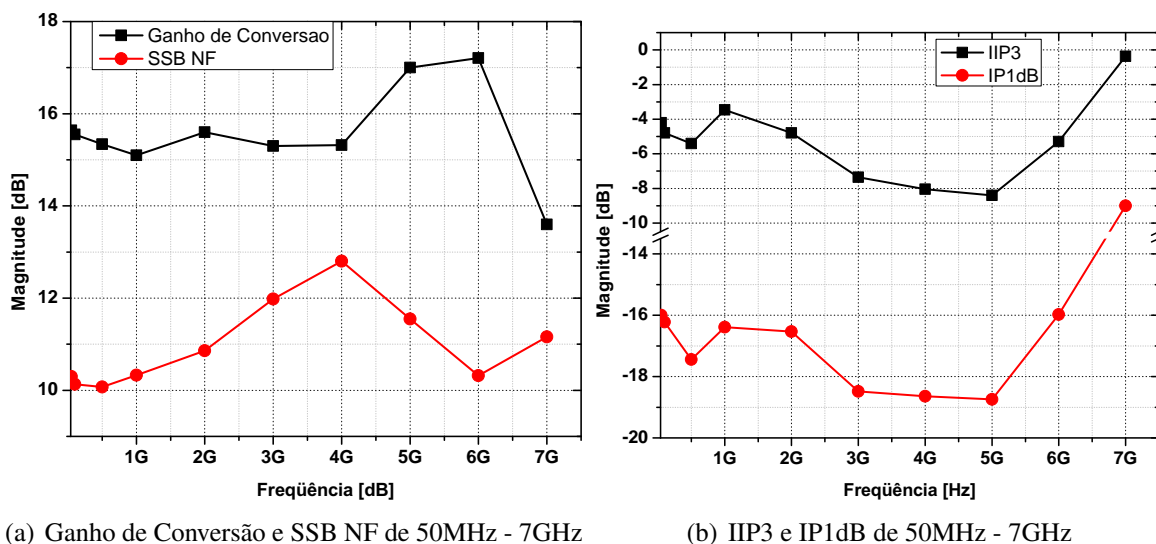


Figura 4.11: Simulação de Grandes Sinais para Linearidade do Misturador em Banda Larga

de processo, de modo aumentar a probabilidade de correto funcionamento em Silício do projeto, realiza-se uma simulação de Monte Carlo, cuja função é testar o circuito sob circunstâncias inerentes à fabricação de circuitos integrados impondo variações estatísticas na tensão V_{TH} e espessura do dielétrico da porta.

O histograma de 100 simulações com variação de processo e descasamento entre dispositivos, com distribuição gaussiana novamente com σ igual a 3, dos parâmetros de pequenos sinais pode ser visto na Figura 4.12 abaixo.

As simulações de Monte Carlo obtidas para o misturador foram relativamente boas, apresentando alguma variação em relação ao ganho de conversão, principalmente devido ao ponto de polarização crítico imposto pelo circuito de *current bleeding*, com visto no item 3.3.1. Uma simples implementação utilizando circuitos de realimentação de modo comum (CMFB – *Common-Mode FeedBack*) seria facilmente implementado, garantindo sempre a corrente DC constante através das chaves, não permitindo grande variação como a apresentada.

Assim como no LNA, foram realizadas simulações envolvendo em *Corners* considerando a variação da alimentação de $\pm 10\%$ e temperatura de -20°C e 85°C . Os resultados das variações de Monte Carlo e *Corners* estão resumidos na Tabela 4.8, cujos valores médio e variâncias validam a fabricação com certa margem de segurança.

Tabela 4.8: Resumo e Monte Carlo e *Corners* do Misturador

Parâmetro	Especificação	<i>Corners</i>		Monte Carlo	
		Min	Max	Valor Médio	Desvio Padrão
Ganho@1MHz	-	11,5dB	16,04dB	13,95dB	0,83dB
NF@1MHz	<12dB	11,3dB	12,95dB	11,68dB	0,285dB

Novamente, houve grande variação no ganho do circuito quando simulado o circuito em *Corners*,

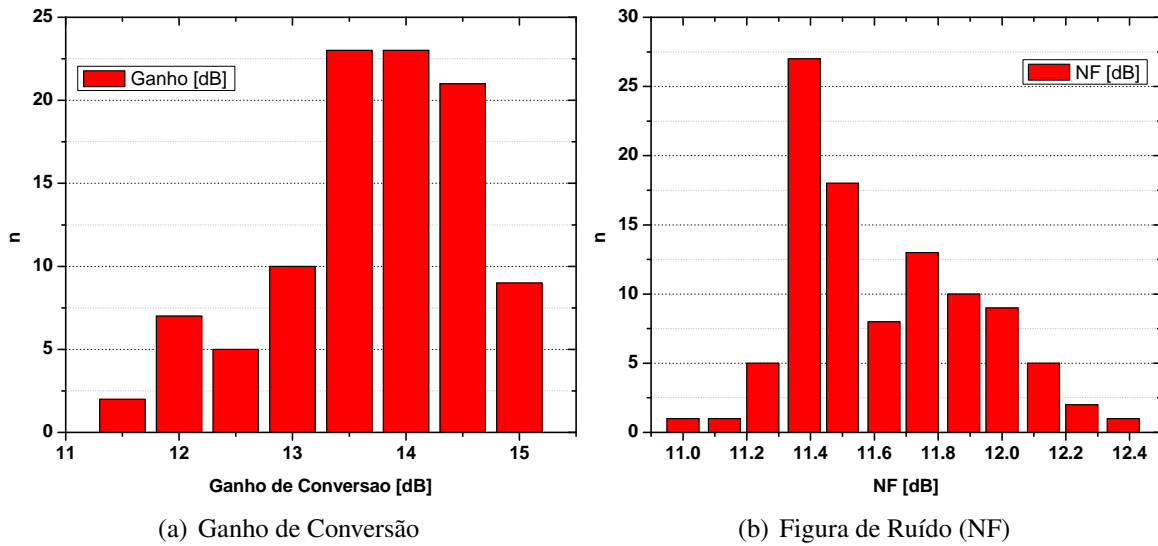


Figura 4.12: Simulação de Monte Carlo dos parâmetros S do Misturador

uma vez que o mesmo problema ocorre com a corrente através das chaves. A mesma solução, através de um circuito de CMFB, deve ser suficiente para garantir o funcionamento mais robusto do misturador.

Assim como na verificação do LNA, mostrado na Tabela 4.4, boa parte da variação de *Corners* pode ser evitada através de técnicas de circuito, porém neste caso somente o desempenho do Misturador em relação à banda, ganho e NF foram verificados, ficando para uma segunda rodada seu melhoramento e otimização.

A Figura 4.13(a) e (b) trazem respectivamente o *layout* e a micrografia do circuito Misturador, incluindo PADS e proteção ESD, composta simplesmente por diodos inversamente polarizados, conectados entre V_{DD} e GND . Neste caso, os indutores em série com as chaves foram os grandes responsáveis pela área do circuito. Uma tecnologia com nó menor, eventualmente, poderia sanar este problema.

4.3 Acoplamento entre Amplificador e Misturador

Neste item será realizada o acoplamento entre o amplificador de baixo ruído proposto no item 2.3.2 e implementado no item 4.1 com dois misturadores de baixo ruído revisado no Capítulo 3 e implementado no item 4.2 de maneira a formar uma cadeia de recepção em rádio frequência (RFFE – *Radio Frequency Front-End*, típica de um transceptor para comunicação sem fio, como visto na Figura 4.14.

A implementação do RFFE a nível de esquemático pode ser observada na Figura 5.10, cujo acoplamento entre LNA e Misturadores é feito diretamente, sem a utilização de capacitores de desacoplamento, garantindo a reutilização da corrente de polarização do LNA nos Misturadores.

Primeiramente, tendo sido definida a impedância diferencial de saída do LNA da ordem de 100Ω como visto no item 4.1, foram projetados dois misturadores idênticos com impedância de entrada diferencial de 200Ω , que quando associados em paralelo forneceriam impedância diferencial de 100Ω ,

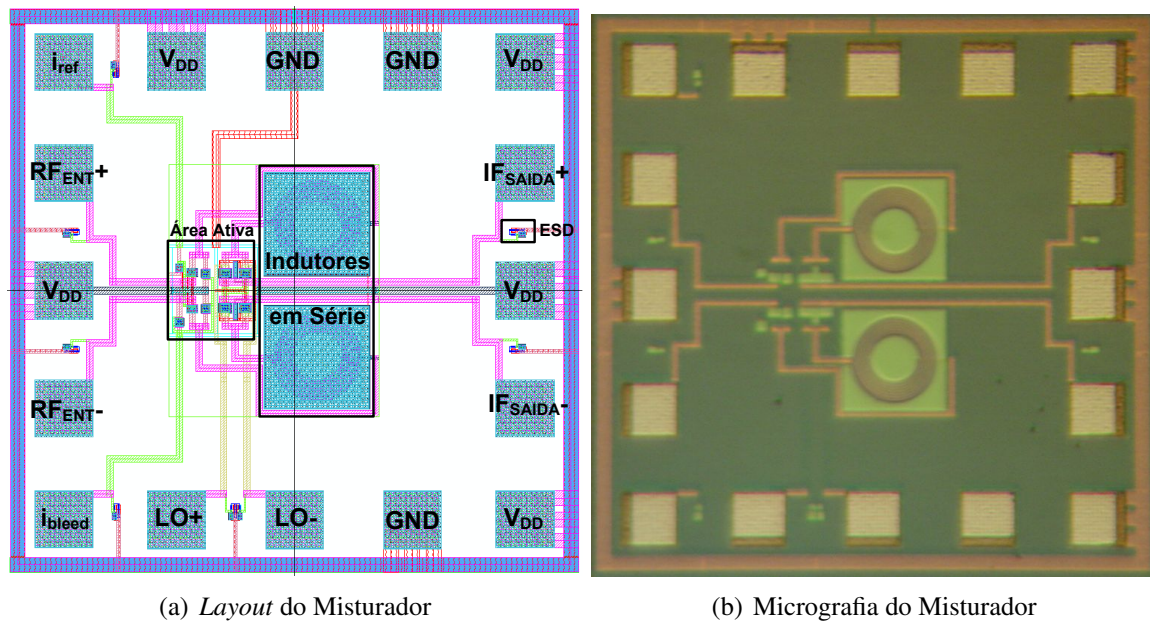


Figura 4.13: Circuito do Misturador

tendo a parte real idêntica ao LNA. Isto proporciona a máxima transferência de potência entre LNA e misturadores, promovendo a integridade do sinal pela manutenção de um baixo nível de ruído.

A corrente extra utilizada para o cancelamento parcial do ruído no estágio amplificador é suficiente para polarizar completamente ambos os misturadores – de fato, esta foi uma condição inicial para o projeto destes últimos –, reutilizando toda a corrente consumida pelo primeiro estágio. Isto é muito importante para sistemas embarcados que possuem como requisito básico o baixo consumo de potência, além de contribuir para a redução do desperdício de energia.

O casamento de impedância na entrada de RF, uma vez que a entrada do LNA não deve ser muito afetada pelo acoplamento de misturadores em sua saída, é esperada como sendo semelhante à obtida na Figura 4.3(a). O resultado da simulação de toda a cadeia pode ser visualizado através da

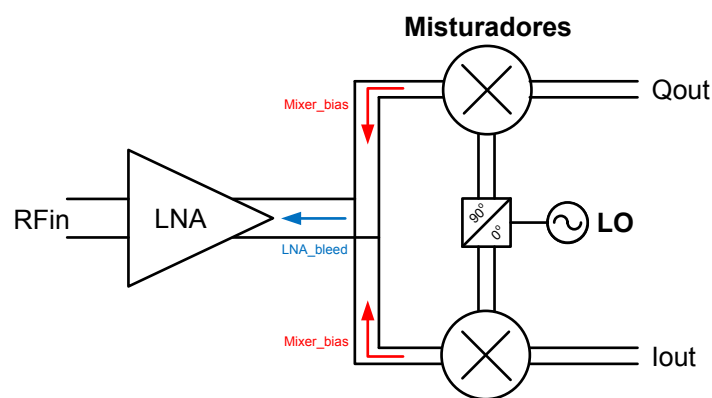


Figura 4.14: Cadeia de Recepção Implementada

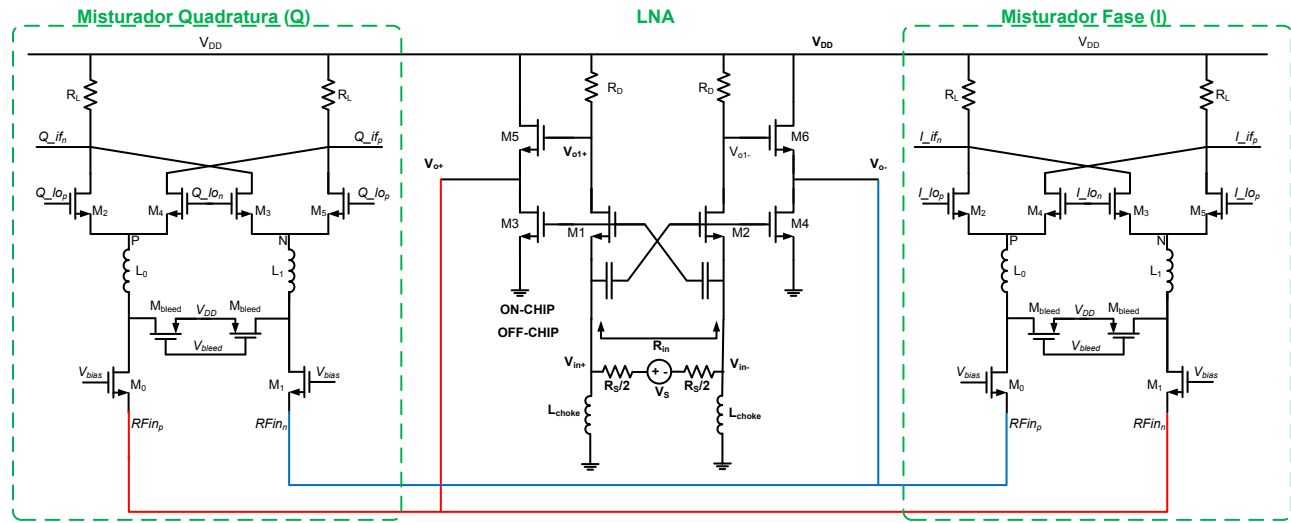


Figura 4.15: Esquemático Completo do RFFE

Figura 4.16(a).

Segundo desenvolvido no item 2.1.1, verifica-se que a maior influência sobre o NF é dado pelo primeiro bloco, neste caso o LNA. Sendo assim, considerando o resultado de simulação para o ganho e NF do LNA visto na Tabela 4.3, aplicando (2.9), onde o F_{resto} é referente somente ao misturador em 1MHz, tem-se:

$$\begin{aligned}
 F_{receptor} &= F_{LNA} + \frac{(F_{resto} - 1)}{G_{LNA}} \\
 &= 1,38 + \frac{(15,84 - 1)}{3,98} \\
 &= 5,10.
 \end{aligned} \tag{4.3}$$

Utilizando a transformação de NF em F, como em (2.7) e da mesma maneira convertendo os ganhos de potência de dB em W/W, considerando a divisão da potência entregue pelo LNA por 2 (devido a presença de 2 misturadores), totalizando 6dB para cada misturador, ou 3,98 W/W. O resultado de NF para cada lado do RFFE (Fase e Quadratura), de (4.3), em dB, foi calculado como sendo da ordem de NF = 7,08dB em 1MHz, como pode ser verificado pela Figura 4.16(b), que também traz a simulação do NF agora em toda a banda base de interesse.

Para finalizar a análise de linearidade dos circuitos projetados nesta dissertação, é fundamental considerar os efeitos da saturação em sistemas cascadeados, cujo desempenho em relação à linearidade de um bloco deve ser considerado tomando o ganho do estágio que o precede em consideração, uma vez que a entrada o segundo bloco é a saída do primeiro.

Ademais, a isolamento entre das portas da cadeia de recepção, assim como no misturador, é extremamente importante na caracterização de seu desempenho. Ela poderá representar problemas de *off-set* em sistemas de conversão direta, como é o caso. A Figura 4.17 mostra o ganho de conversão entre o sinal de LO e a saída de IF e entrada de RF.

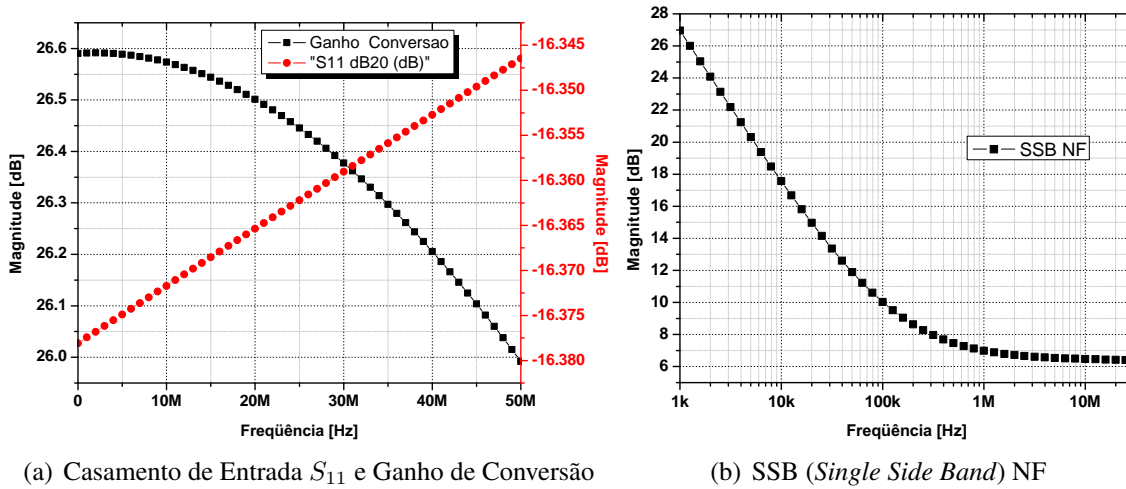


Figura 4.16: Simulação de Pequenos Sinais – Parâmetros S do RFFE

Tendo a frequência de saída IF em torno de 10 MHz, obtém-se a isolamento entre LO da ordem de -10 dB, ou seja, o sinal de LO aparece na saída atenuado de -10 dB. Da mesma maneira, sendo a frequência de RF em torno de 1 GHz, tem-se a isolamento entre LO e a entrada de RF de, aproximadamente, -35 dB. Novamente, ambos os valores são razoáveis para as aplicações de sistemas de comunicação sem fio, porém a isolamento para a saída em banda base, IF, poderia ser melhorada através da utilização de um filtro passa-baixa.

Analogamente ao efeito da NF em sistemas cascadeados, determinado principalmente pelo primeiro bloco da cadeia, a linearidade é mais relevante ao último bloco, que sofre com mais altos níveis de potência em sua entrada, uma vez que o sinal foi amplificado por seus antecessores, como visto no Apêndice A.2. Observa-se, assim, na Figura 4.18(a) e (b) respectivamente IP1 dB e IIP3, cujo desempenho é menor que cada bloco separado.

Estas simulações foram feitas sempre em referência a 100Ω de impedância na entrada do LNA, utilizando dois tons de mesma amplitude em $f_1 = 1000$ MHz e $f_2 = 1005$ MHz, além de LO em torno de $f_{LO} = 1020$ MHz, produzindo frequências de primeira ordem ($f_{LO} - f_2$) e ($f_{LO} - f_1$) em 15 MHz e 20 MHz, respectivamente, além de produtos de intermodulação de terceira ordem ($f_{LO} - (2f_2 - f_1)$) e ($f_{LO} - (2f_1 - f_2)$) em 10 MHz e 25 MHz, respectivamente.

A operação em banda larga requer a simulação das características do RFFE nas diversas faixas de frequências as quais o circuito deve operar. A Figura 4.19 traz um gráfico das figuras de mérito anteriormente obtidas, desde 50 MHz até 7 GHz, a menos da variável IP1 dB, que foi aqui substituída pelo Ponto de Intermodulação de Segunda Ordem (IP2), uma vez que distorções nesta frequência tendem a corromper o sinal em banda base, para qualquer frequência do espectro [34].

Todas as simulações foram feitas com dois tons de frequência separados de 1 MHz e convertidos pela multiplicação com o LO separado em 20 MHz de um dos tons.

Observa-se através da Figura 4.11 que o circuito misturador possui ganho relativamente constante e, devido a presença de um indutor *series peaking* nos misturadores, apresenta uma compensação na redução de ganho apresentada pelo LNA, estendendo a banda para próximo de 6,5 GHz.

A linearidade poder ser melhorada empregando alguma das técnicas de linearização conhecida,

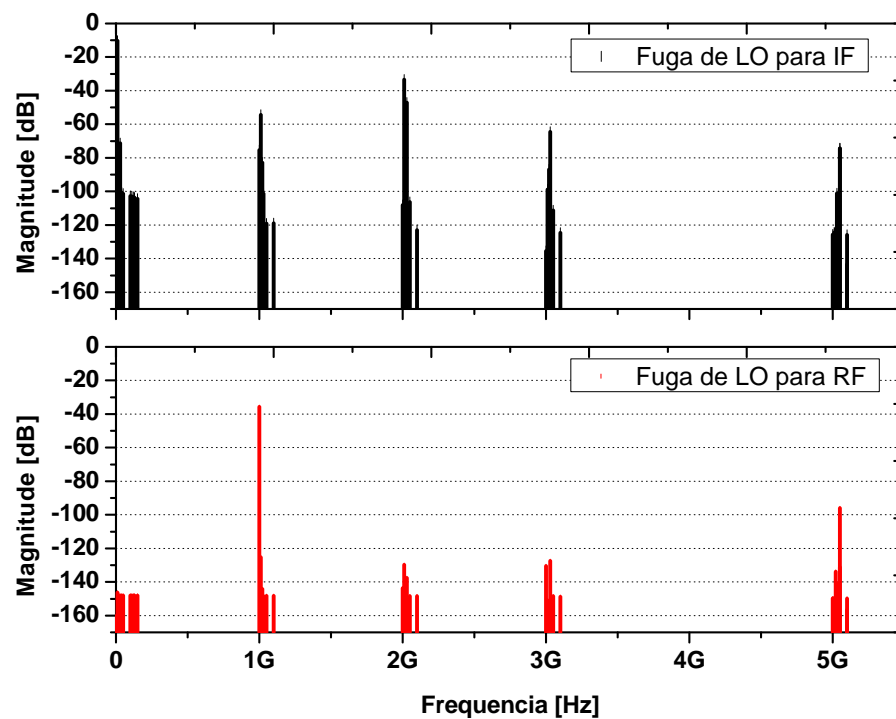


Figura 4.17: Simulações de Isolação das Portas da Cadeia de Recepção

principalmente nos misturadores, uma vez que isto implicaria mais altos NF, não aplicáveis à LNAs. A Tabela 4.9 resume o desempenho da cadeia de recepção, incluindo um WBLNA e um par de misturadores (fase e quadratura).

Tabela 4.9: Resumo e Comparativo entre Especificações e Resultados de Simulação do RFFE

Parâmetro	Especificação	Resultado de Simulação
Ganho de Conversão	-	26,5dB
Banda de Frequência (-3dB)	50MHz - 6GHz	50MHz - 6,5GHz
NF@1MHz	<8dB	7,1dB
IP1dB@100Ω	-	-29,23dBm ($f_1=1000\text{MHz}$ & $f_{LO}=1010\text{MHz}$)
IIP3@100Ω	-	-16,15dBm ($f_1=1000\text{MHz}$ & $f_2=1005\text{MHz}$)
$ S_{11} $	<-10dB	<-23dB
Potência@ V_{DD}	25mW@1,5V	15mW@1,5V
Área	-	0,45mm ²

O histograma de 100 simulações com variação de processo e descasamento entre dispositivos, com distribuição gaussiana com σ igual a 3, dos parâmetros de pequenos sinais pode ser visto na Figura 4.20 abaixo.

Assim como nos blocos antecessores, foram realizadas simulações envolvendo em *Corners*, novamente considerando a variação da alimentação de $\pm 10\%$ e temperatura de -20°C e 85°C . Os resultados das variações de Monte Carlo e *Corners* estão resumidos na Tabela 4.10, cujo valor médio e

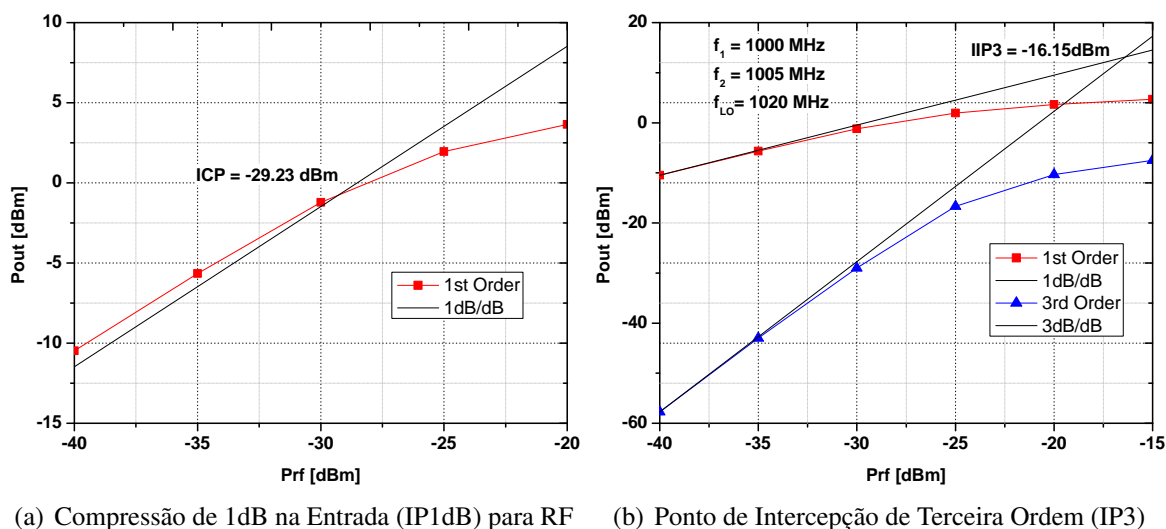


Figura 4.18: Simulação de Grandes Sinais para Linearidade do RFFE

variâncias validam a fabricação com certa margem de segurança.

Tabela 4.10: Resumo e Monte Carlo e *Corners* do RFFE

Parâmetro	Especificação	<i>Corners</i>		Monte Carlo	
		Min	Max	Valor Médio	Desvio Padrão
Ganho @ 1MHz	-	23,14dB	27,7dB	25,1dB	1,1dB
NF @ 1MHz	<8dB	6,61dB	8,44dB	7,21dB	0,6dB

Novamente, como visto na Tabela 4.4 e na Tabela 4.8, boa parte da variação de *Corners* pode ser evitada através de técnicas de circuito, porém nesta dissertação somente o desempenho de cada bloco e o acoplamento entre LNA e Misturadores está sendo analisado, tanto em relação à banda, ganho e NF, restando para uma segunda rodada seu melhoramento e otimização.

A Figura 4.21(a) e (b) trazem respectivamente o *layout* e a micrografia da cadeia de recepção completa RFFE, incluindo PADs e proteção ESD, composta simplesmente por diodos inversamente polarizados, conectados entre V_{DD} e GND .

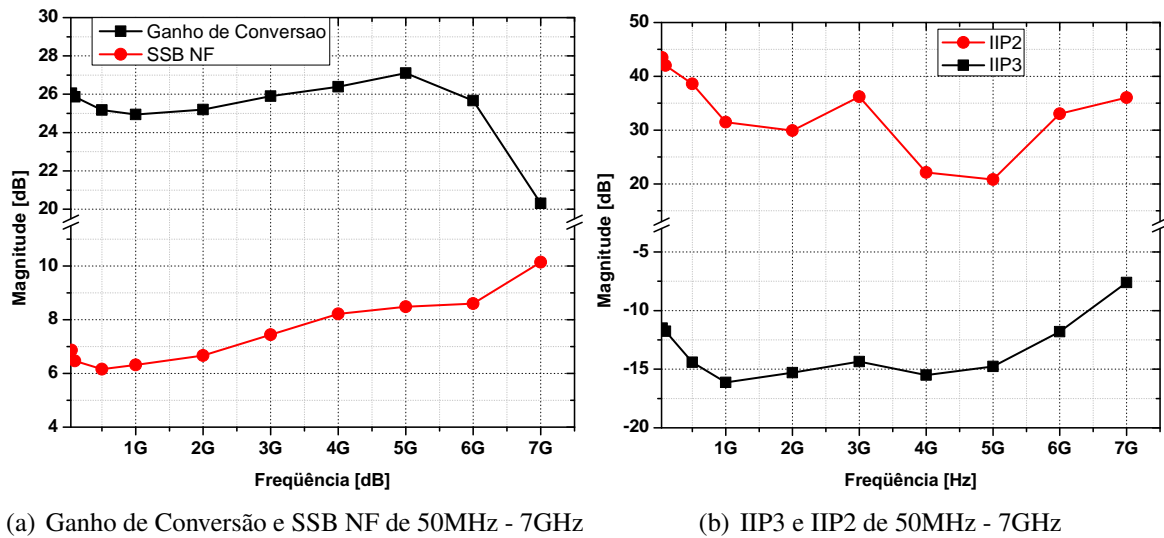


Figura 4.19: Simulação de Grandes Sinais para Linearidade do RFFE em Banda Larga

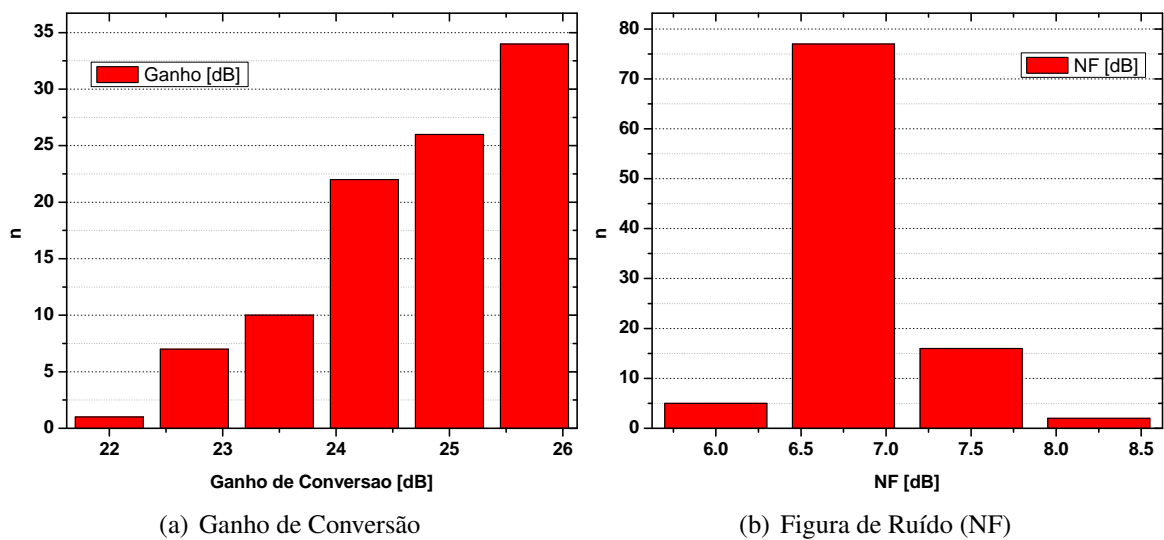
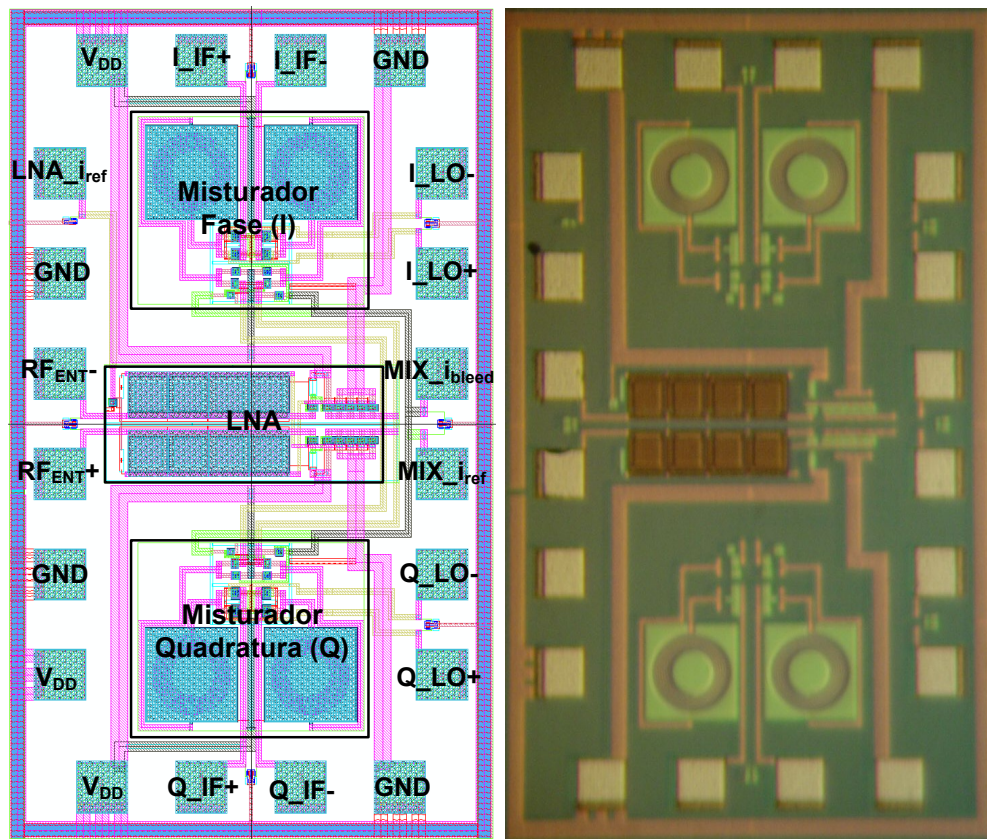


Figura 4.20: Simulação de Monte Carlo dos parâmetros S do RFFE



(a) Layout da Cadeia de Recepção RFFE (b) Micrografia da Cadeia de Recepção RFFE

Figura 4.21: Circuito Projetado Final

Capítulo 5

Resultados de Caracterização

Neste Capítulo serão realizadas as caracterizações elétricas dos circuitos integrados projetados neste trabalho, relatando os procedimentos práticos, os equipamentos e ambientes aos quais foram feitas as medidas. Normalmente, a caracterização dos circuitos integrados deve ser feita através da simulação do encapsulamento ao qual o chip é montado, além do projeto, simulação e caracterização das placas de circuito impresso (PCB – *Printed Circuit Board*), uma vez que, desta maneira, é possível obter somente a resposta em frequência do circuito de interesse.

O projeto de PCB é, por si próprio, alvo de inúmeros estudos visando sua utilização em circuitos de altas frequências, uma vez que é de fundamental necessidade a minimização dos efeitos de perdas e parasitas, favorecendo boas plataformas para integração do circuito integrado (CI) com o produto final, em um caso comercial. Esta etapa não foi realizada neste trabalho, sendo alvo de pesquisa para futuros trabalhos.

O substrato utilizado para a fabricação da placa de circuito impresso é específico para RF, sob código RO4350B da empresa *Rogers Corporation* [46]. Ele apresenta baixa tangente de perda ($\delta \approx 0.003$) e constante dielétrica suficientemente constante dentro da banda de interesse.

As caracterizações elétricas foram possíveis através dos equipamentos Agilent®, como fonte de alimentação **E3630A**, analisadores de rede **ENA 5061B**, analisadores de sinal **MXA-9020A-513**, gerador de sinal **N5182A-506** e osciloscópio **DSA 90604 Infiniium**.

5.1 Simulação da placa

A caracterização de circuitos integrados de alta frequência é extremamente crítico, uma vez que componentes parasitas presentes no encapsulamento e interconexões podem degradar consideravelmente o desempenho do circuito medido. De modo a tentar minimizar efeitos externos, muitas vezes as medidas de sinais em RF são realizadas diretamente no *wafer*, através de estações de medidas, porém os circuitos projetados nesta dissertação necessitaram de componentes de polarização externos, inviabilizando esta montagem.

Sendo assim, os circuitos desenvolvidos foram encapsulados em substratos cerâmicos, próprios para altas frequências, para montagem de superfície, denominado CSOIC20 [47], com vinte terminais. De modo a facilitar qualquer acesso ao circuito, este encapsulamento foi tapado com fita, sendo passível de retirada para eventuais intervenções. Um extensivo estudo sobre a simulação de encapsu-

lamentos através do Método dos Elementos Finitos (FEM – *Finite Element Method*) 3D, utilizando *software* líderes de mercado, como o HFSS, da ANSYS, porém dificuldades acerca da obtenção das características dos materiais envolvidos inviabilizaram sua conclusão.

Para as conexões dos sinais de alta frequência, linhas de transmissão com impedância característica da mesma ordem das fontes deste sinal, como antenas, cabos e os próprios circuitos foram implementadas, através de simulações eletromagnéticas pelo Método dos Momentos (MOM – *Method of Moments*) em 2,5D, através do *software* ADS/Momentum da Agilent Technologies®.

Todas estas simulações visam maximizar a transferência de potência entre fonte e circuito, manter a banda de funcionamento do circuito a mais extensa possível, obtendo assim a melhor resposta que o circuito pode oferecer, sem influência de componentes externos.

5.1.1 Linha de Transmissão *Microstrip*

Linhas de transmissão são assim chamadas devido ao fato de divergirem da análise de teoria de circuitos, onde basicamente a última assume as dimensões físicas da rede muito menores que o comprimento elétrico da onda e a primeira por considerar frações (ou mesmo múltiplos) deste comprimento elétrico. Isto se deve ao fato de frequências mais altas apresentarem comprimento elétrico da onda menores, aproximando-se ou sendo até menores que as dimensões físicas dos circuitos [48].

Linhas de transmissão podem ser então descritas por uma rede de circuitos com parâmetros distribuídos, onde correntes e tensões podem variar em fase e magnitude. Não é o objetivo desta dissertação entrar em detalhes acerca deste tipo de elemento, apenas utilizar das expressões como primeiro passo para simulações e otimizações, porém o entendimento das características indutivas e/ou capacitivas de discontinuidades é fundamental para seu mais rápido e produtivo dimensionamento.

Existem diversos tipo de linhas de transmissão [48], porém devido sua simplicidade e qualidade, a linha planar do tipo *Microstrip*, mostrado na Figura 5.1, será utilizado.

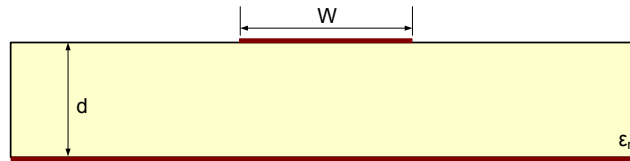


Figura 5.1: Linha de Transmissão *Microstrip*

A impedância característica do tipo de linha mostrado é dado por [48]:

$$Z_0 = \begin{cases} \frac{60}{\sqrt{\epsilon_e}} \ln \left(\frac{8d}{W} + \frac{W}{4d} \right) & \text{for } W/d \leq 1 \\ \frac{120\pi}{\sqrt{\epsilon_e} [W/d + 1,393 + 0,667 \ln(W/d + 1,444)]} & \text{for } W/d \geq 1. \end{cases} \quad (5.1)$$

onde a espessura do dielétrico d , W a largura da linha e ϵ_e a permissividade relativa efetiva do dielétrico, dado por:

$$\epsilon_e = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \frac{1}{\sqrt{1 + 12d/W}}. \quad (5.2)$$

Entretanto, para uma dada impedância característica e constante dielétrica relativa ϵ_r , tem-se a reação W/d da ordem de [48]:

$$W/d = \begin{cases} \frac{8e^A}{\epsilon_r^{2A-2}} & \text{for } W/d < 2 \\ \frac{2}{\pi} [B - 1 - \ln(2B - 1) + \frac{\epsilon_r - 1}{2\epsilon_r} \ln(B - 1) + 0,39 - \frac{0,61}{\epsilon_r}] & \text{for } W/d > 2. \end{cases} \quad (5.3)$$

onde

$$A = \frac{Z_0}{60} \sqrt{\frac{\epsilon_r + 1}{2}} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left(0,23 + \frac{0,11}{\epsilon_r} \right)$$

$$B = \frac{377\pi}{2Z_0\sqrt{\epsilon_r}}.$$

5.2 Amplificador de Baixo Ruído

De modo a reduzir os impactos do acoplamento entre o circuito integrado e o substrato auxiliar para as medidas, foi realizada a co-simulação do primeiro, através do *software Cadence Design System®* e com base nos modelos fornecidos pela *foundry UMC 0,13μm* referentes à tecnologia de Mixed/RF CMOS, com o segundo, através do *software ADS Momentum*, da *Agilent Technologies®*. Esta interface é denominada *Dynamic Link*.

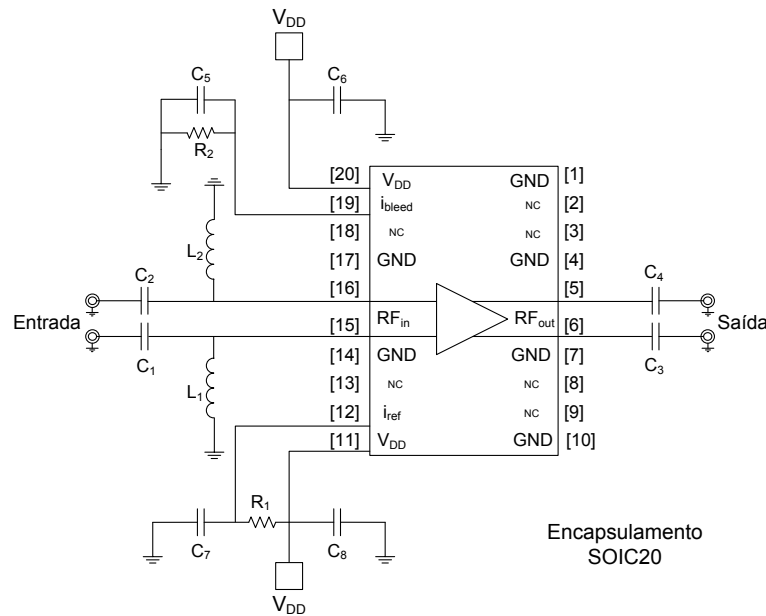


Figura 5.2: Esquemático do Circuito LNA

A Figura 5.3(a) mostra um desenho do PCB, cujo esquemático pode ser visto na Figura 5.2. Na Figura 5.3(b), uma foto deste mesmo circuito pode ser vista, agora montado com os componentes reais. Os valores dos componentes externos utilizados e da placa estão resumidos na Tabela 5.1.

A tendência no projeto de circuitos integrados atualmente, com a redução da tensão de alimentação, é dar prioridade para topologias diferenciais, permitindo maior excursão do sinal no par de

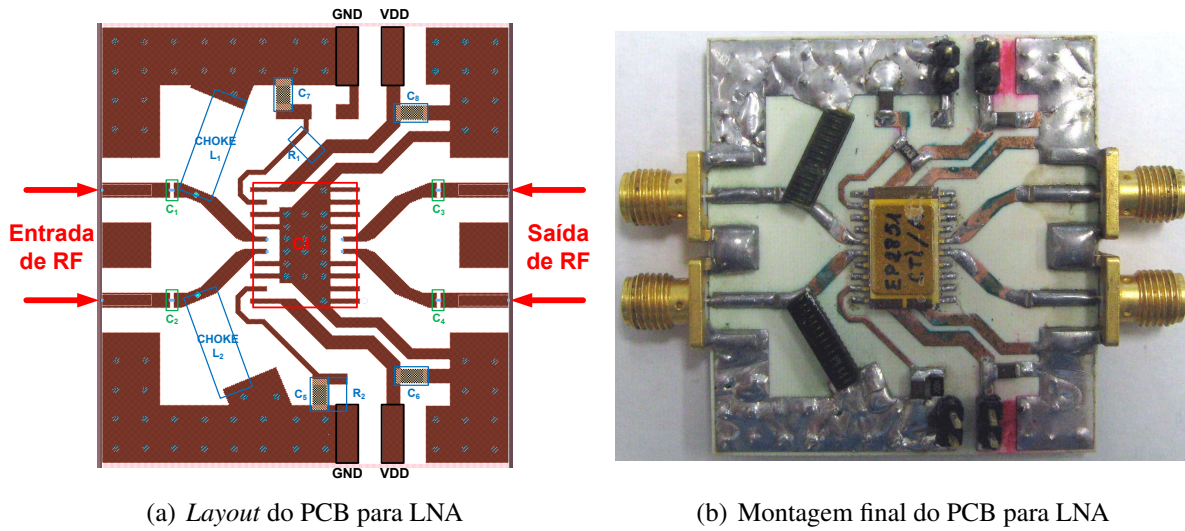


Figura 5.3: PCB Utilizado para Caracterização do LNA

entrada e saída. Sendo assim, o circuito amplificador foi projetado, como visto no item 4.1, com ambas entrada e saída diferenciais.

Tabela 5.1: Resumo das características do PCB para LNA

Componente	Característica	Observação
Indutores Choke (L_{1-2})	$1,3\mu\text{H}$	Coilcraft®Choke 4310LC
Capacitores Desacop. (C_{1-4})	100nF	Murata LLL185R
Capacitores Filtro (C_{5-8})	$10\mu\text{F}$	Murata GRM31
Resistores Polarização (R_{1-2})	$2\text{k}\Omega$ e $2,1\text{k}\Omega$	
Dimensões Linha de 50Ω	$W = 1,62\text{mm}$	$d = 0,762\text{mm}$
Características PCB	$42\text{mm} \times 45\text{mm}$	Rogers®RO4350B ($\epsilon_r = 3,66$)

Devido sua característica de banda larga, entretanto, nenhuma solução única seria capaz de cobrir a banda do amplificador, requerendo um analisador de redes de 4 portas. Assim, com estas duas limitações, a caracterização dos parâmetros S teve que ser realizada através de uma técnica que combina as medidas, duas a duas, das repostas de cada porta [49]. Esta técnica combina as reflexões e transmissões entre as entradas do analisador de redes, sendo processadas posteriormente através do *software* ADS.

Os resultados de caracterização do circuito LNA, referentes ao casamento de impedância na entrada e saída, representados pelo parâmetro S_{11} e S_{22} , pode ser visto na Figura 5.4, onde uma comparação entre simulação e medida é também realizada.

Os parâmetros de perdas de retorno, inversamente proporcionais ao casamento do circuito na entrada e saída, ficaram abaixo da expectativa para altas frequências devido ao uso de um encapsulamento não próprio para esta aplicação, uma vez que apresenta longos terminais e uma cavidade interna

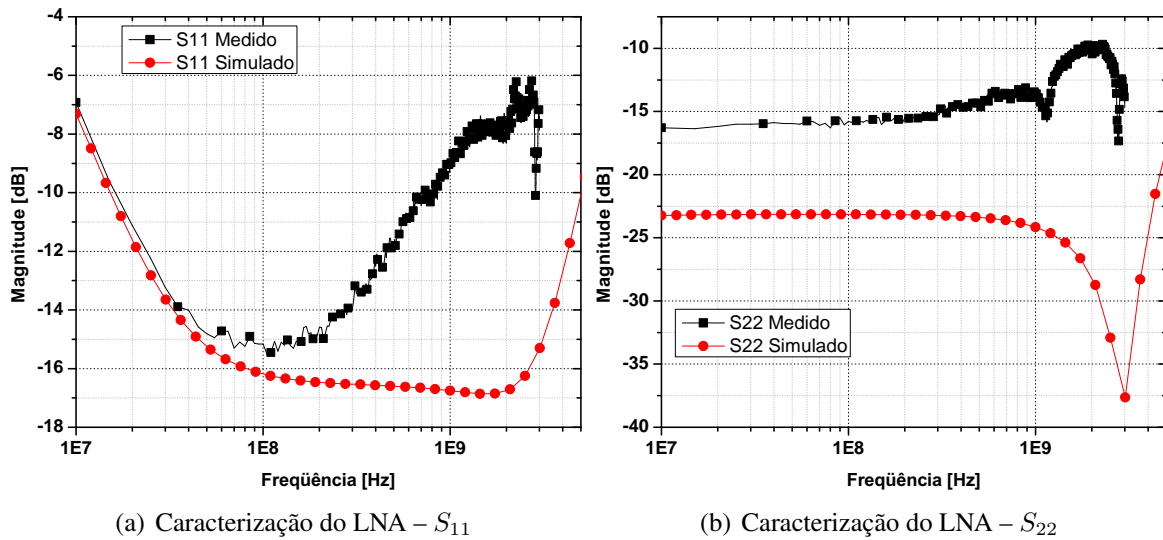


Figura 5.4: Medidas dos Parâmetros de Perda de Retorno do LNA

muito maior que o *die*, incorporando uma grande indutância no caminho do sinal, comprometendo a banda do amplificador.

A Figura 5.5 é referente aos parâmetros S de transmissão entre as portas, onde o ganho de potência é representado por S_{21} e a fuga entre saída e entrada por S_{12} . Novamente, uma comparação entre os resultados de simulação e medida é realizada.

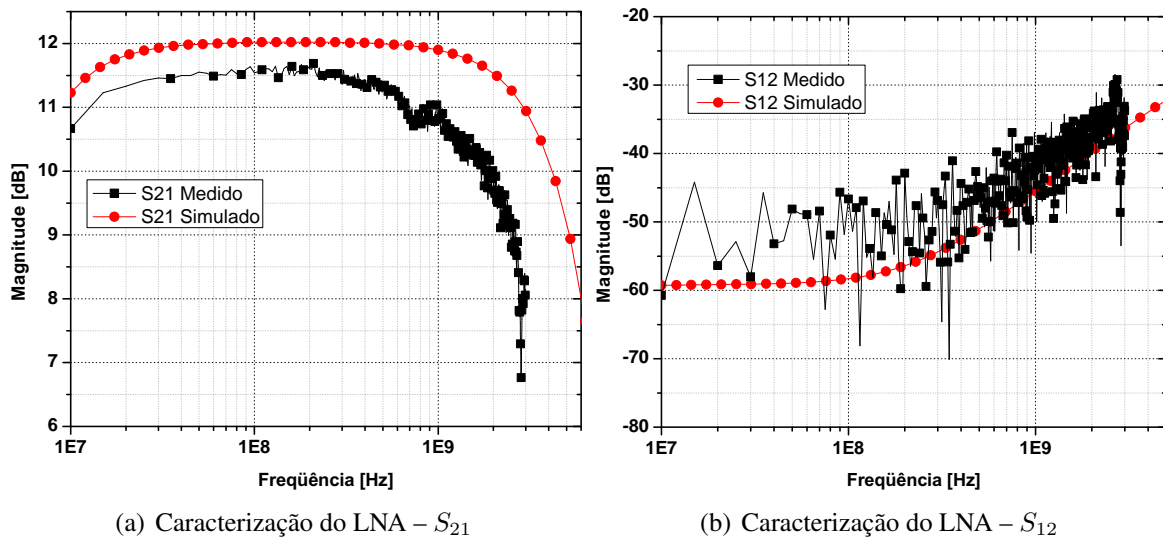


Figura 5.5: Medidas dos Parâmetros de Transmissão do LNA

O circuito apresentou diferença de cerca de 0,5dB no parâmetro de ganho (S_{21}), devido às perdas de inserção dos indutores, da ordem de 0,3dB para toda a banda, além dos capacitores de desacoplamento tanto nas entradas, quanto nas saída. A máxima frequência, entretanto, é devido também a

utilização de um encapsulamento (SOIC), como discutido nos resultados de perda de retorno, além da característica dos indutores Choke utilizados, que possuem frequência de ressonância da ordem de 235 MHz, comportando-se como um capacitor acima desta frequência e comprometendo o casamento de impedância na entrada.

Não foi possível, até o presente momento, realizar as medidas de NF e linearidade do LNA, devido às mesmas limitações até aqui apresentadas. Outras soluções de acoplamento do circuito, utilizando substratos de alumina e montagem do *die* diretamente na placa (eliminando o problemático encapsulamento) estão sendo estudadas e realizadas, mesmo que para a caracterização em banda estreita, através de baluns passivos, de modo a se obter a maior parte dos parâmetros de interesse.

Infelizmente o circuito não pode ser caracterizado, até o momento, em relação à NF, um dos parâmetro mais importantes deste tipo de bloco. Considerando as diversas limitações no montagem e obtenção dos resultados da matriz de parâmetros S, entretanto, é possível observar a resposta satisfatória do circuito em comparação aos resultados de simulação. Espera-se, desta maneira, obter resultados relativamente próximos ao simulado.

A Tabela 5.2 traz uma comparação entre os resultados de simulação e medidas do LNA, além da comparação entre projetos similares.

Tabela 5.2: Resumo e Comparativo entre Medidas LNA e Projetos Similares

Parâmetro	Simulação	Medidas	[23]	[24]	[25]
Ganho (dB)	12	11,5	13,7	18-20	13-15,6
Banda -3dB (GHz)	0,05-5	0,05-3	0,002-1,6	0,05-10	0,2-5,2
$ S_{11} $ (dB)	<-10	<-8	<-8	<-10	<-10
$ S_{22} $ (dB)	<-12	<-10	-	-	-
IP1dB (max)(dBm)	-16,1	?	-9	-	-
IIP3 (max)(dBm)	-6,75	?	0	-7	0
IIP2 (max)(dBm)	-	?	12	19,5	20
NF (dB)	1,4-2,4	?	2-2,4	2,9-5,9	<3,5
Potência (mW)	15	15	35	22	21
Área (mm^2)	0,08	0,08	0,075	0,02	0,009
Tecnologia CMOS	0,13 μ m	0,13 μ m	0,25 μ m	65nm	65nm

Em geral, o circuito comportou-se de maneira adequada ao visto na simulação, salvo diferenças nas medidas, cujas origens foram discutidas e uma diretiva foi tomada para se tentar eliminar estes parasitas, tentando extrair somente a resposta do circuito integrado. Projetos de RF são críticos no que diz respeito a materiais de suporte para a caracterização, como foi o caso dos problemas apresentados nesta seção.

Um dos pontos positivos no projeto do LNA foi o projeto com a previsão do maior número de parasitas e problemas que poderiam acometer o funcionamento do circuito, entretanto, simulações complicadas de encapsulamento e a escolha equivocada do tipo utilizado resultaram na redução da banda do dispositivo, uma vez que o encapsulamento SOIC oferece longos caminhos para o sinal, incorporando indutâncias em série, o que evidentemente deteriora o sinal em alta frequência. Isto deve ser minimizado com uma nova montagem, sem o encapsulamento, reduzindo indutâncias e capacitâncias parasitas.

Contudo, é possível destacar o desempenho do circuito em relação à potência consumida, uma vez que apresentou o menor consumo, independente da tecnologia utilizada (uma tecnologia de $0,25\mu\text{m}$ e duas de 65nm), e melhor desempenho em relação a banda, quando comparado com a frequência de corte de cada tecnologia. A NF é outro parâmetro de destaque, pois tem-se valores comparativamente menores aos demais projetos, além de estarem em níveis compatíveis com qualquer protocolo de comunicação sem fio comercial.

Estes dois parâmetros de desempenhos ainda serão mais atrativos com a realização a acoplamento dos Misturadores, como será mostrado no item 5.3. Mantendo a mesma potência, será obtido um sistema com o sinal já convertido em banda base, com acréscimo de ganho e extensão da banda de operação.

5.3 Misturador Banda Larga

O mesmo procedimento de co-simulação feito para o LNA foi realizado para o misturador, porém sua funcionalidade deverá ser verificada em banda estreita, devido as restrições impostas pelas entradas diferenciais. Sendo assim, para as entradas de RF e LO foram utilizados baluns – conversores de sinal balanceados (*Balanced*) em desbalanceados (*Unbalanced*) – do fabricante *Johanson Technology* sintonizados em 2.4GHz ; para as saídas (IF), em baixa frequência, o sinal deverá ser tratado por um Osciloscópio.

Devido à utilização de baluns nas entradas de RF e LO, espera-se obter medidas em banda estreita, visto que este tipo de componente passivo opera apenas em uma pequena banda de frequência. Desta maneira, verifica-se a funcionalidade do misturador de um modo geral, inferindo sua correspondência para o restante da banda projetada. Evidentemente isto é apenas uma solução encontrada para a difícil caracterização deste bloco com equipamentos limitados.

A Figura 5.7(a) traz um desenho do PCB com a montagem proposta, cujo esquemático é mostrado na Figura 5.6. Na Figura 5.7(b), uma foto deste mesmo circuito, agora montado com os componentes reais, pode ser vista, cujos componentes externos e da placa são resumidos na Tabela 5.3.

Tabela 5.3: Resumo das características do PCB para Misturador

Componente	Característica	Observação
Indutores Choke (L_{1-2})	$1,3\mu\text{H}$	Coilcraft®Choke 4310LC
Capacitores Desacop. (C_{1-4})	100nF	Murata LLL185R
Capacitores Filtro (C_{5-9})	$10\mu\text{F}$	Murata GRM31
Resistores Polarização (R_{1-4})	340Ω , $1,5\text{k}\Omega$, $3\text{k}\Omega$ e $5\text{k}\Omega$	
Balun $2,4 - 2,5\text{GHz}$ (B_{1-2})	$50/200\Omega$	Johanson 2450BL15B200
Dimensões Linha de 50Ω	$W = 1,62\text{mm}$	$d = 0,762\text{mm}$
Dimensões Linha de 100Ω	$W = 0,38\text{mm}$	$d = 0,762\text{mm}$
Características PCB	$42,5\text{mm} \times 45,5\text{mm}$	Rogers®RO4350B ($\epsilon_r = 3,66$)

A caracterização do Misturador através do circuito mostrado na Figura 5.7 foi obtida em banda

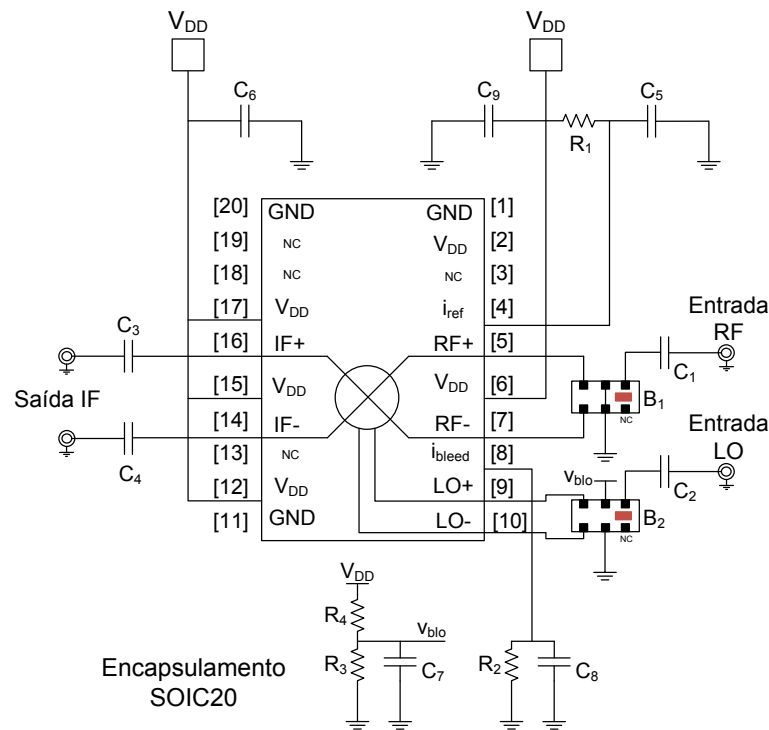
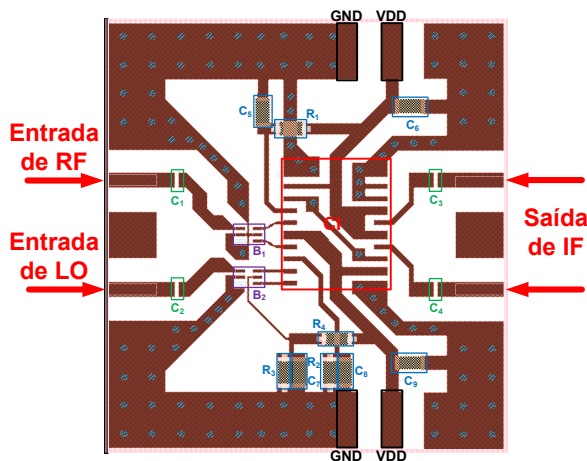
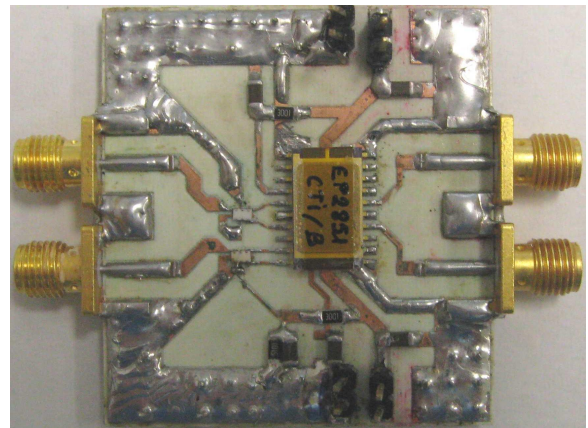


Figura 5.6: Esquemático do Circuito do Misturador



(a) Layout do PCB para Misturador



(b) Montagem final do PCB para Misturador

Figura 5.7: PCB Utilizado para Caracterização do Misturador

estreita, como já mencionado, em torno de 2.4GHz. As medidas de linearidade, como compressão de 1dB (P1dB) e pontos de intercepção de terceira ordem (IP3) podem ser observadas na Figura 5.8.

Os resultados obtidos de IP1dB e IIP3 foram ligeiramente mais altos que os obtidos na simulação, em cerca de 4dB. Este melhor desempenho pode ser explicado pelo fato da simulação ter sido considerada prevendo a tensão DC advinda do LNA, de cerca de 300mV, o que reduz a tensão entre

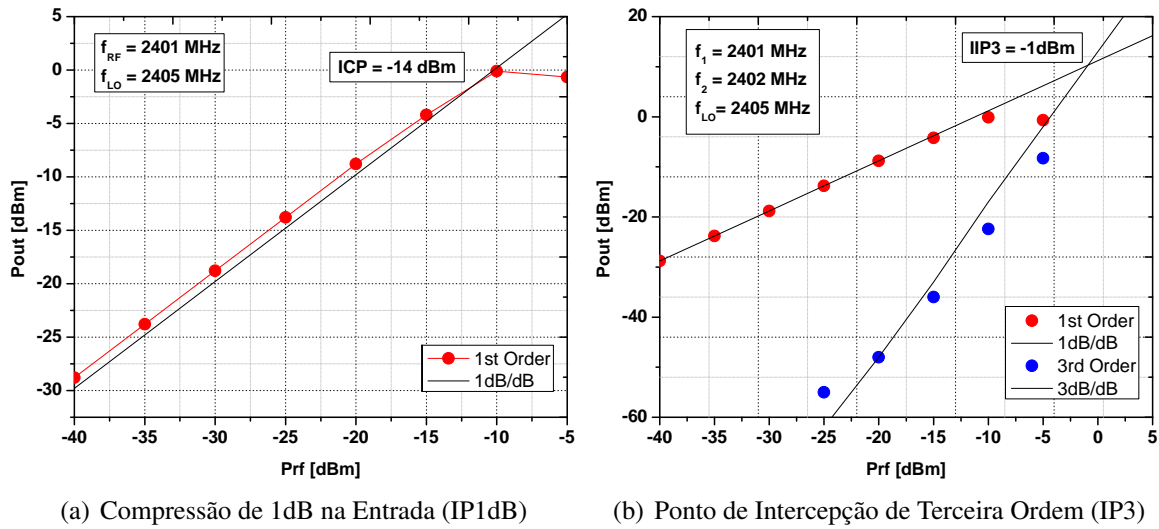


Figura 5.8: Medidas de Linearidade do Misturador

os dispositivos empilhados. Outra explicação para este aumento é o fato das inevitáveis perdas de inserção impostas pelos baluns (em cerca de 1dB), o que também reduziu contribuiu com a redução do ganho.

Como complemento à medida de linearidade do Misturador, realizou-se a medição do ponto de intercepção de segunda ordem (IP2), pois em sistemas de conversão direta, quando o sinal é transladado para frequências em torno de 0Hz, os efeitos destas não linearidades irão refletir em corrupção direta da informação em banda base, independente das frequências de entrada.

A Figura 5.9(a) traz a curva de medida do IP2 na entrada, com frequências de entrada $f_1 = 2401\text{MHz}$ e $f_2 = 2402\text{MHz}$, misturados com a frequência do oscilador local $f_{LO} = 2405\text{MHz}$. Estes tons de frequência irão produzir na saída em banda base as frequências fundamentais da ordem de $(f_{LO} - f_1) = 4\text{MHz}$ e $(f_{LO} - f_2) = 3\text{MHz}$, além de produtos de intermodulação da ordem de $(f_2 - f_1) = 1\text{MHz}$. A Figura 5.9(b) traz um perfil do espectro para as condições aplicadas, para uma potência de entrada de $\text{prf} = -12\text{dBm}$.

Os resultados de IP2 foram satisfatórios e comparáveis a outros projetos, como visto na Tabela 5.4, assim como outros parâmetros.

O misturador apresentou desempenho superior em relação a seus similares, principalmente em potência consumida e banda de operação. A ideia desde circuito é acoplá-lo ao LNA, promovendo a conversão do sinal de RF em banda base, utilizando somente a corrente DC disponível advinda do LNA. Atendendo estes requisitos de banda e potência, o circuito foi projetado visando a minimização da NF e maximização do ganho de conversão.

5.4 Acoplamento entre Amplificador e Misturador

O conjunto do receptor, composto por um LNA e dois misturadores, foi realizado novamente em banda estreita, através de baluns nas entradas de LO. A entrada de RF neste caso foi deixada

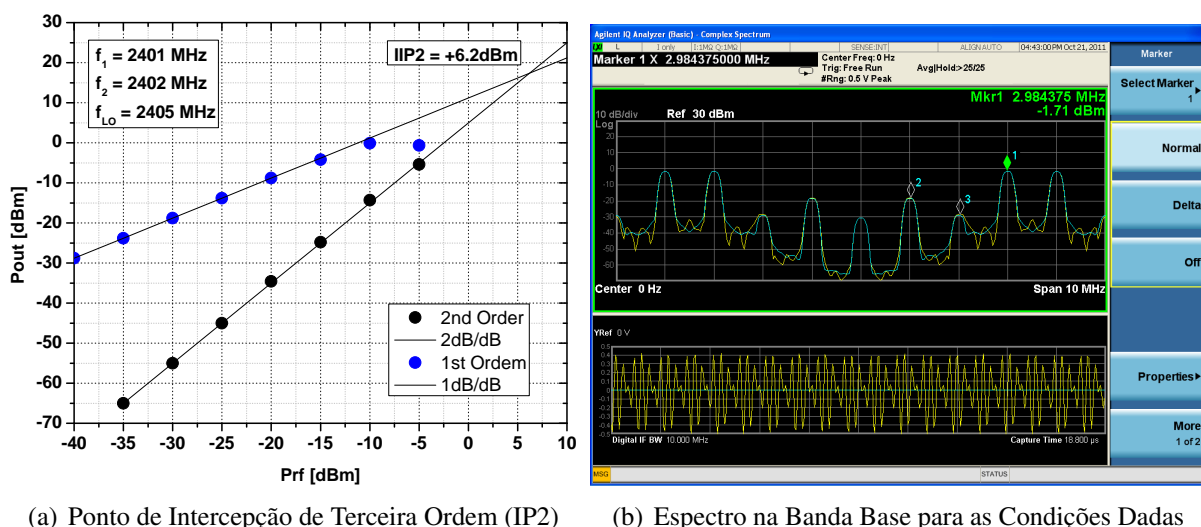


Figura 5.9: Medidas de Linearidade do Misturador e Espectro de Banda Base

diferencial, sem o acoplamento de um balun como ocorrido no teste do misturador, pois a intenção é caracterizar o sistema com menores interferências externas, inclusive em relação à figura de ruído, onde a perda de inserção deste componente iria reduzir o desempenho do sistema como um todo.

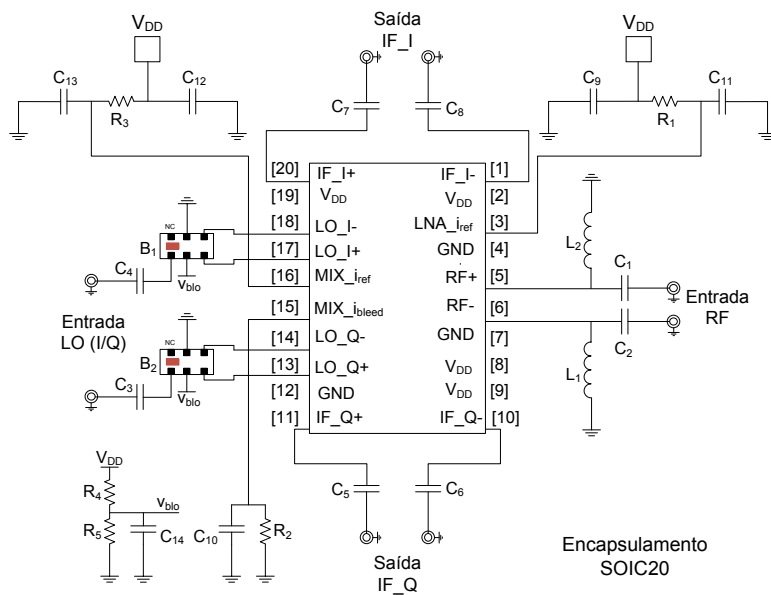


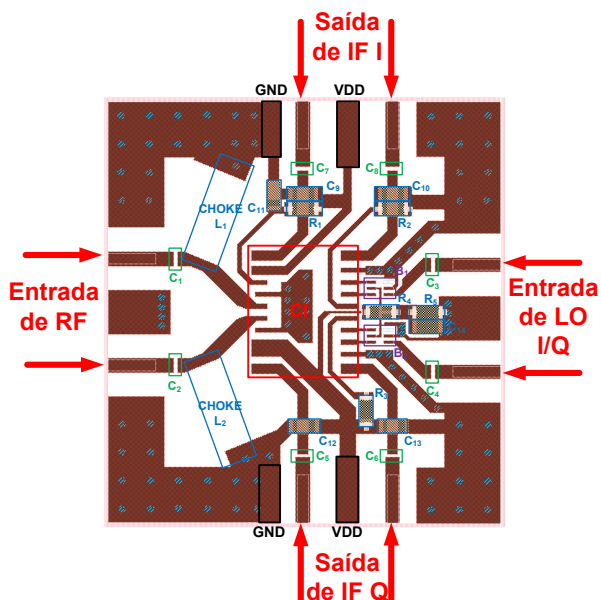
Figura 5.10: Esquemático do Circuito de Front-End

A Figura 5.11(a) mostra um desenho do PCB projetado para a caracterização do circuito do RFFE, cujo esquemático pode ser visto na Figura 5.10. Na Figura 5.11(b), uma foto do circuito montado sobre o PCB pode ser vista, cujas características dos componentes externos e da placa são resumidos na Tabela 5.5.

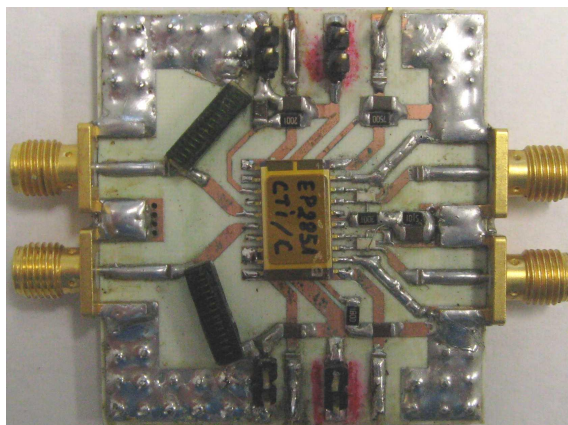
Tabela 5.4: Resumo e Comparativo entre Medidas Misturador e Projetos Similares

Parâmetro	Simulação	[43]	[44]	[45]
Ganho (dB)	16 ⁺	13 ⁺	16,2 ⁺	17,9*
Banda -3dB (GHz)	0,05 – 6,5	0,9	5,2	1 – 5,5
NF _{DSB}	7,1 – 12,8 (SSB)	27	9,8	3,9
IP1dB (max) (dBm)	>-14	-	-	-10,5
IIP3 (max) (dBm)	>-3	-10,6	-5	+0,84
S ₁₁ (dB)	<-20	N/A	N/A	<-8,8
Área (mm ²)	0,06	-	0,765	0,315
Potência (mW)	4,5	5,16	7	34,5
Technologia CMOS	0,13μm	0,35μm	0,18μm	0,13μm

* potência + tensão



(a) Layout do PCB para RFFE



(b) Montagem final do PCB para RFFE

Figura 5.11: PCB Utilizado para Caracterização do RFFE

Devido a não caracterização do RFFE até o presente momento, traz-se na Tabela 5.6 um resumo do comportamento desta cadeia de recepção em simulação, além de uma comparação com projetos similares recentes da literatura.

É possível verificar o comportamento superior em relação ao NF, considerando o parâmetro obtido

Tabela 5.5: Resumo das características do PCB para RFFE

Componente	Característica	Observação
Indutores Choke (L_{1-2})	$1,3\mu\text{H}$	Coilcraft®Choke 4310LC
Capacitores Desacop. (C_{1-8})	100nF	Murata LLL185R
Capacitores Filtro (C_{9-14})	$10\mu\text{F}$	Murata GRM31
Resistores Polarização (R_{1-5})	$2\text{k}\Omega$, 750Ω , 185Ω , $3\text{k}\Omega$ e $5\text{k}\Omega$	
Balun 2,4 – 2,5GHz (B_{1-2})	50/100 Ω	Johanson 2450BL15B200
Dimensões Linha de 50 Ω	$W = 1,62\text{mm}$	$d = 0,762\text{mm}$
Dimensões Linha de 100 Ω	$W = 0,38\text{mm}$	$d = 0,762\text{mm}$
Características PCB	42,5mm x 45,5mm	Rogers®RO4350B ($\epsilon_r = 3,66$)

Tabela 5.6: Resumo e Comparativo entre Medidas RFFE e Projetos Similares

Parâmetro	Simulação	[45]	[50]	[51]
Ganho(dB)	26 ⁺	17,9*	18 ⁺	23 ⁺
Banda -3dB (GHz)	0,05 – 6,5	1 – 5,5	0,5 – 7	2 – 8
$ S_{11} $ (dB)	<-16	<-8,8	<-10	<-10
IP1dB (max) (dBm)	-29,23	-10,5	N/A	N/A
IIP3 (max) (dBm)	-16,15	+0,84	-3	-7
NF_{DSB}	6,1 – 9,2(SSB)	3,9	4,5 – 5,5	4,5
Potência (mW)	15	34,5	16	39
Área (mm ²)	0,45	0,315	0,01	0,09
Technologia CMOS	0,13 μm	0,13 μm	65nm	65nm

* potência + tensão

em SSB (o dobro, ou 3dB maior, que o DSB) e ganho de conversão, quando levado em consideração o nó tecnológico utilizado e o consumo de potência. Este último é extremamente importante para sistemas atuais, onde a utilização da bateria em sistemas embarcados é crítica. Considerando o *front-end* uma das partes do transceptor que mais consome energia, reduções na potência como a alcançada neste projeto são bastante válidas.

O desempenho apresentado pela cadeia de recepção é bastante superior ao projetos similares comparados, que são os melhores pesquisados na literatura, pois utiliza a menor potência consumida, tecnologia mais antiga, maior ganho de tensão, casamento de impedância adequado e banda de frequência comparável.

Capítulo 6

Conclusão

Este projeto de mestrado contemplou a elaboração de uma nova topologia de amplificador de baixo ruído de banda larga (WBLNA), como uma combinação de outras topologias conhecidas, que, quando comparado com os métodos mais populares da recente literatura, oferece maior versatilidade, uma vez que não depende de um processo de fabricação com nó tecnológico muito pequeno, nem se utiliza de muitos estágios de amplificação ou de circuitos passivos ressonantes. Pode oferecer virtualmente qualquer nível de ganho e prover o cancelamento total do ruído gerado, ficando limitado a consumo de potência e banda de operação.

O circuito WBLNA ofereceu casamento de impedância satisfatório para toda a banda proposta, ou seja, perda de retorno (S_{11}) abaixo de -10dB. Eventualmente, para frequências mais baixas que 50MHz, o circuito poderia ser funcional, dependendo da capacitância para formar o par cruzado, entretanto, abaixo desta frequência, o custo de área desta capacitância superia a capacidade de transmissão de dados da banda. A banda proposta contempla sinais desde VHF (54MHz) até a WLAN (5GHz), frequência máxima dentro do esperado para a frequência de corte(ft) oferecido pela tecnologia UMC 0,13 μ m Mixed/RF CMOS, da ordem de 100GHz.

A arquitetura para o cancelamento do ruído provê sua redução a níveis abaixo dos projetos similares atualmente, atingindo o menor valor de NF, em torno de 1,4dB em 1GHz, já reportado. Este desempenho foi conseguido mantendo o consumo de potência dentro dos padrões necessários para aplicações embarcadas, como sensores e estações portáteis de comunicação.

Devido ao tipo de topologia de conversão direta homodínea, que não necessita de filtros de frequência imagem entre LNA e Misturadores, utilizou-se da corrente extra necessária para a redução do ruído no LNA para polarizar dois misturadores, um em Fase (I) e outro em Quadratura (Q). O primeiro ganho obtido com este artifício foi o aproveitamento somente da potência gasta pelo LNA para já realizar a conversão do sinal em banda base, reduzindo a potência total do circuito. A segunda vantagem deste acoplamento direto é a eliminação de capacitores de desacoplamento entre LNA e Misturadores que, por operarem em média frequência (até o mínimo de 50MHz), iriam requerer uma grande área para uma grande capacitância (da mesma ordem do par cruzado na entrada do LNA). Isto mantém o circuito em dimensões aceitáveis.

Todos os circuitos, tanto separados quanto acoplados, apresentaram em simulação bastante margem de estabilidade e variações de processo e descasamento em limites confortáveis, sendo viáveis para implementação comercial em algum momento. Nenhum trabalho em relação à polarização dos circuitos foi realizado, inclusive para operações em temperaturas diferentes da ambiente, uma vez

que toda a polarização foi realizada externamente. Assim, prevendo uma implementação comercial, deve-se prever este tipo de circuito.

Ademais, é possível destacar o desempenho superior do *front-end* projetado, através do estudo de arquiteturas conhecidas de cancelamento de ruído e a elaboração de uma nova topologia, permitindo ainda melhores resultados com a utilização de tecnologias mais novas. O circuito ofereceu ganho, NF e consumo de potência superiores aos projetos similares encontrados na literatura, além de promover a conversão do sinal em banda base através da re-utilização da corrente extra do LNA.

Finalmente, através das medições preliminares dos parâmetros S do LNA foi possível determinar a boa confiabilidade das simulações, artifício importante para projetos de RF, que nem sempre são fáceis de se realizar. O próximo passo é a realização de medidas em banda estreita em algumas regiões do espectro de interesse, de modo a validar os circuitos em relação a todos os parâmetros necessários para caracterizar tais blocos.

Os problemas que se pode destacar em relação aos circuitos estão, basicamente, em relação à linearidade do conjunto. Uma vez acoplados LNA e Misturadores, o ganho de tensão é alto suficiente para apresentar IP1dB e IIP3 realmente abaixo de projetos similares, entretanto, justamente pelo alto ganho, tem-se valores na saída, OP1dB e OIP3, comparáveis à estes projetos. Há a necessidade de se fazer um estudo mais aprofundado em relação aos limites da intensidade do sinal na antena para cada protocolo ao qual o circuito estará sujeito, requerendo eventualmente um amplificador/atenuador antes do *front-end* projetado.

Além disto, devido as características diferenciais de todos os circuitos, encontrou-se muita dificuldade na caracterização deles. Equipamentos de ponta não disponíveis na rede de pesquisa à qual o autor teve acesso, limitaram a caracterização de todos os componentes em banda larga, sendo das soluções em banda estreita, mais facilmente implementadas por baluns passivos. Evidentemente isto não é suficiente para a validação dos blocos, porém uma primeira caracterização foi possível, permitindo verificar a correspondência do circuito naquela banda.

Circuitos passivos externos, principalmente os indutores CHOKES de polarização do LNA, por necessitarem operar em banda larga, foram obtidos diretamente de seu fabricante, Coilcraft®, não estando ainda disponível para venda. Sua eliminação, de uma maneira ou de outra, deve ocorrer através da utilização de um processo com nó tecnológico menor, permitindo a implementação de fontes de corrente na entrada com capacitâncias mínimas, além de favorecer a extensão da banda.

Para futuros trabalhos, espera-se realizar um trabalho minucioso para a completa caracterização dos blocos projetados, com a menor influência externa possível e em toda a banda proposta. Isto deve ser feito através da montagem do circuito com o *die* diretamente em um substrato de Alumina (que apresenta menores perdas em RF) e *wirebonds* menores, sem a influência do encapsulamento. Por fim, espera-se também escolher através de simulações eletromagnéticas (EM) um encapsulamento mais adequado para a máxima frequência proposta, de modo a se obter no futuro um circuito comercial.

Após a completa caracterização, vislumbra-se a implementação deste circuito com tecnologias mais avançadas, de modo a operar o padrão recentemente aprovado para aplicações em banda ultra-larga WPAN (UWB – *Ultra-Wide Band*) IEEE 802.15.3a [52], até frequências de 10,6GHz. Imagina-se como um trabalho inovador posterior, a realização de um Oscilador Local (LO) capaz de cobrir toda a banda proposta e, desta maneira, implementar um sistema PLL.

Referências Bibliográficas

- [1] D. E. Dudgeon. Fundamentals of digital array processing. *Proceedings of the IEEE*, 65(6):898–904, 1977.
- [2] J. B. Johnson. Thermal agitation of electricity in conductors. *Phys. Rev.*, 32(1):97–109, July 1928.
- [3] J. B. Johnson. Thermal agitation of electric charge in conductors. *Phys. Rev.*, 32(1):110–13, July 1928.
- [4] FCC. Spectrum policy task force report. Tech. Rep. TR 02-155, Federal Communication Commission, November 2002.
- [5] R. W. Brodersen, A. Wolisz, D. Cabric, S. M. Mishra, and D. Willkomm. A cognitive radio approach for usage of virtual unlicensed spectrum. Tech. Rep. TR 02-155, Berkeley Wireless Research Center, July 2004. http://bwrc.eecs.berkeley.edu/research/mcma/CR_White_paper_final1.pdf.
- [6] Ofcom Independent regulator and competition authority for the UK communications industries. Spectrum framework review. Tech. rep., Radiocommunications Agency, November 2004. <http://stakeholders.ofcom.org.uk/binaries/consultations/sfr/summary/sfr.pdf>.
- [7] Joseph Mitola III. Cognitive radio - an integrated agent architecture for software defined radio. Phd. dissertation, Royal Institute of Technology, KTH, May 2000.
- [8] A. van der Ziel. Thermal Noise in Field Effect Transistors. *Proc. IEEE*, pages 1801–1812, August 1962.
- [9] A. van der Ziel. *Noise in Solid State Devices and Circuits*. Wiley & Sons, New York, NY, 1986.
- [10] T.H. Lee. *The Design of CMOS Radio-Frequency Integrated Circuits*. Cambridge University Press, New York, NY, 1st edition, 1998.
- [11] Jung-Suk Goo. High Frequency Noise in CMOS Low Noise Amplifiers. Phd. dissertation, Stanford University, August 2001.
- [12] Todd Sepke. Investigation of Noise Sources in Scaled CMOS Field-Effect Transistors. Master thesis, Massachusetts Institute of Technology, MIT, June 2002.

- [13] Agilent Technologies. Fundamentals of RF and microwave noise figure measurements. *Application Note 57-1[On-line]*, pages 4–8.
- [14] H. T. Friis. Noise figure of radio receivers. *Proceedings of the Institute of Radio Engineers*, 32(7):419–422, July 1944.
- [15] D.K. Shaeffer and T.H. Lee. A 1.5-v, 1.5-GHz CMOS low noise amplifier. *IEEE Journal of Solid-State Circuits*, 32(5):745–759, 1997.
- [16] S. Shekhar S. H. K. Embabi J. Pineda de Gyvez D. J. Allstot W. Zhuo, X. Li and E. Sanchez-Sinencio. A capacitor cross-coupled common-gate low-noise amplifier. *IEEE Trans. on Circuits and Systems*, pages 875 – 879, December 2005.
- [17] M. Matloubian Y. Cheng, C. H. Chen and M. J. Deen. High frequency small-signal ac and noise modeling of MOSFETs for RF IC design. *IEEE Trans. Electron Devices*, 49(3):400 – 408, March 2002.
- [18] X. Li D. J. Allstot and S. Shekhar. Design considerations for low-noise amplifiers. *Proc. IEEE Radio Frequency Integrated Circuits Symp.*, pages 97 – 100, June 2004.
- [19] Atribuição do espectro para Radio-Difusão. Relatório técnico, ANATEL - Agência Nacional de Telecomunicações, May 2002.
- [20] FCC. Notice of proposed rule making - federal communication comission. Technical report, Federal Communication Comission, April 2008.
- [21] IEEE 802.22 Working Group on Wireless Regional Area Networks. Enabling rural broadband wireless access using cognitive radio technology in tv whitespaces. Technical report, IEEE, November 2010. <http://www.ieee802.org/22/>.
- [22] J. Pineda de Gyvez W. Zhuo, S. Embabi and E. Sanchez-Sinencio. Using capacitive cross-coupling technique in RF low noise amplifiers and down-conversion mixer design. *Proc. ESSCIRC*, pages 116–119, 2000.
- [23] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta. Wide-Band CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling. *IEEE Journal of Solid-State Circuits*, 39(2):275–282, February 2004.
- [24] B. Razavi. Cognitive radio design challenges and techniques. *IEEE Journal Solid-State Circuits*, 45:1542–1553, August 2010.
- [25] B. Nauta S. C. Blaakmeer, E. A. M. Klumperink and D. M. W. Leenaerts. An inductorless wideband balun-lna in 65nm CMOS with balanced output. *Proc. ESSCIRC*, pages 364–367, 2007.
- [26] W. Miller. Dependence of the input impedance of a three-electrode vacuum tube upon the load in the plate circuit. *National Bureau of Standards Science Papers*, 15(351):367–385, 1919-1920.

- [27] R.E. Ziemer and W.H. Tranter. *Principles of communications: Systems, Modulation and Noise*. Wiley, 6th edition, 2008.
- [28] ITT Handbook. *Reference Data for Radio Engineers*, volume 30.
- [29] B. Gilbert. A precise four-quadrant multiplier with subnanosecond response. *Solid-State Circuits, IEEE Journal of*, 3(4):365–373, 1968.
- [30] L. Sheng, J. C. Jensen, and L. E. Larson. A wide-bandwidth si/sige hbt direct conversion sub-harmonic mixer/downconverter. *Solid-State Circuits, IEEE Journal of*, 35(9):1329–1337, 2000.
- [31] E. Cijvat, P. Eriksson, N. Tan, and H. Tenhunen. A 1.8 GHz subsampling CMOS downconversion circuit for integrated radio circuits. 2:65–68, 1998.
- [32] E. H. Armstrong. A study of heterodyne amplification by the electron relay. *Proceedings of the Institute of Radio Engineers*, 5(2):145–159, 1917.
- [33] FM Colebrook. Homodyne. *Wireless World and Radio Rev*, 13:774, 1924.
- [34] B. Razavi. *RF Microelectronics*. Practice Hall Communications Engineering and Emerging Technologies Series, New York, 1st edition, 1998.
- [35] L. W. Couch. *Digital and Analog Communication Systems*. Macmillan, New York, 4th edition, 1993.
- [36] A. A. Abidi. Direct-conversion radio transceiver for digital communications. *IEEE Journal of Solid-State Circuits*, 30:1399–1410.
- [37] B. Razavi. *Design of Analog CMOS Integrated Circuits*. McGraw-Hill Higher Education, Singapore, international edition, 2001.
- [38] A.R. Shahani, D.K. Shaeffer, and T.H. Lee. A 12-mw wide dynamic range CMOS front-end for a portable gps receiver. *Solid-State Circuits, IEEE Journal of*, 32(12):2061–2070, 1997.
- [39] M. T. Terrovits and R. G. Meyer. Noise in current-commutating CMOS mixers. *IEEE Journal of Solid-State Circuits*, 34(6):772–783, 1999.
- [40] A. L. McWorther. 1/f noise and germanium surface properties. *Semiconductor Surface Physics*, page 207, 1957.
- [41] FN Hooge, TGM Kleinpenning, and LKJ Vandamme. Experimental studies on 1/f noise. *Reports on progress in Physics*, 44:479, 1981.
- [42] H. Darabi and J. Chiu. Noise in RF-CMOS mixers: A simple physical model. *IEEE Journal of Solid-State Circuits*, 35(1):15–25, 2000.
- [43] Z. Zhang, Z. Chen, and J. Lau. A 900 MHz CMOS balanced harmonic mixer for direct conversion receivers. *IEEE Radio Wireless Conference*, pages 219–222, 2000.

- [44] J. Park, C. H. Lee, B. S. Kim, and J. Laskar. Design and analysis of low flicker-noise CMOS mixers for direct-conversion receivers. *Microwave Theory and Techniques, IEEE Transactions on*, 54(12):4372–4380, 2006.
- [45] S.S.K. Ho and C. E. Saavedra. A CMOS broadband low-noise mixer with noise cancellation. *Microwave Theory and Techniques, IEEE Transactions on*, 58(5):1126–1132, 2010.
- [46] RO4350B. *RO4000®Series High Frequency Circuit Materials (Woven glass reinforced, ceramic filled thermoset)*. <http://www.rogerscorp.com/documents/887/acm/RO4000-High-Frequency-Laminate-with-TICER-Foil.aspx>.
- [47] Kyocera. Csoic - *Ceramic Small-Outline Integrated Circuit Packaging*. http://global.kyocera.com/prdct/semicon/semi/std_pkg/pdf/kyocera-pkg-ecsmde.pdf.
- [48] D. M. Pozar. *Microwave Engineering*. John Wiley & Sons, New Jersey, 3rd edition, 2005.
- [49] L. Sun, Z. Wang, and J. Gao. A method for on-wafer s-parameter measurement of a differential amplifier by using two-port network analyzer. In *Microwave Conference Proceedings, 2005. APMC 2005. Asia-Pacific Conference Proceedings*, volume 5, pages 4–7. IEEE.
- [50] S.C. Blaakmeer, E. Klumperink, D.M.W. Leenaerts, and B. Nauta. The blixer, a wideband balun-lna-i/q-mixer topology. 43(12):2706–2715, 2008.
- [51] S. Lee, J. Bergervoet, K. Harish, D. Leenaerts, R. Roovers, R. van der Beek, and van der Weide G. A broadband receiver chain in 65nm CMOS. *IEEE Int. Solid-State Circuits . Tech. Dig.*, pages 418–612, February 2007.
- [52] IEEE 802.15 Working Group on Wireless Personal Area Networks. Ieee standard for information technology - telecommunications and information exchange between systems. Technical report, IEEE, 2005. <http://standards.ieee.org/about/get/802/802.15.html>.
- [53] B. Taylor. *Methodus incrementorum directa & inversa*. Inny, 1717.

Apêndice A

Linearidade

A linearidade refere-se à capacidade de um sistema ativo em lidar com níveis altos de sinais em sua(s) entrada(s). Em geral, denomina-se como um sistema linear aquele capaz de produzir na saída um sinal proporcional à entrada, independentemente da intensidade. Evidentemente, circuitos ativos, como os estudados em microeletrônica, possuem característica linear até certo nível de sinal, normalmente aquele necessário para exercer sua funcionalidade de acordo com as especificações.

A análise de circuitos compostos por transistores, por exemplo, são feitas através de modelos de pequenos sinais cuja amplitude é limitada, podendo ser feitas aproximações de modo a facilitar seu projeto e estudo. Dentre as mais diversas anomalias que acometem circuitos ativos de RF, é possível destacar a geração de interferências, causadas por intermodulações do sinal de entrada, podendo corromper ou comprometer a capacidade de tratamento do sinal de interesse.

Dentre as diversas consequências das interferências e intermodulações geradas por não-linearidades, pode-se destacar a de - sensibilização, quando a interferência gerada por um espúrio na banda se torna mais intensa do que o próprio sinal de interesse, e a modulação cruzada, onde a modulação de um sinal pode se transferir em outro.

Existem diversas maneiras de se medir a linearidade de um sistema, mais especificamente de um circuito eletrônico. Os mais comuns para circuitos de RF são o ponto de compressão de 1-dB (P_{1dB}), ou também referenciado na entrada como Ponto de Compressão na Entrada (IPC – *Input Compression Point*) e o Ponto de Intercepção de Terceira Ordem (IP3 – *Third-Order Intercept Point*). Serão feitas, a seguir, algumas considerações em relação a cada medida.

A.1 Ponto de Compressão de 1dB – P1dB

O ponto de compressão de 1dB refere-se, como o próprio nome sugere, ao ponto onde função de transferência entre as potências de saída e entrada (denominado ganho de potência) é comprimido em 1 dB. Considerando um sistema simples invariante no tempo e sem memória, é possível descrever um sistema periódico com resposta descrita pela série de Taylor[53] como:

$$y(t) = \alpha_1 x(t) + \alpha_2 x^2(t) + \alpha_3 x^3(t) + \dots + \alpha_n x^n(t), \quad (\text{A.1})$$

onde $x(t)$ é a entrada e $y(t)$ a saída. Se um sinal senoidal for aplicado na entrada, $x(t) = A \cos \omega t$ ao sistema descrito por A.1, limitado à terceira ordem por simplicidade, obtém-se:

$$\begin{aligned}
y(t) &\approx \alpha_1 A \cos \omega t + \alpha_2 A^2 \cos^2 \omega t + \alpha_3 A^3 \cos^3 \omega t \\
&\approx \alpha_1 A \cos \omega t + \frac{\alpha_2 A^2}{2} (1 + \cos 2\omega t) + \frac{\alpha_3 A^3}{4} (3 \cos \omega t + \cos 3\omega t) \\
&\approx \frac{\alpha_2 A^2}{2} + \left(\alpha_1 A + \frac{3\alpha_3 A^3}{4} \right) \cos \omega t + \frac{\alpha_2 A^2}{2} \cos 2\omega t + \frac{\alpha_3 A^3}{4} \cos 3\omega t. \quad (A.2)
\end{aligned}$$

Observa-se através de (A.2) a presença de uma componente fundamental, proporcional à frequência de entrada e as chamadas harmônicas, proporcionais à múltiplos da frequência fundamental. A principal observação que se pode fazer deste resultado é em relação a amplitude das harmônicas de ordem n , pois devido a presença do termo A^n , estes termos crescem proporcionalmente com a ordem da harmônica.

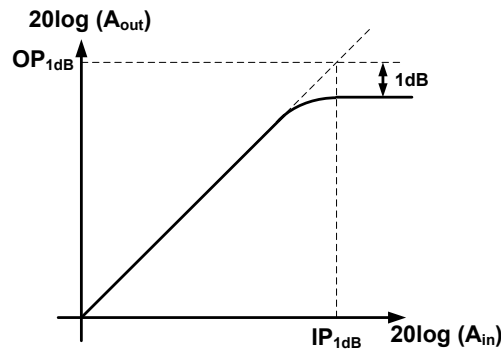


Figura A.1: Definição de P1dB

O Ponto de Compressão (P1dB), mostrado na Figura A.1, pode ser calculado através do termo multiplicador da componente fundamental em (A.2), quando o ganho é reduzido em 1dB, em escala logarítmica. Este ponto pode ser calculado através do ganho, somente para a fundamental como:

$$\begin{aligned}
\left(\alpha_1 A + \frac{3\alpha_3 A^3}{4} \right) \cos \omega t &\approx \alpha_1 A \cos \omega t \\
20 \log \left| \alpha_1 + \frac{3}{4} \alpha_3 A_{1dB}^2 \right| &\approx 20 \log \alpha_1 - 1dB
\end{aligned}$$

obtendo:

$$A_{1dB} = \sqrt{0,145 \left| \frac{\alpha_1}{\alpha_3} \right|}. \quad (A.3)$$

De modo a facilitar a identificação, utilizam-se os índices **I** e **O** os respectivos pontos de compressão de 1dB na Entrada e Saída.

A.2 Ponto de Intercepção de Terceira Ordem – IP3

Problemas de intermodulação são freqüentes em sistemas do tipo estudado nesta dissertação. A ordem da intermodulação é determinada pela freqüência resultante da distorção produzida por duas componentes, geralmente utilizadas para a medição deste tipo de comportamento.

Quando dois sinais com diferentes freqüências são aplicados a um sistema não linear, geralmente sua saída apresenta algumas componentes que, diferentemente do caso estudado anteriormente, não são harmônicas dos sinais de entrada. Elas ocorrem devido ao processo de multiplicação entre dois sinais quando sua soma tem potência maior que o valor unitário.

Considerando o sistema descrito por (A.2) e $x(t) = A \cos \omega_1 t + A \cos \omega_2 t$, como dois sinais de mesma intensidade em freqüências diferentes tem-se:

$$y(t) = \left(\alpha_1 + \frac{9}{4} \alpha_3 A^2 \right) A \cos \omega_1 t + \left(\alpha_1 + \frac{9}{4} \alpha_3 A^2 \right) A \cos \omega_2 t + \frac{3}{4} \alpha_3 A^3 \cos 2\omega_1 - \omega_2 + \frac{3}{4} \alpha_3 A^3 \cos 2\omega_2 - \omega_1 + \dots \quad (\text{A.4})$$

O Ponto de Intercepção de Terceira Ordem (IP3) é dado pela amplitude na entrada para a qual o sistema, descrito por (A.4), produz na saída sinais de mesma magnitude tanto para ω_1 e ω_2 , quanto para $2\omega_1 - \omega_2$ e $2\omega_2 - \omega_1$.

Assumindo $\alpha_1 \gg 9\alpha_3 A^2/4$ é possível igualar ambos as componentes fundamentais e de intermodulação, de modo a obter:

$$|\alpha_1| A_{IP3} = \frac{3}{4} |\alpha_3| A_{IP3}^3. \quad (\text{A.5})$$

onde obtém-se que esta amplitude IP3 é:

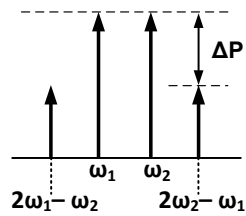
$$A_{IP3} = \sqrt{\frac{4}{3} \left| \frac{\alpha_1}{\alpha_3} \right|} A_{IP3}^3. \quad (\text{A.6})$$

O processo de intermodução é mostrado na Figura A.2(a) e uma interpretação gráfica é mostrado na Figura A.2(b).

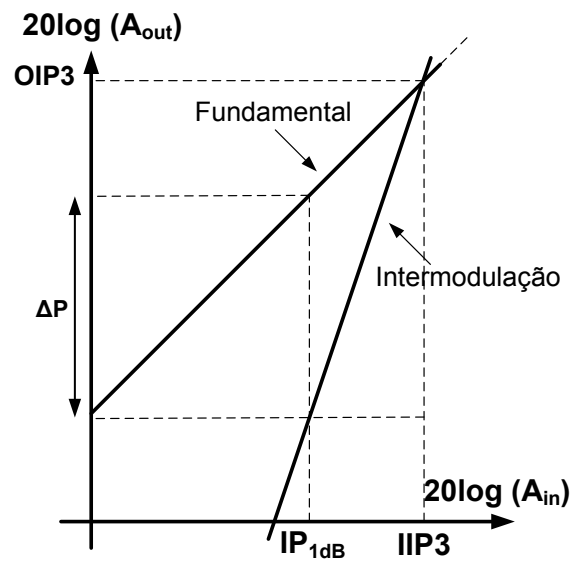
Identifica-se com os índices **I** e **O** os respectivos pontos de intercepção de terceira ordem na Entrada e Saída.

Através de (A.3) e (A.6) é possível observar a relação entre o ponto de compressão de 1dB (IP1dB) e o ponto de intercepção de terceira ordem (IIP3) como:

$$\begin{aligned} \frac{A_{1dB}}{A_{IP3}} &= \frac{\sqrt{0,145}}{\sqrt{4/3}} \\ &\approx -9.6dB. \end{aligned} \quad (\text{A.7})$$



(a) Interferências de Intermodulação de 3ª Ordem



(b) Representação Gráfica da Intermodulação

Figura A.2: Definição de IP3